

Patentansprüche

1. Dynamische Halbleiter-Speichervorrichtung vom wahlweisen
5 Zugriffstyp (DRAM/SDRAM) mit einer den Einschaltvorgang der
Halbleiter-Speichervorrichtung und ihrer Schaltungsbestand-
teile steuernden Initialisierungsschaltung, welche nach einer
nach dem Einschalten der Halbleiter-Speichervorrichtung er-
folgten Stabilisierung der Versorgungsspannung ein Versor-
10 gungsspannungsstabilisignal (POWERON) liefert,
wobei die Initialisierungsschaltung eine dem Versorgungsspan-
nungsstabilisignal (POWERON) und weiteren, von außen an die
Halbleiter-Speichervorrichtung angelegten Kommandosignalen
(PRE, ARF, MRS) zugeordnete Freigabeschaltung (9) aufweist,
15 welche nach dem Erkennen einer vorbestimmten ordnungsgemäßen
Initialisierungsabfolge der an die Halbleiter-Speichervor-
richtung angelegten Kommandosignale Kommandosignalen (PRE,
ARF, MRS) ein Freigabesignal (CHIPREADY) liefert, welches die
Entriegelung einer zum ordnungsgemäßen Betrieb der Halblei-
20 ter-Speichervorrichtung vorgesehenen Steuerschaltung (13) be-
wirkt,
dadurch gekennzeichnet,
dass die von außen an die Halbleiter-Speichervorrichtung an-
gelegten Kommandosignale (PRE, ARF, MRS) der von der Freiga-
25 beschaltung (9) erkennenden Initialisierungsabfolge das Vor-
bereitungskommando für die Wortleitungsaktivierung (PRE-
CHARGE), und/oder das Auffrischungskommando (AUTOREFRESH),
und/oder das Lade-Konfigurations-Register-Kommando (MODE-
REGISTER-SET) aufweist.

30

2. Halbleiter-Speichervorrichtung nach Anspruch 1,
dadurch gekennzeichnet,
dass die Freigabeschaltung (9) wenigstens eine bistabile
Kippschaltungsstufe (14, 15, 16) mit einem Setzeingang (S),
35 an dem ein Kommandosignal (PRECHARGE, AUTOREFRESH, MODE-

REGISTER-SET) anliegt, einem Rücksetzeingang (R), an dem das Versorgungsspannungsstabilsignal (POWERON) oder ein davon abgeleitetes bzw. verknüpftes Signal anliegt, und mit einem Ausgang (Q), an dem das Freigabesignal (CHIPREADY) (9) abgeleitet ist, aufweist.

3. Halbleiter-Speichervorrichtung nach Anspruch 2,
dadurch g e k e n n z e i c h n e t,
dass die Freigabeschaltung (9) mehrere, jeweils einem Kommandosignal (PRE, ARF, MRS) zugeordnete bistabile Kippschaltungsstufen (14, 15, 16) aufweist.

4. Halbleiter-Speichervorrichtung nach Anspruch 2 oder 3,
dadurch g e k e n n z e i c h n e t,
dass der Ausgang (Q) wenigstens einer der bistabilen Kippschaltungsstufen (14) an einen Rücksetzeingang einer weiteren Kippschaltungsstufe (15) geführt ist.

5. Halbleiter-Speichervorrichtung nach Anspruch 3 oder 4,
dadurch g e k e n n z e i c h n e t,
dass bei einer der bistabilen Kippschaltungsstufen (15) das Versorgungsspannungsstabilsignal (POWERON) und das von dem Ausgang (Q) einer weiteren Kippschaltungsstufe (14) ausgegebene Signal über ein Gatter (17) logisch verknüpft an den Rücksetzeingang (R) der Kippschaltungsstufe (15) geführt sind.

6. Halbleiter-Speichervorrichtung nach einem der Ansprüche 3 bis 5,
dadurch g e k e n n z e i c h n e t,
dass die bistabile Kippschaltungsstufe (14, 15, 16) jeweils durch ein aus wenigstens zwei NOR- oder NAND-Gattern (14A, 14B, 15A, 17, 16A, 16B) aufgebautes RS-Flip-Flop ausgebildet ist.

7. Halbleiter-Speichervorrichtung nach einem der Ansprüche 1
bis 6,

dadurch g e k e n n z e i c h n e t,

dass die von der Freigabeschaltung (9) als ordnungsgemäße I-
5 nitialisierungsabfolge erkannte und das Freigabesignal
(CHIPREADY) auslösende Initialisierungsabfolge eine mit dem
JEDEC-Standard konforme Kommandofolge darstellt.

8. Halbleiter-Speichervorrichtung nach einem der Ansprüche 1
10 bis 7,

dadurch g e k e n n z e i c h n e t,

dass die Ausgangstreiber der Halbleiter-Speichervorrichtung
beim Einschaltvorgang bis zur Ausgabe des von der Freigabe-
schaltung (9) gelieferten Freigabesignals (CHIPREADY) verrie-
15 gelt bleiben.

9. Halbleiter-Speichervorrichtung nach einem der Ansprüche 1
bis 8,

dadurch g e k e n n z e i c h n e t,

20 dass eine ordnungsgemäße Initialisierungsabfolge, welche die
Auslösung eines Freigabesignals (CHIPREADY) bewirkt, folgende
zeitlich aufeinanderfolgende Kommandosequenzen umfasst:

a) erstens PRE, zweitens ARF, drittens MRS, oder

b) erstens PRE, zweitens MRS, drittens ARF, oder

25 c) erstens MRS, zweitens PRE, oder drittens ARF,

wobei die Abkürzungen folgende Kommandos bezeichnen:

PRE = Vorbereitungs-kommando für die Wortleitungsaktivierung
(PRECHARGE),

ARF = Auffrischungs-kommando (AUTOREFRESH), und

30 MRS = Lade-Konfigurations-Register-Kommando (MODE-REGISTER-
SET).

10. Verfahren zur Initialisierung einer dynamischen Halblei-
ter-Speichervorrichtung vom wahlweisen Zugriffstyp (DRAM/

SDRAM) vermittelt einer den Einschaltvorgang der Halbleiter-Speichervorrichtung und ihrer Schaltungsbestandteile steuernden Initialisierungsschaltung, welche nach einer nach dem Einschalten der Halbleiter-Speichervorrichtung erfolgten Stabilisierung der Versorgungsspannung ein Versorgungsspannungsstabilisierungssignal (POWERON) liefert, wobei die Initialisierungsschaltung vermittelt einer dem Versorgungsspannungsstabilisierungssignal (POWERON) und weiteren, von außen an die Halbleiter-Speichervorrichtung angelegten Kommandosignalen (PRE, ARF, MRS) zugeordneten Freigabeschaltung (9) nach dem Erkennen einer vorbestimmten ordnungsgemäßen Initialisierungsabfolge der an die Halbleiter-Speichervorrichtung angelegten Kommandosignale ein Freigabesignal (CHIP-READY) liefert, welches die Entriegelung der zum ordnungsgemäßen Betrieb der Halbleiter-Speichervorrichtung vorgesehenen Steuerschaltung (13) bewirkt, dadurch gekennzeichnet, dass die von außen an die Halbleiter-Speichervorrichtung angelegten Kommandosignale (PRE, ARF, MRS) der von der Freigabeschaltung (9) erkennenden Initialisierungsabfolge das Vorbereitungskommando für die Wortleitungsaktivierung (PRECHARGE), und/oder das Auffrischkommando (AUTOREFRESH), und/oder das Lade-Konfigurations-Register-Kommando (MODE-REGISTER-SET) aufweist.

25

11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, dass die Ausgangstreiber der Halbleiter-Speichervorrichtung beim Einschaltvorgang bis zur Ausgabe des von der Freigabeschaltung (9) gelieferten Freigabesignals (CHIPREADY) verriegelt bleiben.

30



EPPING · HERMANN · FISCHER · Ridlerstr. 55 · D-80339 München

Europäisches Patentamt

80298 München

EPO - Munich
42

30. Jan. 2006

Ihr Zeichen:

Unser Zeichen:
1998P1989 EP N

München,
30. Januar 2006
(CL/HA)

EP-Patentanmeldung Nr. 99113048.5-2210

Anmelder: Infineon Technologies AG

Bescheid vom 28.09.2005

Auf den obigen Bescheid werden Austauschseiten 1, 1a, 3, 4 und 9 bis 12 anstelle der ursprünglichen Seiten 1, 3, 4 und 9 bis 13 der Anmeldung eingereicht. Ferner wird ein Handexemplar beigelegt, in dem die vorgenommenen Änderungen durch Unterstreichung gekennzeichnet sind.

Es wurde das Merkmal des ursprünglichen Anspruchs 2 in den Anspruch 1 aufgenommen, der dem Bescheid zufolge amtsseitig als erteilbar angesehen wird. Entsprechend wurde in den nebengeordneten Anspruch 11 (10 in neuer Nummerierung) das Merkmal des ursprünglichen Anspruchs 12, der dem ursprünglichen Anspruch 2 entspricht, aufgenommen. Der ursprüngliche Anspruch 14 wurde gestrichen.

Die Beschreibung wurde entsprechend angepasst. Der relevante Stand der Technik ist auf Seite 1, Zeile 25 zitiert.

Im Bescheid wurde im Abschnitt 6. auf Patentansprüche 15 bis 20 Bezug genommen. Die eingereichte Anmeldung enthielt jedoch nur die Patentansprüche 1 bis 14. Außer dem nun vorgelegten Anspruchssatz mit 11 Patentansprüchen sind somit keine weiteren Patentansprüche mehr im Verfahren.

Patentanwälte
European Patent Attorneys
European Trademark Attorneys
European Design Attorneys

BÜRO MÜNCHEN
Ridlerstraße 55
D - 80339 München
Fon +49 89 50 03 29 - 0
Fax +49 89 50 03 29 - 99

BÜRO REGENSBURG
Galgenbergstraße 2b
D - 93053 Regensburg
Fon +49 941 70 54 99 - 0
Fax +49 941 70 54 99 - 9

BRIEFADRESSE
Postfach 200734
D - 80007 München

E-MAIL
info@ehf-patent.com

BANK
HypoVereinsbank München
Kontonummer 383 89 530
Bankleitzahl 700 202 70

GESCHÄFTSFÜHRER
Dr.-Ing. Wilhelm Epping
Dipl.-Ing. Uwe Hermann
Dipl.-Ing. Volker Fischer
Dipl.-Phys. Richard Schachmer
Dipl.-Ing. Alwin Rietzler
Dr.rer.nat. Michael Lettenberger

VAT DE227365227
Steuernummer 810/33160
Amtsgericht München
HRB 148733

Explore Litigation Insights

Docket Alarm provides insights to develop a more informed litigation strategy and the peace of mind of knowing you're on top of things.

Real-Time Litigation Alerts



Keep your litigation team up-to-date with **real-time alerts** and advanced team management tools built for the enterprise, all while greatly reducing PACER spend.

Our comprehensive service means we can handle Federal, State, and Administrative courts across the country.

Advanced Docket Research



With over 230 million records, Docket Alarm's cloud-native docket research platform finds what other services can't. Coverage includes Federal, State, plus PTAB, TTAB, ITC and NLRB decisions, all in one place.

Identify arguments that have been successful in the past with full text, pinpoint searching. Link to case law cited within any court document via Fastcase.

Analytics At Your Fingertips



Learn what happened the last time a particular judge, opposing counsel or company faced cases similar to yours.

Advanced out-of-the-box PTAB and TTAB analytics are always at your fingertips.

API

Docket Alarm offers a powerful API (application programming interface) to developers that want to integrate case filings into their apps.

LAW FIRMS

Build custom dashboards for your attorneys and clients with live data direct from the court.

Automate many repetitive legal tasks like conflict checks, document management, and marketing.

FINANCIAL INSTITUTIONS

Litigation and bankruptcy checks for companies and debtors.

E-DISCOVERY AND LEGAL VENDORS

Sync your system to PACER to automate legal marketing.