

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
1. September 2005 (01.09.2005)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2005/081319 A1

(51) Internationale Patentklassifikation⁷: **H01L 27/15**,
27/14, 31/0224, 33/00

GMBH [DE/DE]; Wernerwerkstrasse 2, 93049 Regensburg (DE).

(21) Internationales Aktenzeichen: PCT/DE2005/000281

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **WIRTH, Ralf** [DE/DE]; Herzog-Ludwig-Strasse 12, 93186 Pettendorf-Adlersberg (DE). **BRUNNER, Herbert** [DE/DE]; Erikastrasse 1, 93161 Sinzing (DE). **ILLEK, Stefan** [AT/DE]; Bayerwaldstrasse 45, 93033 Donaustauf (DE). **EISSLER, Dieter** [DE/DE]; Fischerbergstr. 11, 93152 Nittendorf (DE).

(22) Internationales Anmeldedatum:
18. Februar 2005 (18.02.2005)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2004 008 853.5
20. Februar 2004 (20.02.2004) DE

(74) Anwalt: **EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH**; Ridlerstrasse 55, 80339 München (DE).

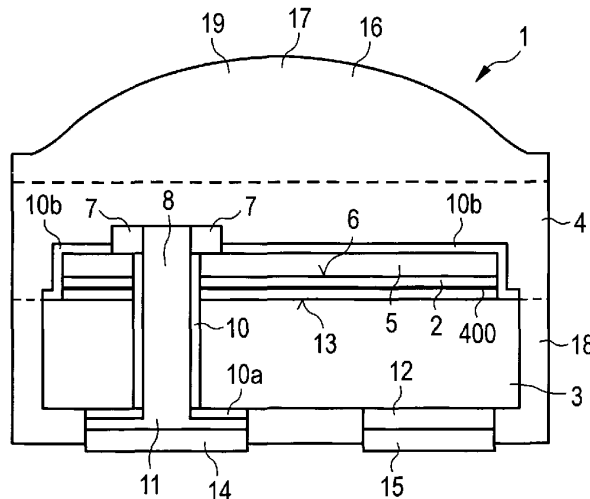
(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **OSRAM OPTO SEMICONDUCTORS**

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,

[Fortsetzung auf der nächsten Seite]

(54) Title: OPTOELECTRONIC COMPONENT, DEVICE COMPRISING A PLURALITY OF OPTOELECTRONIC COMPONENTS, AND METHOD FOR THE PRODUCTION OF AN OPTOELECTRONIC COMPONENT

(54) Bezeichnung: OPTOELEKTRONISCHES BAUELEMENT, VORRICHTUNG MIT EINER MEHRZAHL OPTOELEKTRONISCHER BAUELEMENTE UND VERFAHREN ZUR HERSTELLUNG EINES OPTOELEKTRONISCHEN BAUELEMENTS



(57) Abstract: Disclosed is an optoelectronic component (1) comprising a functional semiconductor area (2) with an active zone (400) and a lateral principal direction of extension. The functional semiconductor area is provided with at least one breakthrough (9, 27, 29) through the active zone while a connecting conductor material (8) which is electrically isolated (10) from the active zone at least in one subarea of the breakthrough is arranged in the region of the breakthrough. Also disclosed are a method for producing such an optoelectronic component and a device comprising a plurality of optoelectronic components. Said component and device can be produced entirely as a wafer combination.

[Fortsetzung auf der nächsten Seite]

WO 2005/081319 A1



CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL,

PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(57) Zusammenfassung: Es wird ein optoelektronisches Bauelement (1), umfassend einen Halbleiterfunktionsbereich (2) mit einer aktiven Zone (400) und einer lateralen Haupterstreckungsrichtung angegeben, wobei der Halbleiterfunktionsbereich zumindest einen Durchbruch (9,27,29) durch die aktive Zone umfasst, im Bereich des Durchbruchs ein Verbindungsleitermaterial (8) angeordnet ist, das von der aktiven Zone zumindest in einem Teilbereich des Durchbruchs elektrisch isoliert (10) ist. Ferner werden ein Verfahren zur Herstellung eines derartigen optoelektronischen Bauelements und eine Vorrichtung mit einer Mehrzahl optoelektronischer Bauelemente angegeben. Das Bauelement und die Vorrichtung können komplett im Waferverbund hergestellt werden.

Beschreibung

Optoelektronisches Bauelement, Vorrichtung mit einer Mehrzahl optoelektronischer Bauelemente und Verfahren zur Herstellung eines optoelektronischen Bauelements

Die Erfindung betrifft ein optoelektronisches Bauelement gemäß dem Oberbegriff des Patentanspruchs 1, eine Vorrichtung gemäß dem Oberbegriff des Patentanspruchs 16 und ein Verfahren gemäß dem Oberbegriff des Patentanspruchs 21.

Bei der Herstellung herkömmlicher optoelektronischer Bauelemente dieser Art sind in der Regel Einzelbearbeitungsschritte nötig, wie beispielsweise das Anordnen des Halbleiterfunktionsbereichs oder eines den Halbleiterfunktionsbereich umfassenden Halbleiterchips in einem Gehäuse, das Kontaktieren des Halbleiterchips mit externen Anschlüssen über Bonddrähte oder das Umspritzen des Halbleiterchips mit einer schützenden Umhüllung. Einzelbearbeitungsschritte sind in der Regel verglichen mit Bearbeitungsschritten, die gleichzeitig an einer Vielzahl von Elementen durchgeführt werden können, kostenintensiv.

Die Halbleiterfunktionsbereiche können beispielsweise im Waferverbund, der eine auf einer Trägerschicht angeordnete Halbleiterschichtenfolge umfasst, aus der Halbleiterschichtenfolge ausgebildet werden. Danach wird der Waferverbund gewöhnlich in Halbleiterchips vereinzelt, die in Einzelbearbeitungsschritten für optoelektronischen Bauelementen weiterverarbeitet werden können.

Weiterhin wird bei herkömmlichen Bauelementen die Ausbildung sehr flacher Strukturen oftmals durch die Kontaktierung des Halbleiterfunktionsbereichs mittels eines Bonddrahts erschwert. Der Bogen des Bonddrahts ist oftmals relativ hoch und kann die Höhe eines optoelektronischen Bauelements wesentlich mitbestimmen. Auch ein getrennt vom

Halbleiterfunktionsbereich ausgebildetes Gehäuse, dessen räumliche Ausmaße oftmals wesentlich größer als die des Halbleiterfunktionsbereichs sind, kann die Ausbildung kleiner optoelektronischer Bauelemente erschweren.

Eine Aufgabe der Erfindung ist es, ein optoelektronisches Bauelement und eine Vorrichtung mit einer Mehrzahl optoelektronischer Bauelemente, die vereinfacht und kostengünstig herstellbar sind, sowie ein vereinfachtes Herstellungsverfahren für optoelektronische Bauelemente anzugeben.

Diese Aufgabe wird erfindungsgemäß durch ein optoelektronisches Bauelement mit den Merkmalen des Patentanspruchs 1, eine Vorrichtung mit den Merkmalen des Patentanspruchs 16, sowie ein Verfahren zur Herstellung eines optoelektronischen Bauelements mit den Merkmalen des Patentanspruchs 21 gelöst. Vorteilhafte Weiterbildungen der Erfindung sind Gegenstand der abhängigen Ansprüche.

Ein erfindungsgemäßes optoelektronisches Bauelement umfasst gemäß einer ersten Ausführungsform einen Halbleiterfunktionsbereich mit einer aktiven Zone und einer lateralen Hauptstreckungsrichtung, wobei der Halbleiterfunktionsbereich zumindest einen Durchbruch durch die aktive Zone aufweist und im Bereich des Durchbruchs ein Verbindungsleitermaterial angeordnet ist, das von der aktiven Zone zumindest in einem Teilbereich des Durchbruchs elektrisch isoliert ist.

Nach einer weiteren Ausführungsform der Erfindung umfasst das optoelektronische Bauelement einen Halbleiterfunktionsbereich mit einer aktiven Zone und einer lateralen Hauptstreckungsrichtung, wobei der Halbleiterfunktionsbereich eine laterale, die aktive Zone begrenzende Seitenfläche aufweist und der Seitenfläche in lateraler Richtung nachgeordnet ein Verbindungsleitermaterial

angeordnet ist, das von der aktiven Zone zumindest in einem Teilbereich der Seitenfläche elektrisch isoliert ist. Die Seitenfläche kann gegebenenfalls den Halbleiterfunktionsbereich lateral begrenzen. Die Seitenfläche kann den Halbleiterfunktionsbereich insbesondere teilweise in lateraler Richtung begrenzen. Weiterhin kann die Seitenfläche eben, das heißt im wesentlichen frei von einer Ein- oder Ausbuchtung, insbesondere einer Vertiefung in lateraler Richtung, ausgeführt sein.

Vorzugsweise ist dem Halbleiterfunktionsbereich eine Schicht aus einer Formmasse nachgeordnet, die freitragend bzw. mechanisch tragfähig ausgebildet sein kann. Diese Formmassenschicht kann weitergehend in Form einer Umhüllung, eines Verkapselungselements oder einer Stabilisationsschicht ausgebildet sein, wie im folgenden noch genauer erläutert wird.

Ein erfindungsgemäßes Bauelement kann mit Vorteil weitestgehend oder vollständig im Waferverbund hergestellt werden. Die Anzahl vergleichsweise kostenintensiver und/oder aufwendiger Einzelbearbeitungsschritte kann bei einem erfindungsgemäßen optoelektronischen Bauelement mit Vorteil reduziert werden. Mit besonderem Vorteil können Einzelbearbeitungsschritte vermieden werden.

Als Waferverbund wird im Rahmen der Erfindung eine während der Herstellung des optoelektronischen Bauelements auf einer Trägerschicht angeordnete Halbleiterschichtenfolge angesehen, die für die Ausbildung einer Mehrzahl von Halbleiterfunktionsbereichen vorgesehen ist. Die Halbleiterfunktionsbereiche werden während der Herstellung des Bauelements zumindest teilweise im Verbund auf der Trägerschicht aus Bereichen der Halbleiterschichtenfolge gebildet. Die Trägerschicht kann durch ein Aufwachssubstrat, auf dem die Halbleiterschichtenfolge, beispielsweise

epitaktisch hergestellt wurde, gebildet werden oder ein solches umfassen.

Es sei angemerkt, dass als Durchbruch im Rahmen der Erfindung auch ein während der Herstellung des optoelektronischen Bauelements im Waferverbund in der Halbleiterschichtenfolge erzeugter Durchbruch durch die aktive Zone angesehen werden kann.

Insbesondere eine Kontaktstruktur, die der elektrischen Kontaktierung des fertigen optoelektronischen Bauelements dient, kann zumindest teilweise, vorzugsweise vollständig, bereits im Waferverbund hergestellt werden. Die Kontaktierung des optoelektronischen Bauelements erfolgt mit Vorzug zumindest teilweise über das elektrisch leitende Verbindungsleitermaterial, das bereits im Waferverbund im Bereich des Durchbruchs durch die aktive Zone oder im Bereich der die aktive Zone begrenzenden Seitenfläche angeordnet werden kann. Das Verbindungsleitermaterial enthält beispielsweise ein Metall, wie Au, Al, Ag, Ti, Pt, Sn oder eine Legierung mit mindestens einem dieser Materialien.

In einer bevorzugten Ausgestaltung der Erfindung ist das Verbindungsleitermaterial in lateraler Richtung, insbesondere im Bereich der aktiven Zone, vom Halbleiterfunktionsbereich beabstandet, wodurch die Gefahr eines Kurzschlusses im Betrieb des Bauelements verringert wird. Das Verbindungsleitermaterial kann hierzu in einem, insbesondere lateralen, Randbereich des Halbleiterfunktionsbereichs angeordnet und/oder von der Seitenfläche beabstandet sein.

In einer weiteren bevorzugten Ausgestaltung der Erfindung weist der Halbleiterfunktionsbereich zumindest eine Vertiefung in lateraler Richtung auf, die besonders bevorzugt den Durchbruch durch die aktive Zone zumindest teilweise umschließt. Insbesondere kann der Durchbruch als Vertiefung des Halbleiterfunktionsbereichs in lateraler Richtung

ausgebildet sein und/oder die Seitenfläche eine Vertiefung in lateraler Richtung aufweisen.

Der Durchbruch kann bei der Erfindung insbesondere in Form einer den Halbleiterfunktionsbereich nicht vollständig durchdringenden Ausnehmung oder den Halbleiterfunktionsbereich vollständig durchdringenden Aussparung ausgebildet sein, wobei die Ausnehmung oder die Aussparung den Durchbruch durch die aktive Zone zumindest teilweise, vorzugsweise vollständig, umschließen oder bilden können.

Der Durchbruch erstreckt sich bevorzugt im wesentlichen senkrecht zur lateralen Hauptstreckungsrichtung des Halbleiterfunktionsbereichs in vertikaler Richtung durch den gesamten Halbleiterfunktionsbereich. Beispielsweise ist der Durchbruch hierzu als Aussparung im Halbleiterfunktionsbereich ausgebildet.

Das Verbindungsleitermaterial ist bevorzugt zumindest teilweise durch ein Isolationsmaterial elektrisch von der aktiven Zone isoliert. Das Isolationsmaterial ist vorzugsweise im Bereich des Durchbruchs bzw. der Seitenfläche, insbesondere direkt, an der aktiven Zone angeordnet und enthält beispielsweise ein Siliziumnitrid, wie SiN oder Si₃N₄, ein Siliziumoxid, wie SiO oder SiO₂, oder ein Siliziumoxinitrid, wie SiON.

Das Isolationsmaterial kleidet den Durchbruch, insbesondere die Vertiefung, vorzugsweise derart aus bzw. das Isolationsmaterial ist vorzugsweise, insbesondere direkt, derart an der Seitenfläche angeordnet, dass die aktive Zone durch das Isolationsmaterial elektrisch von dem Verbindungsleitermaterial isoliert ist. Die Gefahr eines Kurzschlusses der aktiven Zone über das Verbindungsleitermaterial kann so verringert werden.

Besonders bevorzugt ist zumindest annähernd die gesamte Wand des Durchbruchs mit dem Isolationsmaterial ausgekleidet bzw. zumindest annähernd die gesamte Seitenfläche mit dem Isolationsmaterial überzogen, so dass die Gefahr eines Kurzschlusses im Betrieb des Bauelements weitergehend verringert wird.

Weiterhin ist das Verbindungsleitermaterial vorzugsweise wenigstens über annähernd den gesamten vertikalen Verlauf des Halbleiterfunktionsbereichs angeordnet, was die Ausbildung der Kontaktstruktur bei der Herstellung eines derartigen optoelektronischen Bauelements im Waferverbund vorteilhaft erleichtern kann.

Ein Verbindungsleitermaterial, das sich in vertikaler Richtung entlang des gesamten Halbleiterfunktionsbereichs erstreckt, ermöglicht, insbesondere in Verbindung mit einem entsprechend angeordneten Isolationsmaterial, eine elektrische Kontaktierung des optoelektronischen Bauelements bzw. dessen Halbleiterfunktionsbereichs in vertikaler Richtung über den Bereich der aktiven Zone, ohne dass die Gefahr von Kurzschlüssen erhöht ist. Mit Vorteil kann dieser Teil der Kontaktstruktur des optoelektronischen Bauelements im Waferverbund hergestellt werden.

In einer weiteren bevorzugten Ausgestaltung der Erfindung weist der Halbleiterfunktionsbereich eine erste Hauptfläche und eine der ersten Hauptfläche bezüglich der aktiven Zone gegenüberliegende zweite Hauptfläche auf, wobei der Halbleiterfunktionsbereich mit Vorzug seitens der ersten Hauptfläche mit dem Verbindungsleitermaterial elektrisch leitend verbunden ist.

Dies kann beispielsweise über einen ersten Kontakt erreicht werden, der mit dem Halbleiterfunktionsbereich und mit dem Verbindungsleitermaterial seitens der ersten Hauptfläche des Halbleiterfunktionsbereichs leitend verbunden ist. Ein

derartiger erster Kontakt, beispielsweise ein Metall, wie Au, Al, Ag, Pt, Ti, Sn oder eine Legierung mit mindestens einem dieser Materialien, etwa AuGe, enthaltend, kann ebenfalls mit Vorteil im Waferverbund hergestellt werden.

Eine leitende Verbindung zwischen dem Verbindungsleitermaterial, das sich im Bereich des Durchbruchs, in der Vertiefung oder am Randbereich des Halbleiterfunktionsbereichs, insbesondere der Seitenfläche, entlang, in vertikaler Richtung über den vertikalen Verlauf des Halbleiterfunktionsbereichs erstrecken kann, und dem ersten Kontakt auf der ersten Hauptfläche des Halbleiterfunktionsbereichs ermöglicht eine elektrische Anschließbarkeit der ersten Hauptfläche des Halbleiterfunktionsbereichs seitens der zweiten Hauptfläche.

Gegebenenfalls können ein aus dem Verbindungsleitermaterial gebildeter Verbindungsleiter und der erste Kontakt einstückig, insbesondere mit identischem Material, ausgeführt sein.

In einer vorteilhaften Weiterbildung der Erfindung ist das Verbindungsleitermaterial von der zweiten Hauptfläche des Halbleiterfunktionsbereichs elektrisch isoliert. Die Gefahr von Kurzschlüssen kann so weitergehend verringert werden.

In einer weiteren bevorzugten Ausgestaltung der Erfindung ist seitens der zweiten Hauptfläche ein zweiter Kontakt, beispielsweise ein Metall, wie Au, Al, Ag, Ti, Pt, Sn oder eine Legierung mit mindestens einem dieser Materialien, etwa AuGe, enthaltend, angeordnet, der mit dem Halbleiterfunktionsbereich, insbesondere zur Strominjektion, seitens der zweiten Hauptfläche elektrisch leitend verbunden ist.

Das optoelektronische Bauelement kann über den ersten und den zweiten Kontakt elektrisch angeschlossen werden. Insbesondere

kann das optoelektronische Bauelement oberflächenmontierbar als SMD-Bauelement (SMD: Surface Mountable Device) ausgebildet sein. Weiterhin kann das Bauelement für ein Hybrid-Modul vorgesehen sein.

Eine leitende Verbindung zwischen dem ersten Kontakt und dem Verbindungsleitermaterial, das sich von der ersten bis zur zweiten Hauptfläche erstrecken kann, bildet zusammen mit dem zweiten Kontakt eine Kontaktstruktur, die eine Kontaktierung des optoelektronischen Bauelements von der zweiten Hauptfläche her erleichtert.

Auf Bonddrähte kann bei der elektrischen Kontaktierung eines derartigen Bauelements mittels des ersten und des zweiten Kontakts mit Vorteil verzichtet werden, wodurch die Höhe des Bauelements vorteilhaft reduziert und die Ausbildung kleiner Bauelemente erleichtert wird. Weiterhin kann eine derartige Kontaktstruktur mit Vorteil im Waferverbund ausgebildet werden.

Es sei angemerkt, dass die Anzahl der Kontakte selbstverständlich nicht auf zwei beschränkt ist, sondern gegebenenfalls auch eine Mehrzahl von Kontakten oder Kontaktpaaren vorgesehen sein kann.

Das optoelektronische Bauelement, insbesondere der Halbleiterfunktionsbereich mit der aktiven Zone, kann entsprechend einem strahlungsemitternden oder strahlungsempfangenden Bauelement ausgebildet sein. Die aktive Zone kann dem gemäß zur elektrolumineszenten Strahlungserzeugung oder zur Signalerzeugung über aufgrund von einfallender Strahlung in der aktiven Zone erzeugte Ladungsträger ausgebildet sein. Der Halbleiterfunktionsbereich kann beispielsweise entsprechend einem LED-Chip, einem Laserdiodenchip mit lateraler oder vertikaler Emissionsrichtung oder einem Photodiodenchip ausgebildet sein. Der erste und der zweite Kontakt sind dann

vorzugsweise gemäß den beiden Polen einer Dioden-Kontaktierung ausgeführt.

Der Halbleiterfunktionsbereich, insbesondere die aktive Zone, enthält vorzugsweise mindestens ein III-V-Halbleitermaterial, etwa ein Material aus einem III-V-Halbleitermaterialsystem, wie $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$, $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ oder $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$, jeweils mit $0 \leq x \leq 1$, $0 \leq y \leq 1$ und $x+y \leq 1$.

Bevorzugt ist das optoelektronische Bauteil für Strahlung im ultravioletten, sichtbaren oder infraroten Spektralbereich ausgebildet.

Das Materialsystem $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ zum Beispiel ist für Strahlung vom ultravioletten bis in den grünen Spektralbereich besonders geeignet, während $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$ beispielsweise für Strahlung vom grüngelben bis in den roten und $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$ für Strahlung im infraroten Spektralbereich besonders geeignet ist.

Das Bauelement kann auch auf anderen Materialien, die nicht in einem III-V-Materialsystem enthalten sind, basieren. Beispielsweise kann der Halbleiterfunktionsbereich Si, insbesondere für Photodioden, oder ein II-VI-Halbleitermaterial enthalten bzw. auf Si oder II-VI-Halbleitermaterialien basieren. Mit einem III-V-Halbleitermaterial können jedoch dem gegenüber vereinfacht vergleichsweise hohe interne Quanteneffizienzen des Bauelements erzielt werden.

Da die aktive Zone im Bereich des Durchbruchs keine Strahlung erzeugen oder empfangen kann, weist der Durchbruch im optoelektronischen Bauelement bevorzugt in lateraler Richtung derart geringe Ausmaße auf, dass die Fläche der aktiven Zone, die zur Strahlungserzeugung oder zum Strahlungsempfang zur Verfügung steht möglichst groß ist. Dies kann durch eine geeignete Ausbildung des Durchbruchs erreicht werden.

Der Durchbruch und/oder die Vertiefung im Halbleiterfunktionsbereich ist in lateraler Richtung bevorzugt so dimensioniert, dass das Verbindungsleitermaterial bzw. ein das Verbindungsleitermaterial umfassender Verbindungsleiter eine Leitfähigkeit aufweist, die der jeweiligen Ausbildung des Halbleiterfunktionsbereichs angepasst ist. Bauelemente mit hohen Leistungen bedingen oftmals höhere Leitfähigkeiten als Bauelemente mit vergleichsweise geringen Leistungen. Eine laterale Abmessungen des Durchbruchs bzw. der Vertiefung oder des Verbindungsleitermaterials kann vom Nanometer- bis in den Mikrometerbereich reichen. Beispielsweise beträgt eine laterale Abmessung 100 μm , vorzugsweise 50 μm oder weniger, z.B. 100 nm oder 10 μm .

Eine ausreichend hohe Leitfähigkeit kann gegebenenfalls auch über eine Mehrzahl von Durchbrüchen mit in den Durchbrüchen angeordnetem Verbindungsleitermaterial oder einer entsprechend abgestimmten Kombination der Dimensionierung und der Anzahl an Durchbrüchen erzielt werden.

In einer weiteren bevorzugten Ausgestaltung der Erfindung weist das optoelektronische Bauelement ein dem Halbleiterfunktionsbereich nachgeordnetes Fenster auf, das für die von der aktiven Zone zu empfangende oder zu erzeugende Strahlung vorzugsweise durchlässig ist und/oder im Strahlengang dieser Strahlung liegt. Das Fenster kann zur Strahlungseinkopplung in oder -auskopplung aus dem optoelektronischen Bauelement vorgesehen sein.

In einer weiteren bevorzugten Ausgestaltung der Erfindung weist das optoelektronische Bauelement eine Umhüllung auf, die den Halbleiterfunktionsbereich bevorzugt zumindest teilweise umformt oder umhüllt. Der Halbleiterfunktionsbereich kann insbesondere in die Umhüllung eingebettet sein. Die Umhüllung kann Teil des Fensters sein

und/oder das Fenster bilden. Die Umhüllung schützt den Halbleiterfunktionsbereich mit Vorteil vor schädlichen äußeren Einflüssen, wie etwa Feuchtigkeit.

Bevorzugt ist die Umhüllung strahlungsdurchlässig für eine von der aktiven Zone zu erzeugende oder empfangende Strahlung ausgebildet. Mit Vorteil wird so eine unerwünschte Absorption von Strahlung in der Umhüllung verringert.

Ferner ist das Material der Umhüllung bevorzugt gegenüber der von der aktiven Zone zu erzeugenden oder auf diese einfallenden Strahlung beständig. Die Gefahr effizienzmindernder Verfärbungen oder Aufweichungen der Umhüllung kann so verringert werden.

In einer weiteren vorteilhaften Weiterbildung ist der Halbleiterfunktionsbereich, insbesondere die aktive Zone, von einer Verkapselung umgeben, die bevorzugt - zumindest bei Inbetriebnahme und/oder im Betrieb des Bauelements - im wesentlichen dicht, insbesondere hermetisch dicht, gegenüber schädlichen äußeren Einflüssen, wie Feuchtigkeit, ist. Die Verkapselung, die die Umhüllung und gegebenenfalls eines oder mehrere weitere Verkapselungselemente umfassen kann, umgibt den Halbleiterfunktionsbereich bzw. die aktive Zone bevorzugt vollständig und erhöht mit Vorteil den Schutz des Halbleiterfunktionsbereichs bzw. der aktiven Zone gegenüber schädlichen äußeren Einflüssen.

Die Verkapselung ist weiterhin bevorzugt so ausgebildet, dass die Kontakte des optoelektronischen Bauelements, vorzugsweise durch die Verkapselung hindurch, anschließbar sind. Externe Anschlüsse oder externe Anschlussmittel können somit Teil der Verkapselung sein. Insbesondere kann das optoelektronische Bauelement mittels der externen Anschlüsse elektrisch leitend mit Leiterbahnen einer Leiterplatte verbunden werden. Vorzugsweise wird das Bauelement mit den Leiterbahnen über eine Lotverbindung verbunden.

Die Verkapselung bzw. die Verkapselungselemente sind bevorzugt zumindest teilweise so ausgebildet, dass der Bereich zwischen der Verkapselung bzw. dem Verkapselungselement und der aktiven Zone, insbesondere im Strahlengang der zu erzeugenden oder zu empfangenden Strahlung im wesentlichen frei von Hohlräumen ist. Die Gefahr von durch einen Hohlraum verursachten übermäßigen Brechungsindexsprüngen mit dementsprechend hohen Reflexionsverlusten an Grenzflächen bei der Strahlungsaus- oder -einkopplung in das Bauelement kann so verringert werden.

Mit Vorzug können an der Verkapselung beteiligte Elemente, wie beispielsweise die Umhüllung und/oder das Fenster, auch bereits im Waferverbund ausgebildet werden. Mit besonderem Vorzug kann die gesamte Verkapselung im Waferverbund hergestellt werden.

Die Verkapselung ist in einer bevorzugten Ausgestaltung der Erfindung mechanisch derart stabil, dass auf ein zusätzliches, den Halbleiterfunktionsbereich schützendes Gehäuse verzichtet und die Ausbildung sehr kleiner optoelektronischer Bauelemente mit schützender, vorzugsweise allseitiger, Verkapselung des Halbleiterfunktionsbereichs erleichtert werden kann.

Die Verkapselung bzw. die Elemente der Verkapselung, wie etwa die Umhüllung, sind bevorzugt zumindest teilweise so ausgebildet, dass sie zumindest kurzzeitig gegenüber hohen Temperaturen, etwa über 200 °C, vorzugsweise bis 300 °C, wie sie beim Löten der Anschlüsse des Bauelements auftreten können stabil sind, so dass die Gefahr einer Schädigung des Halbleiterfunktionsbereichs und/oder der Umhüllung aufgrund eines Lötprozesses nicht maßgeblich erhöht wird.

In einer weiteren bevorzugten Ausgestaltung der Erfindung ist dem Halbleiterfunktionsbereich zumindest ein Absorptionsstoff oder ein Leuchtstoff nachgeordnet. Der Leuchtstoff oder der Absorptionsstoff kann, vorzugsweise direkt, in, an oder auf dem Fenster, der Umhüllung oder dem Halbleiterfunktionsbereich vorgesehen oder angeordnet sein. Bevorzugt ist der Absorptionsstoff oder der Leuchtstoff als Pulver ausgeführt.

Ein Absorptionsstoff, wie ein organischer Farbstoff, kann beispielsweise in einem als strahlungsempfangendes Bauelement ausgebildeten Bauelement vorgesehen sein, um als Filterstoff die Empfindlichkeit, etwa die spektrale Empfindlichkeitsverteilung, des Strahlungsdetektors durch Absorption bei geeigneten, insbesondere vorgegebenen, Wellenlängen aus einer auf den Halbleiterfunktionsbereich einfallenden Strahlung zu beeinflussen. Mit Vorteil kann so beispielsweise die spektrale Empfindlichkeitsverteilung eines als Strahlungsdetektor ausgebildeten optoelektronischen Bauelements gezielt eingestellt werden.

Bei einem als Emitter ausgebildeten optoelektronischen Bauelement kann der Leuchtstoff vorzugsweise von der aktiven Zone erzeugte Strahlung einer Wellenlänge λ_1 absorbieren und als Strahlung einer Wellenlänge λ_2 reemittieren. Die Wellenlänge λ_2 ist bevorzugt größer als die Wellenlänge λ_1 . Ein derartiges optoelektronisches Bauelement kann mischfarbiges Licht, insbesondere weißes Licht, erzeugen, an dessen Farbe eine Mischung aus Strahlungen der Wellenlängen λ_1 und λ_2 beteiligt ist. Ein derartiger Leuchtstoff konvertiert somit zumindest teilweise die Strahlung der Wellenlänge λ_1 in Strahlung der Wellenlänge λ_2 und wird deshalb oft auch als Konversionsstoff, insbesondere Lumineszenzkonversionsstoff, bezeichnet.

Als Lumineszenzkonversionsstoffe können dabei anorganische Phosphore, dotierte Granate, Ce- oder Tb-aktivierte Granate

(wie beispielsweise YAG:Ce, TAG:Ce, TbYAG:Ce), Erdalkalisulfate oder organische Farbstoffe Verwendung finden. Geeignete Lumineszenzkonversionsstoffe sind beispielsweise in der Druckschrift WO98/12757 beschrieben, deren Inhalt insofern hiermit durch Rückbezug aufgenommen wird.

Zur Erzeugung weißen Lichts besonders geeignet ist ein Leuchtstoff, insbesondere ein YAG-basierender Leuchtstoff, der eine im Halbleiterfunktionsbereich erzeugte Strahlung, etwa im ultravioletten oder blauen, Spektralbereich in längerwellige Strahlung, etwa im gelben Spektralbereich konvertiert. Aus der Mischung des konvertierten und des nicht konvertierten Strahlungsanteils kann mischfarbiges, insbesondere weißes, Licht entstehen.

In einer bevorzugten Ausgestaltung beträgt die mittlere Korngröße des Lumineszenzkonversionsmaterials eines verwendeten Pulvers maximal 30 μm . Besonders vorteilhaft erweist sich dabei eine mittlere Korngröße, zwischen 2 und 6 μm . Es hat sich gezeigt, dass bei dieser Korngröße die Lumineszenzkonversion besonders effizient erfolgen kann.

Der Konversionsstoff ist bevorzugt möglichst nahe an der aktiven Zone angeordnet. Hierdurch kann die Effizienz der Konversion erhöht werden, da die Intensität der von der aktiven Zone erzeugten Strahlung mit wachsendem Abstand von der aktiven Zone quadratisch abnimmt. Weiterhin wird eine Optimierung der Etendue oder der Abhängigkeit des Farborts der mischfarbigen Strahlung vom Betrachtungswinkel erleichtert.

Eine Konversion der Strahlung nahe an der aktiven Zone in eine energieärmere Strahlung einer größeren Wellenlänge, kann sich auch schützend auf ein den Konversionsstoff umgebendes oder dem Konversionsstoff nachgeordnetes Element, wie die Umhüllung auswirken. Mit Vorteil kann die Gefahr von

strahlungsbedingten Verfärbungen des Umhüllungsmaterials durch Konversion in der Nähe der aktiven Zone reduziert werden.

In einer weiteren bevorzugten Ausgestaltung ist der Leuchtstoff, insbesondere direkt, auf dem Halbleiterfunktionsbereich angeordnet. Der Leuchtstoff kann in Form einer Leuchtstoffschicht ausgebildet sein. Hierdurch wird eine besonders effiziente Lumineszenzkonversion nahe an der aktiven Zone erleichtert. Der Leuchtstoff wird bevorzugt im Waferverbund auf die Halbleiterschichtenfolge bzw. die aus der Halbleiterschichtenfolge hervorgehenden Halbleiterfunktionsbereiche aufgebracht. Der Leuchtstoff kann insbesondere mittels elektrostatischer Kräfte aufgebracht sein. Dies gilt mit Vorzug entsprechend für den Absorptionsstoff.

In einer weiteren vorteilhaften Ausgestaltung der Erfindung ist dem Halbleiterfunktionsbereich eines oder eine Mehrzahl von optischen Elementen nachgeordnet, das die Effizienz oder die Abstrahl- bzw. Empfangscharakteristik des Bauelements vorteilhaft beeinflusst. Dieses optische Element kann beispielsweise als Linse zur Strahlformung ausgeführt sein. Ferner kann das optische Element als Filterelement oder Streuelement ausgeführt sein.

Weiterhin kann das optische Element als Antireflexionsschicht bzw. -beschichtung ausgeführt sein. Über eine Antireflexionsbeschichtung können durch Brechungsindexsprünge bedingte Reflexionsverluste mit Vorteil verringert werden. Eine oder eine Mehrzahl von $\lambda/4$ -Schichten sind hierfür besonders geeignet. Beispielsweise kann die Antireflexionsschicht die oben für das Isolationsmaterial angeführten Materialien enthalten. Insbesondere können diese Materialien identisch sein und/oder die Antireflexionsschicht und das Isolationsmaterial in einem Element integriert ausgebildet sein. Eine Antireflexionsschicht kann zwischen

der Umhüllung und dem Halbleiterfunktionsbereich und/oder zwischen der Umhüllung und dem Fenster angeordnet sein.

In einer vorteilhaften Weiterbildung der Erfindung ist das optische Element in der Umhüllung oder dem Fenster ausgebildet, auf diese oder dieses aufgebracht oder mit dieser oder diesem direkt in Kontakt.

Das optische Element, insbesondere eine Linse- oder eine Streustruktur, kann beispielsweise in das Umhüllungs- oder das Fenstermaterial einstrukturiert oder aus diesen ausgeformt werden. Dies kann beispielsweise durch Stempeln oder ein Ätzverfahren erfolgen.

Weiterhin kann das Streu- oder Filterelement, etwa in der Form von Streu- oder Filterpartikeln, in der Umhüllung oder dem Fenster angeordnet sein.

Außerdem kann das optische Element auch auf das Umhüllungsmaterial oder den Halbleiterfunktionsbereich aufgeklebt, aufgedampft oder aufgesputtert werden. Kleben eignet sich besonders für optische Elemente zur Strahlformung, während Sputtern oder Aufdampfen für eine Antireflexionsbeschichtung besonders geeignet ist.

Bevorzugt wird das optische Element im Waferverbund ausgebildet.

In einer weiteren bevorzugten Ausgestaltung der Erfindung ist der Halbleiterfunktionsbereich auf einem Träger angeordnet. Der Träger kann hierbei aus einem Teilstück des Aufwachssubstrats der Halbleiterschichtenfolge, aus der der Halbleiterfunktionsbereich bei der Herstellung des Bauelements hervorgeht, oder einem Teilstück einer anderweitigen, vom Aufwachssubstrat verschiedenen, Trägerschicht, auf der die Halbleiterschichtenfolge während der Prozessierung oder der Herstellung, beispielsweise

mittels eines Waferbondingverfahrens, angeordnet wird, gebildet sein oder ein solches umfassen. Im letzteren Fall ist das Aufwachssubstrat, vorzugsweise nach der Anordnung der Halbleiterschichtenfolge oder der Halbleiterfunktionsbereiche auf der Trägerschicht, abgelöst. Der Träger trägt und stabilisiert mit Vorzug den Halbleiterfunktionsbereich mechanisch. Insbesondere kann der Halbleiterfunktionsbereich auf einer Seite des Trägers angeordnet sein.

Bevorzugt erstreckt sich das Verbindungsleitermaterial zumindest bis zu einer dem Halbleiterfunktionsbereich gegenüberliegenden Seite des Trägers. Hierdurch kann die elektrische Anschließbarkeit des optoelektronischen Bauelements von der dem Halbleiterfunktionsbereich gegenüberliegenden Seite des Trägers her erleichtert werden.

Ist das Verbindungsleitermaterial zumindest teilweise im Durchbruch angeordnet, so erstreckt sich der Durchbruch, der z.B. als laterale Vertiefung ausgebildet ist, bevorzugt bis zu der dem Halbleiterfunktionsbereich gegenüberliegenden Seite des Trägers. Ist der Träger an der elektrischen Kontaktierung des Bauelements beteiligt, so ist dieser bevorzugt elektrisch leitend ausgeführt. Beispielsweise enthält der Träger ein geeignetes Halbleitermaterial, das zur Erhöhung seiner Leitfähigkeit dotiert sein kann.

In einer weiteren bevorzugten Ausgestaltung des optoelektronischen Bauelements ist der aktiven Zone und/oder dem Halbleiterfunktionsbereich eine Spiegelschicht nachgeordnet. Eine derartige Spiegelschicht kann beispielsweise als Bragg-Spiegel im Halbleiterfunktionsbereich integriert oder als metallhaltige, insbesondere metallische, Spiegelschicht, beispielsweise Au, Al, Ag, Pt, Ti oder Legierungen mit mindestens einem dieser Metalle, etwa AuGe, enthaltend, ausgebildet sein. Besonders bevorzugt ist die Spiegelschicht zwischen dem Träger und der

aktiven Zone und/oder auf dem Halbleiterfunktionsbereich angeordnet.

Die Spiegelschicht ist bevorzugt elektrisch leitend ausgeführt und kann an der Kontaktierung des Bauelements beteiligt sein. Hierzu ist die Spiegelschicht zweckmäßigerweise mit dem Halbleiterfunktionsbereich elektrisch leitend verbunden.

Die Spiegelschicht ist vorzugsweise bezüglich einer von der aktiven Zone zu empfangenden oder zu erzeugenden Strahlung reflektierend ausgebildet. Mit Vorteil erhöht die Spiegelschicht die Effizienz des optoelektronischen Bauelements, beispielsweise durch Verminderung der Absorption von Strahlung in dem Träger oder eine vorteilhafte Einflussnahme auf die Abstrahl- oder Empfangscharakteristik des optoelektronischen Bauelements.

Die Spiegelschicht kann mit besonderem Vorteil bereits im Waferverbund, beispielsweise durch Aufwachsen, wie der Bragg-Spiegel, gemeinsam mit der Halbleiterschichtenfolge und in dieser integriert, oder durch nachträgliches Aufbringen, etwa mittels Aufdampfen oder Aufspütern, wie eine metallhaltige Spiegelschicht, auf die Halbleiterschichtenfolge oder den Halbleiterfunktionsbereich hergestellt werden.

Gegebenenfalls kann die Spiegelschicht eine in der Halbleiterschichtenfolge oder dem Halbleiterfunktionsbereich monolithisch integrierte erste Teilspiegelschicht und eine seitens der integrierten Teilspiegelschicht auf der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen angeordnete, insbesondere metallhaltige, zweite Teilspiegelschicht umfassen. Bevorzugt ist zwischen den Teilspiegelschichten eine Zwischenschicht angeordnet, die besonders bevorzugt elektrisch leitend mit den Teilschichten verbunden ist. Eine einstrahlungsdurchlässiges leitfähiges Oxid, insbesondere ein

Metalloxid, wie ein Zinkoxid, ein Indiumzinnoxid oder ein Zinnoxid, enthaltende Zwischenschicht ist besonders geeignet. Die Zwischenschicht kann der Optimierung des elektrischen Kontaktes der metallhaltigen Teilspiegelschicht zur integrierten Teilspiegelschicht dienen.

Wird während der Herstellung des optoelektronischen Bauelements, insbesondere eines Bauelements mit einer metallhaltigen Spiegelschicht, das Aufwachssubstrat der Halbleiterschichtenfolge abgelöst, so werden derartige unter Ablösen des Aufwachssubstrats hergestellte Bauelemente auch als Dünnschicht-Bauelemente bezeichnet. Ein Dünnschicht-Bauelement mit metallhaltigem Spiegel kann insbesondere eine einem Lambertischen Strahler entsprechende, im wesentlichen kosinusförmige Abstrahlcharakteristik aufweisen.

In einer vorteilhaften Weiterbildung der Erfindung ist die Verkapselung bzw. mindestens ein Element der Verkapselung so ausgebildet, dass der Halbleiterfunktionsbereich mechanisch stabilisiert wird. Mit Vorteil kann aufgrund dieser stabilisierenden Wirkung auf einen den Halbleiterfunktionsbereich stabilisierenden Träger verzichtet werden, was die Ausbildung sehr dünner optoelektronischer Bauelemente erleichtert. Der Träger kann demnach insbesondere abgedünnt oder entfernt sein.

Eine erfindungsgemäße Vorrichtung mit einer Mehrzahl von optoelektronischen Bauelementen weist eine Mehrzahl erfindungsgemäßer optoelektronischer Bauelemente der oben genannten Art auf, wobei die Halbleiterfunktionsbereiche mit Vorzug zumindest teilweise in lateraler Richtung nebeneinander angeordnet sind. Mit Vorteil entspricht die laterale Nebeneinanderanordnung der Anordnung der Halbleiterfunktionsbereiche, die aus einer entsprechenden Strukturierung einer Halbleiterschichtenfolge in Halbleiterfunktionsbereiche auf einer Trägerschicht im

Waferverbund hervorgeht. Die Vorrichtung eignet sich insbesondere zur Herstellung im Waferverbund.

In einer bevorzugten Ausgestaltung weist die Vorrichtung eine Umhüllung auf, die die Halbleiterfunktionsbereiche zumindest teilweise umhüllt oder umformt. Die Umhüllung ist vorzugsweise einstückig ausgebildet. Mit Vorteil kann die Umhüllung ebenfalls im Waferverbund ausgebildet werden. Insbesondere kann die Umhüllung gemäß den obigen Ausführungen ausgebildet sein.

In einer weiteren bevorzugten Ausgestaltung werden die Halbleiterfunktionsbereiche von einer Stabilisationsschicht mechanisch stabilisiert. Vorzugsweise werden die Halbleiterfunktionsbereiche in einer Anordnung stabilisiert, die durch die Anordnung der Halbleiterfunktionsbereiche der Vorrichtung im Waferverbund, insbesondere auf einer ebenen Trägerschicht, gegeben ist.

In einer vorteilhaften Weiterbildung der Vorrichtung umfaßt die Stabilisationsschicht die Umhüllung und/oder das Fenster, und/oder ist die Stabilisationsschicht im wesentlichen identisch mit der Umhüllung, so dass die Umhüllung gleichzeitig schützende Wirkung bezüglich der Halbleiterfunktionsbereiche und stabilisierende Wirkung haben kann. Die Umhüllung kann somit als Stabilisationsschicht ausgebildet oder Teil der Stabilisationsschicht sein.

In einem erfindungsgemäßen Verfahren zur Herstellung eines optoelektronischen Bauelements wird zunächst ein Waferverbund mit einer auf einer Trägerschicht angeordneten Halbleiterschichtenfolge, die eine aktive Zone und eine laterale Hauptstreckungsrichtung aufweist, bereitgestellt. Nachfolgend wird die Halbleiterschichtenfolge derart strukturiert, dass zumindest ein Durchbruch durch die aktive Zone entsteht bzw. zumindest eine laterale, die aktive Zone in lateraler Richtung begrenzende Seitenfläche ausgebildet

wird, wonach ein Verbindungsleitermaterial im Bereich des Durchbruchs bzw. der Seitenfläche derart angeordnet wird, dass die aktive Zone zumindest in einem Teilbereich des Durchbruchs bzw. der Seitenfläche elektrisch vom Verbindungsleitermaterial isoliert ist. Nachfolgend wird in optoelektronische Bauelemente vereinzelt, wobei deren elektrische Kontaktierung zumindest teilweise über das Verbindungsleitermaterial erfolgt.

Ein derartiges Verfahren hat den Vorteil, dass optoelektronische Bauelemente einschließlich deren Kontaktstruktur, zumindest teilweise, vorzugsweise vollständig, kostengünstig im Waferverbund hergestellt werden können. Dadurch, dass die aktive Zone elektrisch vom Verbindungsleitermaterial isoliert ist, beispielsweise durch geeignete Anordnung des Verbindungsleitermaterials relativ zur aktiven Zone, wie etwa in einem Abstand zur aktiven Zone, kann die Gefahr von Kurzschlüssen der aktiven Zone über das Verbindungsleitermaterial verringert werden. Mit Vorteil kann die Kontaktstruktur des Bauelements derart ausgebildet werden, dass das optoelektronische Bauelement frei von Drahtbondungen ist bzw. bonddrahtfrei kontaktierbar ist.

Die Trägerschicht kann das Aufwachssubstrat der Halbleiterschichtenfolge enthalten, auf dem die Halbleiterschichtenfolge, vorzugsweise epitaktisch, hergestellt wurde oder vom Aufwachssubstrat der Halbleiterschichtenfolge verschieden sein. Im letzteren Fall wird das Aufwachssubstrat, vorzugsweise nach dem Anordnen der Halbleiterschichtenfolge, insbesondere mit ihrer dem Aufwachssubstrat gegenüberliegenden Seite auf der Trägerschicht, abgelöst.

Bevorzugt wird die aktive Zone über ein Isolationsmaterial von dem Verbindungsleitermaterial elektrisch isoliert. Das Isolationsmaterial, beispielsweise SiN oder ein anderes der weiter oben genannten Materialien enthaltend, ist weiterhin

bevorzugt zumindest teilweise im Bereich des Durchbruchs bzw. der Seitenfläche angeordnet. Besonders bevorzugt ist das Isolationsmaterial direkt an der aktiven Zone angeordnet und/oder das Verbindungsleitermaterial wird durch das zwischen der aktiven Zone und dem Verbindungsleitermaterial angeordnete Isolationsmaterial elektrisch von der aktiven Zone isoliert. Die Gefahr eines Kurzschlusses der aktiven Zone wird so weitergehend verringert. Das Isolationsmaterial wird mit Vorzug vor dem Verbindungsleitermaterial aufgebracht und/oder das Verbindungsleitermaterial grenzt direkt an das Isolationsmaterial. Das Isolationsmaterial kann beispielsweise mittels Aufdampfen, etwa in einem PVD-Verfahren, wie Sputtern, oder in einem CVD-Verfahren, wie PECVD, aufgebracht werden.

In einer bevorzugten Ausgestaltung des Verfahrens weist die Halbleiterschichtenfolge in lateraler Richtung zumindest eine Vertiefung auf, die vorzugsweise den Durchbruch durch die aktive Zone zumindest teilweise umschließt. Gegebenenfalls kann der Durchbruch als Vertiefung der Halbleiterschichtenfolge in lateraler Richtung ausgebildet sein.

Weiterhin bevorzugt ist eine Wand des Durchbruchs zumindest teilweise mit dem Isolationsmaterial ausgekleidet.

Das elektrisch leitende Verbindungsleitermaterial ist gemäß einer weiteren bevorzugten Ausgestaltung zumindest teilweise in dem Durchbruch, insbesondere in der Vertiefung, angeordnet. Der Durchbruch kann somit die Kontaktstruktur des optoelektronischen Bauelements bestimmen.

Weiterhin erstreckt sich der Durchbruch bevorzugt in vertikaler Richtung senkrecht zur lateralen Hauptstreckungsrichtung der Halbleiterschichtenfolge, insbesondere durch die gesamte Halbleiterschichtenfolge. Vorzugsweise erstreckt sich der Durchbruch bis an oder in die

Trägerschicht. Besonders bevorzugt erstreckt sich der Durchbruch durch die komplette Trägerschicht. Der Durchbruch kann somit insbesondere als sich durch die Halbleiterschichtenfolge und/oder bis in oder durch die Trägerschicht erstreckende Aussparung ausgebildet sein bzw. als Aussparung der Halbleiterschichtenfolge ausgeführt sein. Insbesondere kann die Aussparung im Bereich der Halbleiterschichtenfolge in lateraler Richtung zumindest teilweise, vorzugsweise vollständig, durch die Halbleiterschichtenfolge begrenzt sein. Die Halbleiterschichtenfolge kann den Durchbruch somit in lateraler Richtung vollständig umschließen.

In einer weiteren bevorzugten Ausgestaltung des Verfahrens wird die Halbleiterschichtenfolge derart strukturiert, dass eine Mehrzahl von, insbesondere durch Zwischenräume in lateraler Richtung räumlich voneinander getrennten, Halbleiterfunktionsbereichen entsteht. Besonders bevorzugt erfolgt diese Strukturierung der Halbleiterschichtenfolge in einem Verfahrensschritt mit der Ausbildung des Durchbruchs bzw. der Seitenfläche, insbesondere vor der Anordnung des Verbindungsleitermaterials. Das Strukturieren in Halbleiterfunktionsbereiche kann vor oder nach dem Ausbilden des Durchbruchs bzw. der Seitenfläche erfolgen.

Die Halbleiterfunktionsbereiche weisen mit Vorzug zumindest teilweise einen Durchbruch durch die aktive Zone bzw. eine die aktive Zone in lateraler Richtung begrenzende Seitenfläche auf. Hierfür wird bei der Strukturierung der Halbleiterschichtenfolge zweckmäßigerweise eine Mehrzahl von Durchbrüchen für eine Mehrzahl von Halbleiterfunktionsbereichen erzeugt. Insbesondere kann der Durchbruch als Aussparung des Halbleiterfunktionsbereichs ausgebildet sein, die mit Vorzug im Bereich des Halbleiterfunktionsbereichs in lateraler Richtung zumindest teilweise, vorzugsweise vollständig, durch den Halbleiterfunktionsbereich begrenzt ist. Der

Halbleiterfunktionsbereich kann den Durchbruch somit in lateraler Richtung vollständig umschließen.

In einer bevorzugten Ausgestaltung wird eine Mehrzahl von Durchbrüchen durch die aktive Zone erzeugt, wobei eine Mehrzahl von Halbleiterfunktionsbereichen zumindest einen Durchbruch durch die aktive Zone aufweist.

In einer weiteren bevorzugten Ausgestaltung weist eine Mehrzahl von Halbleiterfunktionsbereichen jeweils zumindest eine Vertiefung in lateraler Richtung auf, die den Durchbruch zumindest teilweise umschließt bzw. ist bei einer Mehrzahl der Halbleiterfunktionsbereiche der Durchbruch als Vertiefung des jeweiligen Halbleiterfunktionsbereichs in lateraler Richtung ausgebildet.

In einer weiteren bevorzugten Ausgestaltung weist eine Mehrzahl der Halbleiterfunktionsbereiche jeweils zumindest eine laterale, die aktive Zone des jeweiligen Halbleiterfunktionsbereichs begrenzende Seitenfläche auf. Bevorzugt begrenzt die Seitenfläche den jeweiligen Halbleiterfunktionsbereich seitens der Seitenfläche in lateraler Richtung. Insbesondere kann der gesamte Halbleiterfunktionsbereich durch derartige Seitenflächen begrenzt sein.

Diese Seitenfläche(n) kann (können) beispielsweise bei der Strukturierung der Halbleiterschichtenfolge in Halbleiterfunktionsbereiche ausgebildet werden. Die Seitenfläche kann insbesondere an einen zwischen zwei Halbleiterfunktionsbereichen angeordneten Zwischenraum angrenzen.

Das Verbindungsleitermaterial ist der Seitenfläche bevorzugt in lateraler Richtung derart nachgeordnet, dass das Verbindungsleitermaterial von der aktiven Zone zumindest in einem Teilbereich der Seitenfläche elektrisch isoliert ist.

In einer weiteren bevorzugten Ausgestaltung der Erfindung ist das Isolationsmaterial, insbesondere direkt, an der Seitenfläche angeordnet.

Bevorzugt erstreckt sich das Verbindungsleitermaterial in vertikaler Richtung über den Bereich der aktiven Zone und/oder ist, etwa mittels des Isolationsmaterials, das zwischen dem Verbindungsleitermaterial und der Seitenfläche bzw. dem Halbleiterfunktionsbereich angeordnet sein kann, von der aktiven Zone beabstandet und/oder isoliert.

In einer weiteren bevorzugten Ausgestaltung wird ein erster elektrischer Kontakt auf die der Trägerschicht abgewandten Seite der Halbleiterschichtenfolge bzw. der Halbleiterfunktionsbereiche aufgebracht. Mit Vorteil erleichtert der erste elektrische Kontakt die Ausbildung der Kontaktstruktur des herzustellenden optoelektronischen Bauelements im Waferverbund. Der erste elektrische Kontakt kann hierbei vor oder nach dem Ausbilden des Durchbruchs bzw. der Seitenfläche vorgesehen werden. Es kann beispielsweise im wesentlichen jeder Halbleiterfunktionsbereich mit einem derartigen ersten Kontakt versehen werden.

Weiterhin kann gegebenenfalls auch eine Mehrzahl von ersten Kontakten auf der Halbleiterschichtenfolge vorgesehen oder ausgebildet werden. Mit Vorzug geschieht dies derart, dass im wesentlichen jedem zur Ausbildung eines Halbleiterfunktionsbereichs aus der Halbleiterschichtenfolge vorgesehenen Bereich der Halbleiterschichtenfolge zumindest ein derartiger erster Kontakt zugeordnet ist.

In einer weiteren bevorzugten Ausgestaltung wird das Verbindungsleitermaterial im Bereich des Durchbruchs bzw. der Seitenfläche derart angeordnet, dass eine, insbesondere direkte, elektrisch leitende Verbindung zwischen dem Verbindungsleitermaterial und dem ersten Kontakt ausgebildet

wird. Insbesondere können das Verbindungsleitermaterial und der erste Kontakt in direktem mechanischen Kontakt stehen.

In einer weiteren bevorzugten Ausgestaltung wird der Durchbruch bzw. die Seitenfläche derart ausgebildet, dass der erste Kontakt von der dem ersten Kontakt gegenüberliegenden Seite der Halbleiterschichtenfolge bzw. des Halbleiterfunktionsbereichs her über den Bereich des Durchbruchs bzw. den Bereich der Seitenfläche elektrisch anschließbar ist oder dass der erste Kontakt zumindest teilweise freigelegt ist, d.h. dass der erste Kontakt, insbesondere in vertikaler Richtung, nicht mit der Halbleiterschichtenfolge bzw. dem Halbleiterfunktionsbereich bedeckt ist. Zweckmäßigerweise wird der erste Kontakt hierbei vor der Ausbildung des Durchbruchs bzw. der Seitenfläche vorgesehen. Zur Ausbildung des Durchbruchs bzw. der Seitenfläche kann dann gezielt ein Bereich der Halbleiterschichtenfolge entfernt werden, der den ersten Kontakt bedeckt, so dass der erste Kontakt freigelegt wird und der erste Kontakt von der dem ersten Kontakt gegenüberliegenden Seite der Halbleiterschichtenfolge bzw. des Halbleiterfunktionsbereichs her, insbesondere mittels des Verbindungsleitermaterials, elektrisch anschließbar ist. Insbesondere kann der erste Kontakt den Durchbruch in lateraler Richtung, insbesondere vollständig, überdecken. Hierzu weist der erste Kontakt mit Vorzug eine laterale Ausdehnung auf, die größer als die des Durchbruchs ist.

In einer weiteren bevorzugten Ausgestaltung des Verfahrens wird der unstrukturierten Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen von ihrer der Trägerschicht abgewandten Seite her eine Stabilisationsschicht nachgeordnet. Bevorzugt wird die Stabilisationsschicht auf die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche aufgebracht. Weiterhin kann die Stabilisationsschicht, gegebenenfalls unter Verwendung einer geeigneten Haft- oder Zwischenschicht, der

Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen nachgeordnet werden.

Die Stabilisationsschicht ist bevorzugt freitragend ausgebildet und stabilisiert die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche mechanisch. Weiterhin kann die Stabilisationsschicht die Halbleiterfunktionsbereiche mechanisch stabil miteinander verbinden.

Eine derartige Stabilisationsschicht kann mit Vorteil den Waferverbund derart mechanisch stabilisieren, dass auf die Trägerschicht verzichtet oder die Trägerschicht abgedünnt werden kann. Die Trägerschicht kann, beispielsweise durch Ätzen oder Abschleifen, zumindest teilweise abgedünnt oder, insbesondere vollständig, entfernt werden.

Dies erleichtert die Herstellung sehr dünner optoelektronischer Bauelemente, deren Halbleiterfunktionsbereich im Extremfall im wesentlichen nur die aktive Zone umfasst.

Insbesondere kann die Halbleiterschichtenfolge nach dem teilweisen, insbesondere vollständigen, Entfernen oder nach dem Abdünnen der Trägerschicht in eine Mehrzahl von Halbleiterfunktionsbereichen strukturiert werden. Die mechanische Stabilität wird hierbei mit Vorzug durch die zuvor vorgesehene Stabilisationsschicht gewährleistet.

Weiterhin kann über eine eventuell mehrfache Aufbringung in Kombination mit eventuellem Entfernen verschiedener derartiger Stabilisationsschichten eine vielseitige, vorzugsweise allseitige, Strukturierbarkeit einer Halbleiterschichtenfolge auf einer Trägerschicht im Waferverbund erreicht werden.

Besonders bevorzugt ist die Stabilisationsschicht photostrukturierbar ausgebildet, was die weitere Prozessierung erleichtern kann. Bevorzugt enthält die Stabilisationsschicht hierzu einen photostrukturierbaren Lack.

In einer weiteren bevorzugten Ausgestaltung wird die Stabilisationsschicht der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen vor dem Ausbilden des Durchbruchs bzw. der Seitenfläche nachgeordnet. Bevorzugt wird dann der Durchbruch bzw. die Seitenfläche von der der Stabilisationsschicht gegenüberliegenden Seite her in der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen ausgebildet. Bevorzugt wird hierzu die Trägerschicht, insbesondere bereichsweise oder vollständig, entfernt oder der Durchbruch bzw. die Seitenfläche wird unter gleichzeitiger, geeigneter, insbesondere bereichsweiser, Entfernung der Trägerschicht ausgebildet.

Die Trägerschicht kann aufgrund der mechanisch stabilisierenden Wirkung der Stabilisationsschicht bereichsweise oder vollständig entfernt werden, ohne die Gefahr einer Schädigung der Halbleiterschichtenfolge oder der Halbleiterfunktionsbereiche zu erhöhen.

In einer vorteilhaften Weiterbildung wird die Trägerschicht zumindest in einem Teilbereich, vorzugsweise vollständig, entfernt und der Durchbruch bzw. die Seitenfläche wird von der der Stabilisationsschicht abgewandten Seite her, insbesondere durch den Bereich, in dem die Trägerschicht entfernt ist, in der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen ausgebildet.

In einer weiteren bevorzugten Ausgestaltung des Verfahrens umhüllt und/oder umformt die Stabilisationsschicht die Halbleiterfunktionsbereiche zumindest teilweise. Dadurch kann

ein vorteilhafter Schutz der Halbleiterfunktionsbereiche, insbesondere in deren Randbereichen, gegenüber schädlichen äußeren Einflüssen schon während der Herstellung der optoelektronischen Bauelemente erreicht werden.

In einer weiteren bevorzugten Ausgestaltung wird der Durchbruch bzw. die Seitenfläche von der der Trägerschicht gegenüberliegenden Seite her in der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen ausgebildet. Hierzu kann beispielsweise die Halbleiterschichtenfolge bzw. können die Halbleiterfunktionsbereiche von der der Trägerschicht gegenüberliegenden Seite mittels Ätzen geeignet strukturiert werden. Dies kann vor, nach oder gleichzeitig mit dem Ausbilden der Halbleiterfunktionsbereiche erfolgen. Hierbei wird die mechanische Stabilität des Verbundes mit Vorteil durch die Trägerschicht gewährleistet.

In einer vorteilhaften Weiterbildung wird die Stabilisationsschicht der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereich nach dem Ausbilden des Durchbruchs bzw. der Seitenfläche nachgeordnet.

Weiterhin ist die Stabilisationsschicht bevorzugt für eine von der aktiven Zone zu erzeugende oder zu empfangende Strahlung durchlässig. Dadurch kann die Stabilisationsschicht auch Teil einer späteren Umhüllung oder Verkapselung des optoelektronischen Bauelements sein, ohne dass die Effizienz dieses Bauelements durch Absorption der einfallenden oder emittierten Strahlung im Material der Stabilisationsschicht nachteilig verringert wird.

Die Stabilisationsschicht kann der Halbleiterschichtenfolge oder den Halbleiterfunktionsbereichen mittels verschiedener Verfahren nachgeordnet werden. Beispielsweise kann die Stabilisationsschicht durch ein Aufdampfverfahren, wie etwa durch einen CVD- oder PVD-Prozess, oder Spincoating vorgesehen werden. Für Spincoating besonders geeignetes

Material sind beispielsweise BCB (BenzoCycloButene), ein Siloxan, ein Silikon, ein Spin-on-Oxid, wie ein Aluminiumoxid, etwa Al_2O_3 , oder ein Lack, für Aufdampfen, beispielsweise im CVD-Verfahren, ist ein Glas besonders geeignet.

Nach dem Aufbringen der Stabilisationsschicht auf die Halbleiterfunktionsbereiche oder die Halbleiterschichtenfolge wird die Stabilisationsschicht gegebenenfalls ausgehärtet, wobei das Aushärten bevorzugt bei Temperaturen, z.B. kleiner $400^\circ C$ oder kleiner $300^\circ C$, erfolgen kann, die für die Halbleiterstruktur, insbesondere bei einer vergleichsweise kurzen Härtezeit, im wesentlichen unschädlich sind. Dies ist besonders zweckmäßig, falls das Material der Stabilisationsschicht aus der flüssigen Phase aufgebracht wird.

Weiterhin kann die Stabilisationsschicht auch auf die Halbleiterschichtenfolge oder die Halbleiterfunktionsbereiche aufgebondet werden, beispielsweise über ein Waferbondingverfahren oder anodisches Bonden oder direktes Bonden. Insbesondere kann die Stabilisationsschicht mittels van der Waals-Kräften auf der Halbleiterschichtenfolge beziehungsweise den Halbleiterfunktionsbereichen befestigt sein. Hierzu kann die Stabilisationsschicht an den Wafervorbund angesprengt werden. Die Stabilisationsschicht kann in diesem Fall insbesondere eben ausgebildet sein und beispielsweise eine Glasplatte umfassen.

Die Stabilisationsschicht kann der Halbleiterschichtenfolge oder den Halbleiterfunktionsbereichen ferner mittels einer Haftvermittlungsschicht nachgeordnet werden, wobei die Haftvermittlungsschicht vorzugsweise zwischen den Halbleiterfunktionsbereichen und der Stabilisationsschicht angeordnet ist und/oder die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche vorzugsweise mechanisch stabil mit der Stabilisationsschicht verbindet. Die

Stabilisationsschicht kann in diesem Fall insbesondere eben ausgebildet sein und beispielsweise eine Glasplatte umfassen.

Weiterhin kann die Stabilisationsschicht als Fensterschicht zur Strahlungsauskopplung ausgebildet sein.

Die Haftvermittlungsschicht kann die Halbleiterfunktionsbereiche umformen und Teil einer späteren Umhüllung und/oder Verkapselung des optoelektronischen Bauelements sein.

Als Haftvermittlungsmaterial kann beispielsweise ein Silikon, wie ein Siloxan, oder ein BCB verwendet werden. Diese Materialien können sich abgesehen von einer guten haftvermittelnden Wirkung auch durch hohe Stabilität gegenüber kurzwelliger, etwa ultravioletter, Strahlung, hohe Temperaturbeständigkeit und/oder hohe Strahlungsdurchlässigkeit auszeichnen. Die Haftvermittlungsschicht kann gegebenenfalls, etwa temperaturgestützt, an- oder ausgehärtet werden.

Ferner kann die Stabilisationsschicht als Stabilisationsfolie ausgeführt sein, die auf den Waferverbund, insbesondere auf die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche, aufgebracht, insbesondere auflaminiert, werden kann. Nach dem Aufbringen kann die Stabilisationsfolie gegebenenfalls gehärtet, insbesondere photogehärtet oder temperaturgehärtet, werden. Nach dem Härten bildet die Stabilisationsfolie mit Vorzug eine mechanisch stabile, vorzugsweise freitragende, Schicht aus. Mit Vorzug ist diese gehärtete Schicht und/oder die Folie strahlungsdurchlässig.

In einer bevorzugten Ausgestaltung der Erfindung wird die Halbleiterschichtenfolge bzw. werden die Halbleiterfunktionsbereiche über die Stabilisationsschicht derart mechanisch stabilisiert, dass die Trägerschicht,

vorzugsweise von ihrer der Stabilisationsschicht abgewandten Seite her, strukturiert werden kann. Diese Strukturierung kann beispielsweise über eine Maskierungs- in Kombination mit einem Ätzprozessen oder mechanische Methoden, wie Abschleifen oder Sägen, erfolgen.

Aus dieser Strukturierung gehen bevorzugt Trägerschichtbereiche aus der Trägerschicht hervor, die in den späteren optoelektronischen Bauelementen die Träger der Halbleiterfunktionsbereiche bilden. Hierzu wird die Trägerschicht besonders bevorzugt gemäß der Anordnung der Halbleiterfunktionsbereiche auf der Trägerschicht strukturiert, wobei mit Vorzug auf im wesentlichen jedem Trägerschichtbereich zumindest ein Halbleiterfunktionsbereich angeordnet ist. Die mechanische Stabilität des Verbundes aus Stabilisationsschicht, Halbleiterfunktionsbereich und den strukturierten Trägerschichtbereichen wird vorteilhaft durch die Stabilisationsschicht gewährleistet. Die Trägerschicht kann, bei hinreichender mechanischer Stabilität der, insbesondere freitragenden, Stabilisationsschicht, gemäß den obigen Ausführungen gegebenenfalls vollständig entfernt werden.

Im oben beschriebenen Verfahren können beispielsweise Bauelemente mit einer Kantenlänge der Halbleiterfunktionsbereiche von 10 μm bis 100 μm , bis 1000 μm oder bis 10 mm hergestellt werden. Eine Kantenlänge von ungefähr 1000 μm hat sich als besonders geeignet erwiesen. Nach unten ist die Kantenlänge bzw. die Dimensionierung der Halbleiterfunktionsbereiche in lateraler Richtung im Prinzip nur durch die Auflösung der im Herstellungsverfahren verwendeten Strukturierungsmethoden, insbesondere den für die Strukturierung der Halbleiterschichtenfolge in Halbleiterfunktionsbereiche oder des Durchbruchs verwendeten Methoden, begrenzt.

Es kann hierbei beispielsweise eine lithographische, insbesondere photolithographische, Methode, mit einer geeignet ausgebildeten Maske in Kombination mit einem Nass- oder Trockenätzverfahren, eine Laserstrukturierungsmethode oder eine mechanische Strukturierungsmethode, wie Sägen, angewandt werden.

Mit besonderem Vorteil kann das komplette Verfahren im Waferverbund durchgeführt werden, so dass kostenintensive Einzelbearbeitungsschritte vermieden werden können. Das Verfahren ermöglicht insbesondere die kostengünstige Herstellung kompletter und gebrauchsfertiger Bauelemente im Waferverbund. Ein derartig hergestelltes optoelektronisches Bauelemente kann, insbesondere unmittelbar nach dem Vereinzeln, beispielsweise mittels eines „Pick and Place“-Prozesses auf einer Leiterplatte positioniert und nachfolgend elektrisch angeschlossen werden. Gegebenenfalls kann das Bauelement in einem zusätzlichen Gehäuse angeordnet werden, wodurch der Schutz des Bauelements weitergehend erhöht werden kann.

In einer weiteren vorteilhaften Ausgestaltung des Verfahrens weist das optoelektronische Bauelement eine Verkapselung auf, die den Halbleiterfunktionsbereich, insbesondere die aktive Zone, im wesentlichen hermetisch dicht umgibt. Bevorzugt umfasst die Verkapselung die Umhüllung des Halbleiterfunktionsbereichs und mindestens ein weiteres Verkapselungselement. Das Verkapselungselement kann mit Vorteil im Waferverbund vorgesehen werden und umhüllt oder umformt den Halbleiterfunktionsbereich vorzugsweise von der der Umhüllung und/oder der Stabilisationsschicht gegenüberliegenden Seite her. Mit Vorteil kann so vereinfacht auf ein zusätzliches Gehäuse bei ausreichendem Schutz des Bauelements verzichtet werden. Die Ausbildung kleiner Bauelemente ohne zusätzliches Gehäuse wird in der Folge erleichtert. Das Verkapselungselement, insbesondere eine Verkapselungsschicht, kann, beispielsweise mittels

Spincoating, auf den Waferverbund aufgebracht werden und gegebenenfalls, etwa temperaturgestützt, an- oder ausgehärtet werden. Beispielsweise enthält das Verkapselungselement ein BCB.

Die Umhüllung des Bauelements kann beispielsweise beim Vereinzeln des Verbundes in Bauelemente aus der Stabilisationsschicht hervorgehen und/oder einen Teil der Haftvermittlungsschicht umfassen, die die Halbleiterfunktionsbereiche zumindest teilweise umformen oder umhüllen können.

Insbesondere kann beim oben beschriebenen Verfahren der Verbund durch die Stabilisationsschicht, insbesondere die Umhüllung und/oder das Fenster, das Isolationsmaterial und/oder die Haftvermittlungsschicht hindurch in optoelektronische Bauelemente vereinzelt werden.

In einer bevorzugten Ausgestaltung des Verfahrens werden vor dem Vereinzeln Trennfugen ausgebildet, die sich bis in die den Waferverbund mechanisch stabilisierende Schicht erstrecken. Die Trennfugen können sich von der der stabilisierenden Schicht abgewandten Seite des Verbundes bis in die stabilisierende Schicht erstrecken. Besonders bevorzugt durchdringen die Trennfugen die stabilisierende Schicht nicht vollständig. Mit Vorteil ist so die Stabilität des Verbundes trotz der Trennfugen in der stabilisierenden Schicht noch gewährleistet. Die Trennfugen sind mit Vorzug derart ausgebildet, dass der Verbund in Einzelelemente zerfällt, falls die Trennfugen die stabilisierende Schicht vollständig durchdringen.

Die stabilisierende Schicht kann beispielsweise, wie oben beschrieben, als Stabilisationsschicht ausgebildet oder durch die Trägerschicht gebildet sein.

Wird die stabilisierende Schicht, insbesondere von der den Halbleiterfunktionsbereichen gegenüberliegenden Seite und/oder in vertikaler Richtung, zumindest bis zu oder in die Trennfugen abgedünnt, so "zerfällt" der Waferverbund in optoelektronische Bauelemente bzw. Vorrichtungen, da aufgrund des Abdünnens bis zu den Trennfugen die stabilisierende Schicht ihre mechanisch stabilisierende Wirkung verliert. Ein derartige Vereinzelungsvariante wird auch als "dicing by thinning" (Trennen bzw. Vereinzeln durch Abdünnen) bezeichnet.

Die Trennfugen sind weiterhin bevorzugt zwischen zwei, insbesondere beliebigen, Halbleiterfunktionsbereichen angeordnet. Besonders bevorzugt umläuft eine Trennfuge einen dieser Trennfuge zugeordneten Halbleiterfunktionsbereich, insbesondere in lateraler Richtung, vollständig.

In einer weiteren bevorzugten Ausgestaltung wird den Halbleiterfunktionsbereichen bzw. der Halbleiterschichtenfolge, insbesondere im Waferverbund, ein Leuchtstoff oder ein Absorptionsstoff nachgeordnet. Bevorzugt wird der Leucht- oder Absorptionsstoff mittels elektrostatischer Kräfte, insbesondere direkt, auf die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche aufgebracht. Hierdurch wird mit Vorzug eine Leucht- oder Absorptionsstoffschicht ausgebildet.

Bevorzugt wird der auf die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche aufzubringende Stoff - der Absorptions- oder Leuchtstoff - mittels elektrostatischer Anziehung, insbesondere elektrostatischer Kräfte, auf die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche aufgebracht. Hierzu wird seitens des Halbleiterfunktionsbereichs beispielsweise eine Hilfsschicht aufgebracht, die nachfolgend elektrostatisch geladen wird und vorzugsweise elektrisch isolierend ist. Der Stoff kann beispielsweise mit einer zur Ladung der Hilfsschicht

ungleichnamigen Ladung aufgeladen werden, wodurch eine elektrostatische Anziehung zwischen der Hilfsschicht und dem Stoff erreicht wird. Ist der Stoff elektrisch polarisierbar, so ist ein elektrisches Laden des Stoffes mit Vorteil nicht erforderlich. Die Hilfsschicht ist vorzugsweise elektrisch isolierend ausgebildet. Beispielsweise kann die Hilfsschicht mittels des Isolationsmaterials ausgebildet werden.

Weiterhin wird der Stoff bevorzugt auf die der Trägerschicht oder der Stabilisationsschicht abgewandten Seite des Waferverbunds aufgebracht. Der Stoff kann geeignet strukturiert auf den Verbund aufgebracht oder nach dem Aufbringen geeignet strukturiert werden.

Weiterhin kann der aufzubringende Stoff in einem Stoffgemisch aufgebracht werden, das vorzugsweise zusätzlich zum Absorptions- oder Leuchtstoff ein Haftmaterial aufweist, das die Haftung des Stoffes auf dem Halbleiterfunktionsbereich bzw. der Hilfsschicht erhöht. Das Haftmaterial kann gegebenenfalls unter Temperaturerhöhung an- oder ausgehärtet werden. Als Haftmaterial ist ein Harz, etwa ein Trockenmatrix-Polymerharz (Thermoplast) besonders geeignet. Mittels des Haftmaterials wird die mechanische Anbindung des Stoffes an die Halbleiterschichtenfolge bzw. die Halbleiterfunktionsbereiche verbessert.

Über die Ladung kann insbesondere die Dicke der Stoffschicht eingestellt werden. Beim Aufbringen des Stoffes mittels elektrostatischer Kräfte kann über geeignete Wahl der Ladung die Dicke der aufzubringenden Stoffschicht eingestellt werden. Weiterhin erleichtert ein derartiges Verfahren das Aufbringen einer Stoffschicht mit einer gleichmäßigen Dicke. Die Dicke der Stoffschicht beträgt bevorzugt zwischen 15 und 25 μm .

In einer weiteren bevorzugten Ausgestaltung ist der Leuchtstoff oder der Absorptionsstoff in der

Stabilisationsschicht angeordnet. Beispielsweise kann der Leucht- oder Absorptionsstoff in einer, vorzugsweise ebenen, Stabilisationsschicht, insbesondere einer Fensterschicht, angeordnet sein. Hierbei kann eine Filterglasplatte oder eine mit einem Leuchtstoff, insbesondere ein Material der seltenen Erden enthaltend, dotierte oder versetzte Glasplatte als Stabilisationsschicht Anwendung finden.

Entsprechend dem beschriebenen Verfahren werden bevorzugt die weiter oben und im folgenden näher beschriebenen Bauelemente oder Vorrichtungen hergestellt, so dass die hier und im folgenden im Verfahren genannten Merkmale sich auch auf ein Bauelement oder eine Vorrichtung beziehen können und umgekehrt.

Weitere Vorteile, Merkmale und Zweckmäßigkeiten der Erfindung ergeben sich aus der Beschreibung der folgenden Ausführungsbeispiele in Verbindung mit den Figuren.

Es zeigen

Figur 1 ein erstes Ausführungsbeispiel eines erfindungsgemäßen optoelektronischen Bauelements anhand einer schematischen Schnittansicht,

Figur 2 ein zweites Ausführungsbeispiel eines erfindungsgemäßen optoelektronischen Bauelements anhand einer schematischen Schnittansicht,

Figur 3 ein drittes Ausführungsbeispiel eines erfindungsgemäßen optoelektronischen Bauelements anhand einer schematischen Schnittansicht,

Figur 4 ein erstes Ausführungsbeispiel eines erfindungsgemäßen Verfahrens zur Herstellung eines optoelektronischen Bauelements anhand von in den Figuren 4a

bis 4i in verschiedenen schematischen Ansichten dargestellten Zwischenschritten,

Figur 5 ein Ausführungsbeispiel einer erfindungsgemäßen Vorrichtung mit einer Mehrzahl optoelektronischer Bauelemente,

Figur 6 ein zweites Ausführungsbeispiel eines erfindungsgemäßen Verfahrens zur Herstellung eines optoelektronischen Bauelements anhand von in den Figuren 6a bis 6e schematisch dargestellten Zwischenschritten,

Figur 7 eine schematische Schnittansicht einer Variante des Ausführungsbeispiels nach Figur 1,

Figur 8 eine schematische Schnittansicht einer Variante des Ausführungsbeispiels nach Figur 2 und

Figur 9 in den Figuren 9a bis 9i anhand von schematischen Schnittansichten und Aufsichten verschiedene Varianten für die Ausführung der Kontaktstruktur zur elektrischen Kontaktierung des Halbleiterfunktionsbereichs,

Figur 10 ein drittes Ausführungsbeispiel eines erfindungsgemäßen Verfahrens zur Herstellung eines optoelektronischen Bauelements anhand von in den Figuren 10a bis 10k schematisch dargestellten Zwischenschritten und

Figur 11 ein viertes Ausführungsbeispiel eines erfindungsgemäßen Verfahrens zur Herstellung eines optoelektronischen Bauelements anhand von in den Figuren 11a bis 11g schematisch dargestellten Zwischenschritten.

Gleichartige und gleich wirkende Elemente sind in den Figuren mit gleichen Bezugszeichen versehen.

In Figur 1 ist ein erstes Ausführungsbeispiel eines erfindungsgemäßen optoelektronischen Bauelements anhand einer schematischen Schnittansicht dargestellt.

Das optoelektronische Bauelement 1 umfasst einen Halbleiterfunktionsbereich 2, der auf einem Träger 3 angeordnet ist. Der Halbleiterfunktionsbereich umfasst eine zur Strahlungserzeugung oder zum Strahlungsempfang vorgesehene aktive Zone 400 und weist eine laterale Haupterstreckungsrichtung auf.

Die aktive Zone kann beispielsweise eine Heterostruktur, insbesondere eine Doppelheterostruktur, eine Ein- oder Mehrfach-Quantentopfstruktur oder einen pn-Übergang umfassen.

Der Halbleiterfunktionsbereich 2, insbesondere dessen aktive Zone 400, umfasst beispielsweise eine Mehrzahl von Halbleiterschichten und/oder basiert etwa auf GaN oder GaP. Basiert der Halbleiterfunktionsbereich auf GaP, so ist das optoelektronische Bauelement vorzugsweise für Strahlung im infraroten bis gelbgrünen Spektralbereich vorgesehen und bei einem auf GaN basierendem Halbleiterfunktionsbereich vorzugsweise für Strahlung im ultravioletten bis grünen Spektralbereich. Für obige Spektralbereiche sind auf GaP bzw. GaN basierende III-V-Halbleitermaterialien aufgrund der hohen erzielbaren internen Quanteneffizienz besonders geeignet. Für optoelektronische Bauelemente besonders geeignet ist beispielsweise InGaN oder InGaAlP.

Der Träger 3 enthält bevorzugt ein Material, das als Aufwachssubstrat für eine epitaktische Herstellung des Halbleiterfunktionsbereichs geeignet ist bzw. der Träger ist bevorzugt aus einem geeigneten Aufwachssubstrat für die Herstellung des Halbleiterfunktionsbereichs gebildet. Für einen auf GaP-basierenden Halbleiterfunktionsbereich ist z.B. GaAs oder Ge, für einen auf GaN-basierenden

Halbleiterfunktionsbereich z.B. SiC oder Saphir für ein Aufwachssubstrat besonders geeignet.

Die aktive Zone 400 weist einen als Aussparung 9, die den Halbleiterfunktionsbereich vollständig durchdringt, ausgebildeten Durchbruch auf. Im Bereich des Durchbruchs ist ein Verbindungsleitermaterial 8 angeordnet. Die Aussparung ist in lateraler Richtung mit Vorzug vollständig vom Halbleiterfunktionsbereich umgeben und wird demnach vom Halbleiterfunktionsbereich lateral begrenzt.

Der Halbleiterfunktionsbereich ist von einer Umhüllung 4 umgeben, die vorzugsweise strahlungsdurchlässig ausgebildet ist und beispielsweise ein Silikon, ein BCB, ein Glas, ein Spin-on-Oxid, wie Al_2O_3 , oder einen Lack enthält.

Auf dem Halbleiterfunktionsbereich 2 ist, vorzugsweise auf der dem Träger 3 abgewandten Seite des Halbleiterfunktionsbereichs, eine Stromaufweitungsschicht 5 angeordnet. Die Stromaufweitungsschicht weist mit Vorteil gute elektrische Kontakteigenschaften zum seitens des Halbleiterfunktionsbereichs angeordneten, insbesondere angrenzenden, Halbleitermaterial auf.

Die Stromaufweitungsschicht weist weiterhin bevorzugt eine hohe Leitfähigkeit in lateraler Richtung auf, um einen homogenen Stromeintrag von der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs her in den Halbleiterfunktionsbereich, insbesondere die aktive Zone, zu erleichtern. Dies ist für strahlungsemittierende Bauelemente von besonderem Vorteil.

Ferner zeichnet sich die Stromaufweitungsschicht bevorzugt durch hohe Durchlässigkeit gegenüber einer im Halbleiterfunktionsbereich 2 zu erzeugenden oder vom Halbleiterfunktionsbereich zu empfangenden Strahlung aus. Dadurch wird die Absorption von Strahlung in der

Stromaufweitungsschicht bei gleichzeitig guten elektrischen Kontakteigenschaften vorteilhaft verringert.

In einer bevorzugten Ausgestaltung der Erfindung enthält die Stromaufweitungsschicht ein strahlungsdurchlässiges leitfähiges Oxid, insbesondere ein Metalloxid, etwa ein sogenanntes TCO (Transparent Conducting Oxide). TCO-Materialien, beispielsweise ein Zinkoxid, etwa ZnO, ein Zinnoxid, etwa SnO, ein Indiumzinnoxid, etwa ITO, ein Titanoxid, etwa TiO, oder ähnliche Materialien sind wegen der vergleichsweise hohen Leitfähigkeit in lateraler Richtung und hoher Strahlungsdurchlässigkeit über einen weiten Wellenlängenbereich gut als Materialien für die Stromaufweitungsschicht geeignet. ZnO beispielsweise ist für den Kontakt zu p-leitenden Halbleitermaterialien, insbesondere III-V-Halbleitermaterialien, besonders geeignet und kann zu diesen einen im wesentlichen ohmschen Kontakt ausbilden. Zur Erhöhung der Leitfähigkeit in lateraler Richtung kann die Stromaufweitungsschicht, z. B. mit einem Metall, wie Al im Falle von ZnO, dotiert sein. Für einen Kontakt zu n-leitendem Halbleitermaterial ist beispielsweise SnO, eventuell mit Sb dotiert, besonders geeignet. Im Gegensatz zu Halbleitermaterialien, die monolithisch im Halbleiterfunktionsbereich integrierbar sind, weist eine derartige Stromaufweitungsschicht eine vorteilhaft hohe Leitfähigkeit in lateraler Richtung auf. Auf eine vergleichsweise dicke, im Halbleiterfunktionsbereich integrierte Halbleiterschicht zur Stromaufweitung kann daher verzichtet werden. Hierdurch wird die Ausbildung flacher Bauelemente erleichtert.

Der Stromaufweitungsschicht 5 ist von der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs aus gesehen, vorzugsweise unmittelbar, eine erste Kontaktschicht 7 nachgeordnet und mit der Stromaufweitungsschicht elektrisch leitend verbunden. Die erste Kontaktschicht enthält vorzugsweise ein Metall,

beispielsweise Ti, Pt, Au, Al oder eine Legierung mit mindestens einem dieser Materialien.

Die erste Kontaktschicht ist mit Vorzug in Aufsicht im wesentlichen ringförmig ausgebildet (vgl. die schematische Aufsicht in Figur 4e). In ihrem Mittenbereich ist die Kontaktschicht 7 elektrisch leitend mit einem Verbindungsleitermaterial 8 verbunden, das beispielsweise ebenfalls ein Metall, wie Sn, enthält. Sn ist für die Herstellung eines derartigen optoelektronischen Bauelements besonders vorteilhaft, insbesondere bei der Herstellung des Verbindungsleiters, den das Verbindungsleitermaterial 8 ausbildet (vgl. die Beschreibung des Ausführungsbeispiels in Verbindung mit Figur 4).

Das Verbindungsleitermaterial 8 erstreckt sich in vertikaler Richtung durch den Durchbruch der aktiven Zone im Halbleiterfunktionsbereich 2 von der ersten Kontaktschicht 7 über den Bereich der Stromaufweitungsschicht 5 und den Halbleiterfunktionsbereichs 2 sowie durch den Träger 3 zu der dem Halbleiterfunktionsbereich gegenüberliegenden Seite des Trägers. Der Durchbruch durchdringt gemäß dem vorliegenden Ausführungsbeispiel somit bevorzugt nicht nur den Halbleiterfunktionsbereich, sondern auch den Träger 3 vollständig. Im Bereich des Trägers ist der Durchbruch mit Vorzug als Aussparung ausgebildet, die mit besonderem Vorzug in lateraler Richtung vollständig vom Träger begrenzt ist.

Der Halbleiterfunktionsbereich 2 und insbesondere die aktive Zone 400 sind durch ein Isolationsmaterial 10, beispielsweise SiN enthaltend, im Bereich des Durchbruchs vom elektrisch leitenden Verbindungsleitermaterial 8 elektrisch isoliert. Dadurch werden nachteilige, im Betrieb zu einer Fehlfunktion des Bauelements führende Kurzschlüsse der aktiven Zone 400 über das Verbindungsleitermaterial 8 vermieden. Die Aussparung 9 ist im wesentlichen vollständig mit dem Verbindungsleitermaterial gefüllt und zumindest im Bereich

des Halbleiterfunktionsbereichs elektrisch von diesem isoliert. Das Isolationsmaterial 10 kleidet die Wand der Aussparung im Halbleiterfunktionsbereich, insbesondere an der aktiven Zone, bevorzugt vollständig aus.

Das Verbindungsleitermaterial 8 ist auf der dem Halbleiterfunktionsbereich 2 abgewandten Seite des Trägers mit einem ersten Anschluß 11 elektrisch leitend verbunden. Zwischen dem ersten Anschluß und dem Träger ist ein weiteres Isolationsmaterial 10a, beispielsweise SiN enthaltend, angeordnet. Dieses weitere Isolationsmaterial isoliert den ersten Anschluß elektrisch von einem zweiten Anschluß 12, der auf der dem Halbleiterfunktionsbereich abgewandten Seite des Trägers angeordnet ist. Bevorzugt weist das weitere Isolationsmaterial 10a eine größere Ausdehnung in lateraler Richtung auf als der erste Anschluss, um die Gefahr eines Kurzschlusses der Anschlüsse 11 und 12 weiter zu verringern.

Der Anschluß 12 ist mit dem Träger, der vorzugsweise elektrisch leitend ausgeführt ist, leitend verbunden, so dass der Halbleiterfunktionsbereich über den ersten Anschluß und den zweiten Anschluß elektrisch ansteuerbar ist. Beispielsweise enthalten der erste und/oder der zweite Anschluß ein Metall, wie Ti, Pt, Al oder Au. Auch Legierungen, insbesondere Legierungen mit mindestens einem dieser Metalle, etwa AuGe, sind für die Ausbildung der Anschlüsse geeignet.

Die Kontaktierung des Bauelements erfolgt durch den Halbleiterfunktionsbereich und insbesondere den Bereich der aktiven Zone, weshalb das Isolationsmaterial 10 bevorzugt dick genug ist, um einen Kurzschluß der aktiven Zone über das Verbindungsleitermaterial zu verhindern. Die Aussparung ist bevorzugt vollflächig mit dem Isolationsmaterial ausgekleidet.

Die Umhüllung 4 bildet zusammen mit dem Träger 3 eine schützende Verkapselung für die aktive Zone bzw. den Halbleiterfunktionsbereich.

Das hier dargestellte optoelektronische Bauelement 1 ist komplett im Waferverbund herstellbar (vgl. die schematische Darstellung der Herstellung ähnlicher Bauelemente gemäß dem in Figur 4 beschriebenen Ausführungsbeispiel).

Der Halbleiterfunktionsbereich ist beispielsweise epitaktisch auf einem Aufwachssubstrat, aus dem der Träger 3 hervorgehen kann, hergestellt und kann nach dem Aufwachsen mit der Stromaufweitungsschicht 5 versehen werden. Nachfolgend kann die Leiterstruktur mit dem als Aussparung 9 ausgebildeten Durchbruch sowie dem Isolations- und dem Verbindungsleitermaterial und der ersten Kontaktschicht ausgebildet werden. Hierauf wird seitens der ersten Hauptfläche des Halbleiterfunktionsbereichs ein Umhüllungsmaterial, vorzugsweise in der flüssigen Phase, auf den Halbleiterfunktionsbereich und den Träger aufgebracht. Dieses Umhüllungsmaterial kann beispielsweise aufgedampft oder durch Spincoating aufgebracht werden. Von der zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs her werden das Isolationsmaterial 10a und der erste Anschluß 11 sowie der zweite Anschluß 12, beispielsweise durch Aufdampfen oder Aufspütern, vorgesehen.

Ein derartiges Bauelement kann in verschiedenen Größen hergestellt werden. Diesen verschiedenen Größen können auch verschiedene Dimensionierungen der Kontaktstruktur des Bauelements und insbesondere des Durchbruchs bzw. der Aussparung 9 entsprechen. Die laterale Ausdehnung des Halbleiterfunktionsbereichs kann beispielsweise von 10 μm bis einigen 100 μm , etwa 200 μm , 300 μm oder 400 μm , reichen. Hierbei beträgt die laterale Abmessung, etwa der Durchmesser, des Durchbruchs bzw. der Aussparung entsprechend 100 oder einige 100 nm bis ungefähr 30 μm oder 50 μm . Durch geeignete

Abstimmung der lateralen Bemessung des Verbindungsleitermaterials und der Anzahl der Aussparungen - anders als dargestellt kann auch eine Mehrzahl von Aussparungen vorgesehen sein - kann die zur effizienten Kontaktierung des Halbleiterfunktionsbereichs erforderliche Leitfähigkeit bzw. Stromtragfähigkeit der Verbindungsleiterstruktur realisiert werden. Die Kontaktierung des Halbleiterfunktionsbereichs bzw. des Bauelements kann über Anschlüsse 11 und 12 erfolgen, die beide seitens der zweiten Hauptfläche des Halbleiterfunktionsbereichs angeordnet sind. Das optoelektronische Bauelement ist demnach insbesondere oberflächenmontierbar ausgebildet. Beispielsweise können die Anschlüsse 12 und 13 mit Leiterbahnen einer Leiterplatte verlötet werden.

Auf einen elektrischen Kontakt, der eine Kontaktierung des Halbleiterfunktionsbereichs mittels eines Bonddrahts oder ähnlich komplizierter Maßnahmen erfordert, kann somit vorteilhaft verzichtet werden. Die Ausbildung sehr kleiner Bauelemente wird in der Folge erleichtert.

Weiterhin kann zumindest teilweise auf den Träger verzichtet werden, da die Umhüllung vorzugsweise mechanisch stabilisierende Wirkung auf den Halbleiterfunktionsbereich hat. Folglich kann die Trägerschicht der Halbleiterschichtenfolge bzw. der Träger des Halbleiterfunktionsbereichs bei der Herstellung des Bauelements zumindest teilweise oder vollständig entfernt bzw. abgedünnt werden, was beispielsweise durch Abschleifen oder Ätzen erfolgen kann. Hierdurch wird die Bauelementhöhe vorteilhaft verringert.

Der Halbleiterfunktionsbereich eines derartigen Bauelements kann demnach aus einer, insbesondere epitaxial, aufwachsbar Schichtstruktur gebildet sein. Auf einen den Halbleiterfunktionsbereich stabilisierenden Träger kann

verzichtet werden. Im Extremfalle umfasst der Halbleiterfunktionsbereich im wesentlichen nur die aktive Zone 400.

In der Umhüllung kann weiterhin ein Leuchtstoff, etwa in der Form von Leuchtstoffpartikeln, angeordnet sein, der vom Halbleiterfunktionsbereich erzeugte Strahlung zum Teil absorbiert und als Strahlung einer größeren Wellenlänge reemittiert. Die beiden Strahlungen können sich in der Folge mischen, so dass mischfarbiges Licht, insbesondere weißes Licht, entstehen kann. Soll das Bauelement weißes Licht emittieren, so basiert der Halbleiterfunktionsbereich mit Vorzug auf GaN, das zur Erzeugung kurzwelliger, insbesondere blauer oder ultravioletter Strahlung, besonders geeignet ist. Der Leuchtstoff ist mit Vorzug als YAG-basierender Leuchtstoff ausgeführt und konvertiert beispielsweise blaue Strahlung zum Teil in gelbe Strahlung. Aus geeigneter Mischung der blauen und gelben Strahlungsanteile ergibt sich weißes Licht.

Gegebenenfalls kann der Leuchtstoff als Leuchtstoffschicht, die zwischen der Umhüllung und dem Halbleiterfunktionsbereich angeordnet sein kann, auf dem Halbleiterfunktionsbereich angeordnet sein. Mit Vorzug ist der Leuchtstoff in diesem Falle mittels elektrostatischer Kräfte auf den Halbleiterfunktionsbereich aufgebracht.

In der Figur 2 ist ein zweites Ausführungsbeispiel eines erfindungsgemäßen optoelektronischen Bauelements anhand einer schematischen Schnittansicht dargestellt.

Das hier gezeigte Bauelement entspricht im wesentlichen dem in Figur 1 dargestellten Bauelement.

Im Unterschied zu dem in Figur 1 gezeigten Bauelement ist in Figur 2 der Stromaufweitungsschicht 5 ein weiteres Isolationsmaterial 10b nachgeordnet. Diese

Isolationsmaterialschicht kann beispielsweise SiN enthalten und wirkt nicht nur isolierend, sondern bevorzugt auch schützend oder passivierend bezüglich des Halbleiterfunktionsbereichs 2 und insbesondere dessen aktiver Zone. Das Isolationsmaterial 10b ist mit Vorzug auch an den Flanken des Halbleiterfunktionsbereichs 2 angeordnet und erstreckt sich mit besonderem Vorzug in vertikaler Richtung von der ersten Hauptfläche 6 bis zur zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs. Der Schutz der aktiven Zone vor schädlichen äußeren Einflüssen wird durch diese zusätzliche Isolations- bzw. Passivierungsschicht weitergehend erhöht. Die elektrische Kontaktierung des Bauelements erfolgt wie bei dem Bauelement in Figur 1 über das erste Kontaktmaterial 7 seitens der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs 2, das elektrisch leitend mit dem Verbindungsmaterial 8 verbunden ist.

Die Passivierungsschicht schützt weiterhin die seitlichen Flanken des Halbleiterfunktionsbereichs und ist bevorzugt an diesem angeordnet. Weiterhin kann die Passivierungsschicht 10b auf dem Träger 3 angeordnet sein.

Zwischen der Umhüllung 4 und dem Halbleiterfunktionsbereich, insbesondere zwischen Passivierungsschicht und Umhüllung, kann eine oder eine Mehrzahl von Antireflexionsschichten, die etwa als $\lambda/4$ -Schicht ausgeführt sein können, angeordnet sein. Insbesondere kann die Passivierungsschicht als Antireflexionsschicht ausgeführt sein. Dadurch können durch Brechungsindexsprünge verursachte Reflexionsverluste an Grenzflächen mit Vorteil vermindert werden.

Das Verbindungsleitermaterial 8 ist mit dem ersten Anschluß 11 elektrisch leitend verbunden, der über das Isolationsmaterial 10a seitens der dem Halbleiterfunktionsbereich gegenüberliegenden Hauptfläche des Trägers elektrisch vom zweiten Anschluß 12 isoliert ist. Auf der dem Träger abgewandten Seite der Anschlüsse 11 und 12 ist

jeweils eine erste 14 bzw. eine zweite Lotschicht 15 angeordnet. Diese Lotschichten enthalten beispielsweise AuGe und sind mit den jeweiligen Anschlüssen vorzugsweise elektrisch leitend verbunden. Über derartige Lotschichten wird die Verbindung, z.B. über Lötens, der Anschlüsse 11 und 12 mit externen Anschlüssen, beispielsweise den Leiterbahnen einer Leiterplatte oder ähnlichen externen Leitervorrichtungen, erleichtert.

Weiterhin ist im Unterschied zu dem Ausführungsbeispiel nach Figur 1 das in Figur 2 dargestellte optoelektronische Bauelement mit einer Verkapselung 16 versehen. Diese Verkapselung umfaßt ein Fenster 17, das der Umhüllung 4, die den Halbleiterfunktionsbereich zumindest teilweise umhüllt bzw. in die der Halbleiterfunktionsbereich eingebettet ist, von der ersten Hauptfläche des Halbleiterfunktionsbereichs aus gesehen nachgeordnet ist. Weiterhin umfaßt die Verkapselung 16 ein Verkapselungselement 18, das der Umhüllung 4 in Richtung des Trägers nachgeordnet bzw. auf der der ersten Hauptfläche gegenüberliegenden Seite des Halbleiterfunktionsbereichs angeordnet ist. Das Verkapselungselement 18 umgreift den Träger 3 vorzugsweise von seiner dem Halbleiterfunktionsbereich 2 abgewandten Seite her beispielsweise zangenartig. Insbesondere kann das Verkapselungselement 18 im Bereich der zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs 2 an die Umhüllung 4 angrenzen. Die Verkapselung 16, die die Umhüllung 4 und das Verkapselungselement 18 und gegebenenfalls das Fenster 17 umfassen kann, kann mit Vorteil im Waferverbund ausgebildet werden.

Die gestrichelten Linien in Figur 2 im Bereich der Umhüllung 4 und des Verkapselungselements 18 geben die Grenzbereiche zwischen den verschiedenen Teilen der Verkapselung an. Mit Vorteil können die Umhüllung 4 und das Verkapselungselement 18 bereits eine im wesentlichen hermetisch gegenüber äußeren Einflüssen dichte Verkapselung ausbilden. Das Material des

Verkapselungselements kann mit Vorteil beliebig im Rahmen der Fertigungsmöglichkeiten gewählt werden und kann insbesondere im wesentlichen strahlungsundurchlässig ausgebildet sein, da im Bereich des Verkapselungselements 18 nur in geringem Maße eine vom Halbleiterfunktionsbereich zu empfangende oder im Halbleiterfunktionsbereich zu erzeugende Strahlung auf die Verkapselung trifft. Das Fenster 17 und die Umhüllung 4 sind bevorzugt strahlungsdurchlässig bezüglich dieser Strahlung ausgebildet, um die Effizienz des Bauelements mit Vorteil zu erhöhen.

Das Fenster 17 kann beispielsweise ein Glas, einen Teil einer Glasplatte oder im wesentlichen das gleiche Material wie die Umhüllung enthalten. Im letzteren Falle können die Umhüllung 4 und das Fenster 17 mit Vorteil in einem Verfahrensschritt ausgebildet werden. Insbesondere können Umhüllung und Fenster einstückig in einer gemeinsamen Struktur ausgebildet sein. In diesem Fall entspricht die gestrichelte Linie zwischen dem Fenster und der Umhüllung einer gedachten Linie. Sind das Fenster und die Umhüllung jedoch zweistückig realisiert, so kennzeichnet die gestrichelte Linie den Grenzbereich zwischen diesen Elementen.

Im Fenster 17 ist in diesem Ausführungsbeispiel ein optisches Element 19 ausgebildet. Dieses optische Element kann mit Vorteil bereits im Waferverbund vorgesehen werden. Hierzu wird das Fenstermaterial auf geeignete Weise strukturiert. Bei einer einstückigen Ausbildung der Umhüllung und des Fensters kann die Umhüllung insbesondere der Ausbildung des optischen Elements entsprechend geformt sein. Die Strukturierung des Fensters kann beispielsweise durch Ätzprozesse oder Einstempeln der Struktur des optischen Elements in das gegebenenfalls nach dem Aufbringen noch plastisch formbare Fenstermaterial erreicht werden. In diesem Ausführungsbeispiel ist das optische Element nach Art einer Linse gewölbt ausgebildet und erhöht mit Vorteil die Effizienz des optoelektronischen Bauelements. Weiterhin kann

ein Streuelement zur homogenen Strahlungsverteilung vorgesehen sein, das z.B. mittels einer Streustruktur, etwa aus dem Fenster strukturiert, oder Streupartikeln, etwa in dem Fenster und/oder der Umhüllung angeordnet, realisiert sein kann. Das optische Element kann gegebenenfalls auch als Fresnellinse ausgeführt sein.

Bei der Verbindung der Lotschichten 14 und 15 mit externen Leitern wird im Lötvorgang das Lot gewöhnlich hohen Temperaturen ausgesetzt, so dass es zumindest teilweise aufweicht. Mit Vorteil verbindet sich das Lot während des Lötvorgangs in den Grenzbereichen zum Verkapselungselement mit dem Material des Verkapselungselements derart, dass die Verkapselung des optoelektronischen Bauelements weitergehend abgedichtet wird.

Die Teile der Verkapselung, insbesondere das Verkapselungselement 18 und die Umhüllung 4, sind vorzugsweise so beschaffen, dass sie gegenüber den beim Löten auftretenden Temperaturen zumindest in einem Zeitraum, der dem des Lötprozesses entspricht, im wesentlichen beständig, vorzugsweise formbeständig, sind.

Das Fenster 17 kann gemeinsam mit der Umhüllung 4 ausgebildet werden oder beispielsweise auf der Umhüllung aufgeklebt werden. Vorzugsweise hat die Umhüllung im letzteren Falle bereits eine haftvermittelnde Wirkung, so dass auf eine zusätzliche Klebeschicht zwischen dem Fenster und der Umhüllung verzichtet werden kann. Dies kann wegen der geringeren Anzahl von Grenzflächen Vorteile für die Strahlungsauskopplung oder -einkopplung aus bzw. in den Halbleiterfunktionsbereich haben.

Wird das Fenster 17 über eine Klebeverbindung auf der Umhüllung 4 angeordnet, so enthält die Umhüllung bevorzugt Silikon oder BCB, die eine haftvermittelnde Wirkung bezüglich der Umhüllung und des Fenstermaterials aufweisen können. Dies

gilt insbesondere für Fenster, die ein Glas enthalten oder aus einer Glasplatte gefertigt sind.

Ein Leuchtstoff, insbesondere zur Erzeugung mischfarbigen Lichts, ist vorzugsweise in der Umhüllung 4 möglichst nahe an der aktiven Zone angeordnet. Insbesondere kann das Umhüllungsmaterial als Trägermatrix für Leuchtstoffpartikel dienen, die in der Folge gemeinsam mit dem Material der Umhüllung auf den Halbleiterfunktionsbereich aufgebracht werden können. Die Gefahr einer Degradation der Umhüllung bzw. des Fensters aufgrund energiereicher kurzwelliger Strahlung wird durch Wellenlängenkonversion nahe am Halbleiterfunktionsbereich verringert.

Abweichend von der Darstellung in den Figuren 1 und 2 kann auf der dem Träger zugewandten Seite des Halbleiterfunktionsbereichs eine Spiegelschicht, beispielsweise ein, insbesondere im Halbleiterfunktionsbereich monolithisch integrierter, Bragg-Spiegel oder eine metallhaltige, insbesondere metallische, Spiegelschicht, beispielsweise Au, Pt, Al oder eine Legierung mit mindestens einem dieser Metalle, wie etwa AuGe, enthaltend, angeordnet sein. Der Träger 3 ist im Falle einer metallischen Spiegelschicht bevorzugt verschieden vom Aufwachssubstrat der Halbleiterschichtenfolge, aus der der Halbleiterfunktionsbereich vorzugsweise im Waferverbund ausgebildet wird. Das Aufwachssubstrat wird nach dem Aufbringen der Spiegelschicht auf die dem Aufwachssubstrat abgewandte Seite des Halbleiterfunktionsbereichs bzw. der Halbleiterschichtenfolge abgelöst. Vor dem Ablösen des Aufwachssubstrats wird der Halbleiterfunktionsbereich bzw. die Halbleiterschichtenfolge, insbesondere seitens der Spiegelschicht, auf einer Trägerschicht befestigt oder angeordnet, aus der der Träger 3 des Dünnschicht-Bauelements beim Vereinzeln hervorgeht. Der Träger 3 ist hierbei insbesondere vom Aufwachssubstrat verschieden.

Eine dementsprechende Variante des Ausführungsbeispiels gemäß Figur 1 ist in Figur 7 anhand einer Schnittansicht schematisch dargestellt. Zwischen dem vom Aufwachssubstrat verschiedenen Träger 3 und dem Halbleiterfunktionsbereich 2 ist die metallhaltige Spiegelschicht 22, etwa Au oder Ag enthaltend, angeordnet. Zwischen der Spiegelschicht und dem Träger 3 ist vorzugsweise eine Verbindungsschicht 25, etwa eine Lotschicht, angeordnet, über die der Halbleiterfunktionsbereich mechanisch stabil auf dem Träger befestigt ist. Der als Aussparung 9 ausgebildete Durchbruch durchdringt insbesondere den Halbleiterfunktionsbereich 2, die Spiegelschicht 22 und die Verbindungsschicht 25.

Abweichend von der Darstellung in Figur 2 kann weiterhin auf den Träger 3 verzichtet werden. Insbesondere wenn die Umhüllung und/oder die Fensterschicht den Halbleiterfunktionsbereich 2, vorzugsweise vollständig, mechanisch stabilisieren, kann der Träger abgedünnt oder, insbesondere vollständig, entfernt werden, ohne die Gefahr einer Schädigung des Halbleiterfunktionsbereichs wesentlich zu erhöhen. Hierdurch wird die Ausbildung dünner optoelektronischer Bauelemente erleichtert. Wird auf den Träger des Halbleiterfunktionsbereichs verzichtet, so kann das Verkapselungselement 18 seitens der zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs im wesentlichen eben verlaufen bzw. das Verkapselungselement kann als ebene Schicht ausgeführt sein.

Eine dementsprechende Variante des Ausführungsbeispiels gemäß Figur 2 ist in Figur 8 anhand einer Schnittansicht schematisch dargestellt. Im Unterschied zu dem in Figur 2 gezeigten Ausführungsbeispiel ist das Bauelement 1 in dem Ausführungsbeispiel gemäß Figur 8 frei von einem Träger des Halbleiterfunktionsbereichs 2. Der Halbleiterfunktionsbereich kann hierbei als monolithisch integrierte, etwa epitaxierbare, Halbleiterschichtstruktur ausgebildet sein. Insbesondere können sämtliche Halbleiterkomponenten des

Bauelements monolithisch integriert sein. Das Verkapselungselement 18 grenzt direkt an die zweite Hauptfläche des Halbleiterfunktionsbereichs 2 an. Weiterhin grenzt das Verkapselungselement 18 an die Umhüllung 4 an.

Optoelektronische Bauelemente, wie in Figur 2 oder den Varianten gemäß den Figuren 7 und 8 gezeigt, können einschließlich der Verkapselung komplett im Waferverbund hergestellt werden.

In Figur 3 ist ein weiteres Ausführungsbeispiel eines erfindungsgemäßen optoelektronischen Bauelements anhand einer schematischen Schnittansicht dargestellt.

Das optoelektronische Bauelement 1 ist in diesem Ausführungsbeispiel als sogenanntes Dünnschicht-Bauelement ausgeführt. Dünnschicht-Bauelement bedeutet hierbei, wie bereits weiter oben erwähnt, dass während des Herstellungsprozesses das Aufwachssubstrat einer Halbleiterschichtenfolge, aus der der Halbleiterfunktionsbereich 2 ausgebildet wird, entfernt wird. Das Aufwachssubstrat kann beispielsweise über ein Laserablations- oder trennverfahren, Ätzen oder mechanische Methoden entfernt werden. Vor oder nach dem Entfernen des Aufwachssubstrats wird die Halbleiterschichtenfolge oder der Halbleiterfunktionsbereich bevorzugt mit einer, besonders bevorzugt metallhaltigen, Spiegelschicht versehen. Die Spiegelschicht kann die Effizienz des optoelektronischen Bauelements verbessern. Beispielsweise kann die Spiegelschicht die Absorption von im Halbleiterfunktionsbereich erzeugter Strahlung in einer auf der dem Halbleiterfunktionsbereich gegenüberliegenden Seite der Spiegelschicht angeordneten Struktur, wie beispielsweise einer Leiterplatte, verringern.

In Figur 3 ist ein Dünnschicht-Bauelement dargestellt, das in Gänze im Waferverbund herstellbar ist.

Das optoelektronische Bauelement 1 umfasst einen Halbleiterfunktionsbereich 2 mit einer aktiven Zone 400 und einer lateralen Hauptstreckungsrichtung, wobei der Halbleiterfunktionsbereich eine laterale, die aktive Zone begrenzende Seitenfläche 26 aufweist und der Seitenfläche in lateraler Richtung nachgeordnet ein Verbindungsleitermaterial 8 angeordnet ist, das von der aktiven Zone 400 zumindest in einem Teilbereich der Seitenfläche 26 elektrisch isoliert ist. Insbesondere kann die Seitenfläche 26 eben, das heißt frei von einer Vertiefung in lateraler Richtung, ausgeführt sein.

Das Verbindungsleitermaterial 8 ist in lateraler Richtung vom Halbleiterfunktionsbereich im Bereich der Seitenfläche mittels des Isolationsmaterials 10, das vorzugsweise direkt an die Seitenfläche 26 angrenzt, von der aktiven Zone 400 isoliert. Das Verbindungsleitermaterial ist hierzu insbesondere mittels des Isolationsmaterials in lateraler Richtung von der Seitenfläche beabstandet. Insgesamt wird so die Gefahr eines Kurzschlusses der aktiven Zone durch das Verbindungsleitermaterial zumindest stark verringert.

Die Seitenfläche 26 begrenzt mit Vorzug den Halbleiterfunktionsbereich über seine gesamte vertikale Ausdehnung. Der Halbleiterfunktionsbereich 2 bzw. die aktive Zone 400 kann weiterhin allseitig durch derartig ausgebildete Seitenflächen begrenzt sein. Insbesondere kann der Halbleiterfunktionsbereich 2 bzw. die aktive Zone 400 durch eine Mehrzahl von Seitenflächen in lateraler Richtung begrenzt sein.

Dem Halbleiterfunktionsbereich 2, der beispielsweise auf GaN oder GaP basiert, ist seitens seiner ersten Hauptfläche 6 eine Stromaufweitungsschicht 5 nachgeordnet. Die Stromaufweitungsschicht 5 kann beispielsweise ein TCO-Material, wie ZnO, oder ein geeignetes III-V-Halbleitermaterial umfassen. Da III-V-Halbleitermaterialien,

insbesondere solche, die epitaktisch gemeinsam mit dem Halbleiterfunktionsbereich hergestellt werden können, in der Regel eine relativ geringe Leitfähigkeit in lateraler Richtung aufweisen, sind TCO-Materialien jedoch bevorzugt.

Der Halbleiterfunktionsbereich 2 ist seitens seiner ersten Hauptfläche 6 über die Stromaufweitungsschicht 5 elektrisch leitend mit dem Verbindungsleitermaterial 8 verbunden. Das Verbindungsleitermaterial erstreckt sich dabei in vertikaler Richtung von der ersten Hauptfläche bis zur zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs.

Seitens der zweiten Hauptfläche des Halbleiterfunktionsbereichs ist diesem eine Spiegelschicht 22 nachgeordnet. Die Spiegelschicht enthält vorzugsweise ein Metall, beispielsweise Ti, Au, Pt, Ag, Al oder eine Legierung mit mindestens einem dieser Metalle, etwa AuGe. Die Spiegelschicht 22 ist bevorzugt bezüglich einer vom optoelektronischen Bauelement zu erzeugenden oder zu empfangenen Strahlung reflektierend ausgebildet und erhöht mit Vorteil die Effizienz des Bauelements. Die Spiegelschicht kann, insbesondere direkt, auf dem Halbleiterfunktionsbereich angeordnet sein.

Ist das optoelektronische Bauelement beispielsweise als Sender ausgebildet, so wird im Betrieb des Bauelements in der aktiven Zone des Halbleiterfunktionsbereichs Strahlung erzeugt. Strahlung, die von der aktiven Zone in Richtung des Spiegels emittiert wird, wird von der Spiegelschicht in Richtung der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs 2 reflektiert und kann das Bauelement über die Stromaufweitungsschicht 5, die Umhüllung 4 und gegebenenfalls über ein der Umhüllung nachgeordnetes Fenster 17 verlassen. Mit Vorteil wird durch die Spiegelschicht 22 der in Richtung der zweiten Hauptfläche aus dem Bauelement austretende Strahlungsanteil erheblich reduziert, so dass die Absorption in Strukturen, die der

Spiegelschicht vom Halbleiterfunktionsbereich aus gesehen, wie etwa eine Leiterplatte, nachgeordnet sein können, zumindest stark reduziert wird.

Die Spiegelschicht 22 ist auf ihrer dem Halbleiterfunktionsbereich abgewandten Seite elektrisch leitend mit einer Lotschicht 15 verbunden. Das Verbindungsleitermaterial 8 ist seitens der zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs 2 mit einer weiteren Lotschicht 14 leitend verbunden. In dem Zwischenraum zwischen der weiteren Lotschicht 14 und der Lotschicht 15 ist ein weiteres Isolationsmaterial 10b, beispielsweise SiN enthaltend, angeordnet, das die Gefahr eines Kurzschlusses der mittels der Lotschichten gebildeten elektrischen Anschlüsse des optoelektronischen Bauelements reduziert. Der Halbleiterfunktionsbereich ist über das Verbindungsleitermaterial und die Spiegelschicht und die Anschlüsse bzw. Lotschichten extern elektrisch kontaktierbar.

Das dargestellte optoelektronische Bauelement weist eine im wesentlichen hermetische Verkapselung des Halbleiterfunktionsbereichs auf. Der Halbleiterfunktionsbereich ist hierbei allseitig von Schutzmaterialien, wie dem Isolationsmaterial, das vorzugsweise auch als Passivierungsschicht oder Schutzschicht dient, in Form der Schichten 10, 10a, 10b umgeben. Nur im Bereich der elektrischen Kontakte ist diese schützende Struktur unterbrochen. Beim Lötten der Anschlüsse verbinden sich die Lotschichten vorzugsweise mit dem Isolationsmaterial und erhöhen so mit Vorteil weitergehend den Schutz des Halbleiterfunktionsbereichs. Das Isolationsmaterial kann hierzu z.B. mit den Lotschichten verschmelzen.

Weiterhin ist der Halbleiterfunktionsbereich zumindest teilweise von der Umhüllung 4 umgeben bzw. in die Umhüllung eingebettet, die den Schutz des Halbleiterfunktionsbereichs weitergehend erhöht. Insbesondere gilt dies für die Seite des

optoelektronischen Bauelements, die nach der Montage auf einer Leiterplatte vom Halbleiterfunktionsbereich aus gesehen der Leiterplatte gegenüberliegt und somit in erhöhtem Maße schädlichen äußeren Einflüssen ausgesetzt sein kann.

Die Umhüllung 4 ist strahlungsdurchlässig für eine vom Halbleiterfunktionsbereich zu erzeugende oder zu empfangende Strahlung und kann beispielsweise ein Silikon oder ein BCB enthalten, wobei sich ein Silikon durch eine besonders vorteilhafte Beständigkeit gegenüber kurzwelliger, insbesondere ultravioletter, Strahlung auszeichnet oder ein von den genannten Materialien verschiedenes, etwa mittels Aufdampfen oder Spincoating aufgebrachtes Umhüllungsmaterial umfassen. Das der Umhüllung nachgeordnete Fenster 17 kann beispielsweise Teil einer Glasplatte sein, die auf dem Umhüllungsmaterial mittels einer Klebeverbindung, beispielsweise ebenfalls über ein Silikon oder Siloxan, verbunden ist. Die Umhüllung 4 und das Fenster 17 können aber auch aus dem im wesentlichen gleichen Material gefertigt und insbesondere einstückig ausgebildet sein, was durch die gestrichelte Linie angedeutet ist (vgl. die entsprechenden Ausführungen zum Ausführungsbeispiel nach Figur 2).

Die zwischen der Lotschicht 14 und dem Verbindungsleitermaterial 8 angeordnete Schicht 22a enthält beispielsweise das gleiche Material wie die Spiegelschicht, was bei der Fertigung des Bauelements im Waferverbund Vorteile haben kann. Für das Aufbringen der Lotschichten und der Spiegelschicht kann so insbesondere die gleiche Maskenstruktur verwendet werden. Mit besonderem Vorteil können die Spiegelschicht und die Lotschichten das gleiche Material, beispielsweise AuGe, enthalten.

Abweichend von der Darstellung in Figur 3 kann das optoelektronische Bauelement auch ein zusätzliches Verkapselungselement umfassen, das seitens der zweiten Hauptfläche, etwa entsprechend dem in Figur 2 dargestellten

Verkapselungselement 18, vorgesehen ist. Mit Vorteil kann ein derartiges Verkapselungselement den Schutz des Halbleiterfunktionsbereichs gegenüber schädlichen äußeren Einflüssen weitergehend erhöhen.

Die in Figur 3 dargestellte Abstufung zwischen der Stromaufweitungsschicht 5 und dem Halbleiterfunktionsbereich 2 kann ebenso wie die randseitige Abschrägung des Halbleiterfunktionsbereichs die Aufbringung des Isolationsmaterials 10 erleichtern. Die Gefahr von Brüchen im Isolationsmaterial, die an steilen Kanten entstehen können, und somit die Gefahr eines Kurzschlusses kann durch entsprechend ausgebildete Abstufungen oder Abschrägungen, etwa der mit dem Isolationsmaterial 10 oder weiteren Materialien, etwa dem Verbindungsleitermaterial 8 zu beschichtenden Strukturen, vorteilhaft verringert werden.

Das Fenster 17 und/oder die Umhüllung 4 haben vorzugsweise eine derart stabilisierende Wirkung bezüglich des Halbleiterfunktionsbereichs, dass bei der Herstellung des Bauelements eine im Waferverbund seitens der zweiten Hauptfläche angeordnete Trägerschicht - beispielsweise das Aufwachssubstrat der Halbleiterschichtenfolge - vollständig entfernt und nachfolgend die Spiegelschicht 22 auf die zweite Hauptfläche 13 aufgebracht werden kann.

In Figur 4 ist ein Ausführungsbeispiel eines erfindungsgemäßen Verfahrens zur Herstellung optoelektronischer Bauelemente anhand verschiedener Ansichten und Zwischenschritte schematisch dargestellt. Gezeigt ist die Herstellung eines Bauelements ähnlich dem in Figur 2 gezeigten Bauelement.

Zunächst wird eine Halbleiterschichtenfolge 200, die eine laterale Haupterstreckungsrichtung und eine zur Strahlungserzeugung und/oder zum Strahlungsempfang vorgesehene aktive Zone 400 umfasst, auf einer Trägerschicht

300, wie in Figur 4a dargestellt, bereitgestellt. Die Trägerschicht 300 ist beispielsweise durch das Aufwachssubstrat gegeben, auf dem die Halbleiterschichtenfolge 200 epitaktisch gewachsen wurde. Beispielsweise basiert die Halbleiterschichtenfolge auf mindestens einem III-V-Halbleitermaterialsystem. Das Aufwachssubstrat kann beispielsweise GaAs im Fall von GaP- oder GaAs-basierenden Halbleiterschichtenfolgen, SiC oder Saphir im Fall von GaN basierenden Halbleiterschichtenfolgen enthalten.

Nachfolgend wird der so bereitgestellte Waferverbund bzw. die Halbleiterschichtenfolge des Waferverbunds derart strukturiert, dass eine Mehrzahl von Halbleiterfunktionsbereichen 2 entsteht, die auf der gemeinsamen Trägerschicht 300 durch Zwischenräume 20 voneinander beabstandet angeordnet sind (Figur 4b). Die Zwischenräume 20 bilden beispielsweise in Aufsicht auf die Trägerschicht ein im wesentlichen kreuzgitterförmiges Muster aus.

Die Strukturierung der Halbleiterschichtenfolge 200 in Halbleiterfunktionsbereiche 2 erfolgt beispielsweise mittels photolithographischer Strukturierungsmethoden in Kombination mit Ätzverfahren, Laserstrukturierung oder anderen bekannten Strukturierungsmethoden, wie Sägen.

Beispielsweise wird zunächst eine Photolackschicht auf die der Trägerschicht abgewandte Seite der Halbleiterschichtenfolge aufgebracht, die nachfolgend mittels einer der vorgesehenen Anordnung der Halbleiterfunktionsbereiche entsprechenden Maskenstruktur belichtet und entwickelt wird. In den Bereichen, in denen die Photolackschicht von der Halbleiterschichtenfolge mittels Entwickeln entfernt wurde, kann die Halbleiterschichtenfolge über nass- oder trockenchemisches Ätzen von der der Trägerschicht gegenüberliegenden Seite her strukturiert

werden. Nach der Strukturierung der Halbleiterschichtenfolge in eine Mehrzahl von Halbleiterfunktionsbereichen kann das Photolackmaterial entfernt werden.

In Figur 4b sind die Halbleiterfunktionsbereiche 2, die durch Zwischenräume 20 voneinander beabstandet und auf der Trägerschicht 300 angeordnet sind, in einer Schnittansicht schematisch dargestellt. Die Zwischenräume 20 können sich auch abweichend von der Darstellung in Figur 4b bis in die Trägerschicht 300 hinein erstrecken.

Nachfolgend wird auf die Halbleiterfunktionsbereiche eine Stromaufweitungsschicht 5, beispielsweise ZnO, SnO₂ oder SnO enthaltend, aufgebracht (Figur 4c). ZnO kann zur Erhöhung der Leitfähigkeit mit Al, SnO₂ oder SnO mit Sb dotiert sein. Die Stromaufweitungsschicht 5 kann mittels einer Maskenstruktur, etwa einer entsprechenden nach der Aufbringung der Stromaufweitungsschicht wieder zu entfernenden Photolackmaske, strukturiert auf die Halbleiterfunktionsbereiche aufgebracht.

Alternativ kann die Stromaufweitungsschicht 5 auf die der Trägerschicht 300 abgewandten Seite der Halbleiterschichtenfolge 200 vor der Strukturierung der Halbleiterschichtenfolge in Halbleiterfunktionsbereiche, vorzugsweise vollflächig, aufgebracht werden. Mit Vorteil kann eine in diesem Falle erforderliche Strukturierung der Halbleiterschichtenfolge und der Stromaufweitungsschicht in einem Verfahrensschritt, insbesondere unter Verwendung einer gemeinsamen Maske, erfolgen.

Die Stromaufweitungsschicht wird bevorzugt mittels Aufdampfen, insbesondere Sputtern, auf die Halbleiterfunktionsbereiche bzw. die Halbleiterschichtenfolge aufgebracht.

Die Halbleiterfunktionsbereiche 2 sind mit Vorzug annähernd vollflächig mit der Stromaufweitungsschicht bedeckt. Am Rand der Halbleiterfunktionsbereiche können abweichend von der Darstellung in Figur 4 Abstufungen zwischen den Halbleiterfunktionsbereichen und der Stromaufweitungsschicht ausgebildet sein, wodurch die Gefahr einer Schädigung, etwa aufgrund einer Rissbildung, für im weiteren Verlauf der Herstellung im Randbereich des Halbleiterfunktionsbereichs anzuordnende Elemente verringert wird. Weiterhin können die Halbleiterfunktionsbereiche oder die Stromaufweitungsschicht zu diesem Zwecke eine, insbesondere randseitige, Abschrägung aufweisen.

Nach dem Aufbringen der Stromaufweitungsschicht wird die Struktur mit Halbleiterfunktionsbereichen und Stromaufweitungsschicht derart strukturiert, dass ein als Aussparung 9 ausgebildeter Durchbruch durch die aktive Zone entsteht. Die Aussparung 9 reicht durch die Stromaufweitungsschicht 5 und den Halbleiterfunktionsbereich 2 bis zu der Trägerschicht.

Gegebenenfalls kann die Stromaufweitungsschicht schon vorstrukturiert auf den Halbleiterfunktionsbereich bzw. die Halbleiterschichtenfolge aufgebracht werden oder nach dem Aufbringen entsprechend vorstrukturiert werden. Insbesondere kann eine Aussparung in der Stromaufweitungsschicht eine größere laterale Abmessung als eine nachfolgend durch den Bereich der ausgesparten Stromaufweitungsschicht erzeugte Aussparung im Halbleiterfunktionsbereich aufweisen.

Die Aussparung 9 im Halbleiterfunktionsbereich 2 und/oder in der Stromaufweitungsschicht 5 kann beispielsweise mittels eines Maskierungs- und einem nachfolgenden Ätzprozess oder einer anderen geeigneten Strukturierungsmethode ausgebildet werden.

Vor oder nach der Strukturierung der Aussparung 9 wird auf die dem Halbleiterfunktionsbereich 2 abgewandte Seite der Stromaufweitungsschicht 5 eine erste Kontaktschicht 7, beispielsweise ein Metall wie Ti, Pt oder Au enthaltend, aufgebracht. Das Aufbringen kann z.B. durch Sputtern oder Aufdampfen, insbesondere unter Verwendung einer entsprechend ausgebildeten Maske, erfolgen. Die erste Kontaktschicht ist bevorzugt entsprechend der Aussparung 9 strukturiert aufgebracht oder wird nach ihrer Aufbringung dementsprechend strukturiert. Bevorzugt wird im letzteren Falle die Strukturierung der Kontaktschicht in einem Schritt mit dem Ausbilden der Aussparung 9, insbesondere unter Verwendung einer gemeinsamen Maske, ausgeführt.

Um die Kontaktfläche zwischen der Stromaufweitungsschicht 5 und der ersten Kontaktschicht 7 zu vergrößern, ist im Bereich der Aussparung mit Vorzug eine Abstufung zwischen der Stromaufweitungsschicht und dem Halbleiterfunktionsbereich ausgebildet. Die erste Kontaktschicht kann sich dann anders als in Figur 4c dargestellt an der Stufe der Stromaufweitungsschicht entlang von der dem Halbleiterfunktionsbereich abgewandten Seite der Stromaufweitungsschicht in vertikaler Richtung zum Halbleiterfunktionsbereich erstrecken. Insbesondere kann die Wand der Aussparung in der Stromaufweitungsschicht mit dem Material der ersten Kontaktschicht ausgekleidet sein. Auf diese Weise kann die Kontaktfläche zwischen der Stromaufweitungsschicht und der Kontaktschicht weitergehend vergrößert werden, ohne den von der Kontaktschicht abgeschatteten Bereich der aktiven Zone maßgeblich zu erhöhen. Absorptionsverluste durch Absorption von Strahlung in der ersten Kontaktschicht können so gegenüber einer Kontaktschicht gleicher Fläche, die vollständig auf der dem Halbleiterfunktionsbereich abgewandten Seite der Stromaufweitungsschicht angeordnet ist, verringert werden.

Die resultierende Struktur mit der Trägerschicht 300, den auf der Trägerschicht angeordneten Halbleiterfunktionsbereichen 2, den auf den Halbleiterfunktionsbereichen angeordneten Stromaufweitungsschichten 5 und den ersten Kontaktschichten 7, die die Aussparung beispielsweise ringartig umlaufen, ist in Figur 4c anhand einer Schnittansicht schematisch dargestellt.

Nachfolgend wird die Aussparung 9 im Halbleiterfunktionsbereich, die den Durchbruch durch die aktive Zone 400 bildet, in vertikaler Richtung weiter in die Trägerschicht vertieft, was beispielsweise wieder über Maskierungs- und Ätzprozesse erreicht werden kann. Die hieraus resultierende Struktur ist in Figur 4d schematisch dargestellt. Bevorzugt wird die Aussparung jedoch gleichzeitig mit der Ausbildung der Aussparung im Halbleiterfunktionsbereich und der Stromaufweitungsschicht in die Trägerschicht hineinstrukturiert, so dass sich die in Figur 4c gezeigte Aussparung 9 bereits bis in die Trägerschicht hinein erstrecken kann.

In Figur 4e ist eine Aufsicht auf die Struktur aus Figur 4d, gezeigt. Die mit der Stromaufweitungsschicht 5 bedeckten Halbleiterfunktionsbereiche 3 sind hierbei im wesentlichen quadratisch ausgebildet und durch ein zusammenhängendes Netz von Zwischenräumen 20 voneinander getrennt. Die Aussparungen 9 in dem Halbleiterfunktionsbereich sind in diesem Ausführungsbeispiel im wesentlichen kreisförmig und im Bereich der Ecken der jeweiligen Halbleiterfunktionsbereiche angeordnet.

Um die Aussparungen 9 herum ist die erste Kontaktschicht 7 angeordnet, die die Aussparung mit Vorzug umläuft. Die Anordnung der Aussparungen in den Eckbereichen der Halbleiterfunktionsbereiche erhöht mit Vorteil die Effizienz eines späteren optoelektronischen Bauelements, da die zentrale Fläche der aktiven Zone in der Mitte des

Halbleiterfunktionsbereichs, welche in der Regel eine besonders hohe Quanteneffizienz hinsichtlich Strahlungserzeugung oder Strahlungsempfang aufweist, mit Vorteil im wesentlichen frei von der Kontaktschicht 7 ist und somit nicht von dieser überdeckt wird. Absorption durch eine metallische Kontaktschicht in diesem zentralen Bereich hoher Effizienz wird somit weitgehend vermieden.

Die laterale Abmessung, etwa der Durchmesser oder eine Kantenlänge, der Aussparung 9 kann von beispielsweise 100 nm bis ungefähr 100 μm reichen. Auch können in einem Halbleiterfunktionsbereich mehrere Aussparungen vorgesehen sein. Die laterale Abmessung kann je nach Ausbildung und Größe des späteren optoelektronischen Bauelements bzw. des Halbleiterfunktionsbereichs im Rahmen des Herstellungsverfahrens an die jeweiligen Erfordernisse angepasst werden.

Auf die in Figur 4d dargestellte Struktur wird nachfolgend ein Isolationsmaterial 10, beispielsweise ein Siliziumnitrid, wie SiN, enthaltend, aufgebracht. Das Isolationsmaterial kann beispielsweise vollflächig auf die in Figur 4d gezeigte Struktur aufgebracht werden. Zum Aufbringen des Isolationsmaterials eignet sich beispielsweise ein Aufdampfverfahren, etwa Sputtern oder PECVD.

Das Isolationsmaterial kleidet die Wand der Aussparung zumindest in dem Bereich, in dem die Wand der Aussparung durch den Halbleiterfunktionsbereich gebildet ist, aus. Die Aufbringung des Isolationsmaterials auf die Wand der Aussparung kann durch eine entsprechend angeschrägte Wand oder angeschrägte Wände der Aussparung erleichtert werden.

Nachfolgend wird das Isolationsmaterial, beispielsweise mittels eines photolithographischen Verfahrens in Verbindung mit einem Ätzverfahren, derart strukturiert, dass die erste Kontaktschicht 7 zumindest in einem Teilbereich frei von

Isolationsmaterial 10 ist. Gegebenenfalls kann die Strukturierung auch durch Rückspütern erfolgen. Das Isolationsmaterial kann weiterhin auch mittels einer geeigneten Maske schon entsprechend strukturiert auf die in den Figuren 4d oder 4e gezeigte Struktur aufgebracht werden.

Die daraus resultierende Struktur ist in Figur 4f anhand einer Schnittansicht schematisch dargestellt. Dadurch, dass das Isolationsmaterial die erste Kontaktschicht auf ihrer der Trägerschicht abgewandten Seite noch teilweise bedeckt, wird die Gefahr reduziert, dass bei der Strukturierung des Isolationsmaterials oder dessen strukturiertes Aufbringen die aktive Zone im Halbleiterfunktionsbereich 2 frei von dem Isolationsmaterial ist. Insgesamt wird somit die Gefahr eines Kurzschlusses der aktiven Zone über ein nachfolgend in die Aussparung 9 einzubringendes Verbindungsleitermaterial 8 reduziert.

Das Verbindungsleitermaterial 8 enthält beispielsweise ein Metall, insbesondere Sn, und wird vorzugsweise so in die Aussparung 9 eingebracht, dass diese im wesentlichen vollständig mit dem Verbindungsleitermaterial ausgefüllt ist. Zinn-haltige Materialien, insbesondere Sn, sind als Verbindungsleitermaterial besonders geeignet, da sie sich, insbesondere bei vergleichsweise geringen lateralen Abmessungen der Aussparung, etwa aufgrund kapillarer Kräfte, selbst in die Aussparung "hineinziehen" und/oder diese vollständig ausfüllen können.

Das Verbindungsleitermaterial kann durch galvanisches Auffüllen, Auffüllen aus der Dampfphase oder Einlegieren eines Lots in die Aussparung eingebracht werden. Ferner kann durch geeignete Formgebung des Randes, etwa eine mittels naß- oder trockenchemischem Ätzen erzeugte Abformung, insbesondere Abrundung, der Kante der Aussparung ein Hineinziehen eines flüssigen Verbindungsleitermaterials, insbesondere Sn, in die Aussparung erleichtert werden.

Bevorzugt ist das Verbindungsleitermaterial in vertikaler Richtung derart angeordnet, dass es sich von der Seite des Halbleiterfunktionsbereichs mit der ersten Kontaktschicht durch den Bereich der aktiven Zone des Halbleiterfunktionsbereichs hindurch erstreckt. Besonders bevorzugt ist das Verbindungsleitermaterial jedoch in der Aussparung bis in die Trägerschicht hinein angeordnet. Beispielsweise füllt das Verbindungsleitermaterial die Aussparung aus. In dem Bereich der ersten Kontaktschicht, der frei vom Isolationsmaterial 10 ist, ist das Verbindungsleitermaterial elektrisch leitend mit der ersten Kontaktschicht verbunden.

Die hieraus resultierende Struktur ist in Figur 4g anhand einer Schnittansicht schematisch dargestellt. Der Halbleiterfunktionsbereich 2 ist mit dem Verbindungsleitermaterial 8 über die erste Kontaktschicht 7 seitens der ersten Hauptfläche 6 elektrisch leitend verbunden. Das Isolationsmaterial 10 umformt den Halbleiterfunktionsbereich 2 bzw. die Stromaufweitungsschicht 5 in Teilbereichen schichtartig und bildet weiterhin eine vorteilhafte Schutz- bzw. Passivierungsschicht für den Halbleiterfunktionsbereich insbesondere in vertikaler Richtung im Randbereich des Halbleiterfunktionsbereichs. Weiterhin ist das Isolationsmaterial bezüglich der aktiven Zone und des Verbindungsleitermaterials elektrisch isolierend ausgebildet und vermeidet vorteilhaft einen Kurzschluß der aktiven Zone über das Verbindungsleitermaterial im späteren Betrieb des Bauelements.

In einem nachfolgenden Verfahrensschritt wird von der der Trägerschicht gegenüberliegenden Seite der Halbleiterfunktionsbereiche eine Umhüllung 4, vorzugsweise vollflächig, aufgebracht, die die Halbleiterfunktionsbereiche zumindest teilweise umhüllt und insbesondere in den Zwischenräumen 20 zwischen zwei Halbleiterfunktionsbereichen

angeordnet sein kann (Figur 4h). Die Umhüllung kann beispielsweise mittels Spincoating, Aufdampfen, Aufspütern aufgebracht werden. Durch Spincoating kann beispielsweise eine BCB enthaltende Umhüllung 4 vorgesehen werden.

Die Umhüllung wird bevorzugt in einer flüssigen und/oder plastisch formbaren Phase aufgebracht und nachfolgend in eine feste, mechanisch stabile, Phase überführt, was beispielsweise durch Temperaturerhöhung und An- oder Aushärten des Umhüllungsmaterials erreicht werden kann. Bevorzugt kann dies bei Temperaturen durchgeführt werden, die für den Halbleiterfunktionsbereich unschädlich sind. Bevorzugt liegt diese Temperatur bei unter 300°C, besonders bevorzugt unter 200°C.

Der Umhüllung ist vom Halbleiterfunktionsbereich aus gesehen eine Fensterschicht 170 nachgeordnet. Die Fensterschicht ist bevorzugt wie die Umhüllung 4 strahlungsdurchlässig bezüglich der vom Halbleiterfunktionsbereich zu erzeugenden oder zu empfangenden Strahlung ausgebildet und zeichnet sich weiterhin mit Vorzug durch hohe mechanische Stabilität aus. Die Fensterschicht 170 kann so, eventuell im Zusammenwirken mit der Umhüllung 4, eine Stabilisationsschicht für die Halbleiterfunktionsbereiche auf der Trägerschicht 300 bilden. Mit Vorteil sind die Umhüllung 4 und die Fensterschicht 170 aus dem gleichen Material und/oder einstückig ausgebildet, so dass ein zusätzliches Aufbringen einer stabilisierenden Schicht vermieden wird. Vielmehr ist in diesem Falle die Umhüllung als Stabilisationsschicht und als Fensterschicht ausgebildet.

Ein strahlungsdurchlässiger Lack, etwa ein aluminiumoxidhaltiger Lack, der mittels Aufschleudern aufgebracht und nachfolgend ausgehärtet wird, ist hierfür aufgrund der hohen Strahlungsdurchlässigkeit und der hohen mechanischen Stabilität besonders geeignet. Die gegebenenfalls einstückige

Ausführung von stabilisierender Fensterschicht und Umhüllung ist in Figur 4h durch die gestrichelte Linie angedeutet.

Es ist jedoch auch möglich, eine separate Fensterschicht 170 vorzusehen, beispielsweise eine Glasplatte, die mit der Umhüllung 4, vorzugsweise mechanisch stabil, verbunden ist. Dies kann beispielsweise über eine Klebeverbindung erreicht werden, die besonders bevorzugt mittels einer zur Fensterschicht haftvermittelnden Umhüllung 4 ausgebildet wird, so dass auf eine zusätzliche haftvermittelnde Schicht verzichtet werden kann. Diese haftvermittelnde Umhüllung kann beispielsweise ein Silikon oder ein BCB enthalten.

Eine derartige Stabilisationsschicht, gebildet aus der Umhüllung und/oder der Fensterschicht, kann mit Vorteil den gesamten Waferverbund mit den Halbleiterfunktionsbereichen und der Trägerschicht derart stabilisieren, dass auf die die Halbleiterfunktionsbereiche mechanisch stabilisierende Trägerschicht 300 verzichtet, und diese zumindest teilweise entfernt oder abgedünnt werden kann.

Besonders bevorzugt hat die Stabilisationsschicht eine derart stabilisierende Wirkung, dass die gesamte Trägerschicht entfernt werden kann. Somit wird die Herstellung sehr dünner optoelektronischer Bauelemente erleichtert.

Figur 4h zeigt die resultierende Struktur anhand einer schematischen Schnittansicht mit einer stark abgedünnten Trägerschicht 300. Die stabilisierende Wirkung der Umhüllung und der Fensterschicht wird durch die im Vergleich zu Figur 4g um 180° gedrehte Ausrichtung der Struktur verdeutlicht. Die Trägerschicht wird bevorzugt zumindest soweit abgedünnt, dass das Verbindungsleitermaterial in der Aussparung 9 von der zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs 2 her elektrisch anschließbar ist. Das Abdünnen oder vollständige Entfernen der Trägerschicht kann beispielsweise durch Abschleifen oder sonstige, beispielsweise mechanische

oder chemische, Strukturierungsmethoden, wie Ätzen, erreicht werden.

Nachfolgend kann die in Figur 4h gezeigte Struktur von der zweiten Hauptfläche 13 der Halbleiterfunktionsbereiche her derart strukturiert werden, dass die Trägerschicht 300 und/oder das Isolationsmaterial 10 im Bereich der Zwischenräume 20 entfernt wird (Figur 4i). Dies kann beispielsweise mittels Maskieren und Ätzen erreicht werden. Vorzugsweise wird zumindest bis an oder in das Material der Umhüllung 4 strukturiert, indem etwa die Trägerschicht bereichsweise vollständig entfernt wird. Der Bereich, in dem die Trägerschicht entfernt ist, kann den Halbleiterfunktionsbereich, vorzugsweise vollständig, umlaufen.

Von der Seite der zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs her wird vor oder nach dieser Strukturierung eine Isolationsschicht 10a vorgesehen, der vom Halbleiterfunktionsbereich aus gesehen ein erster Anschluß 11 nachgeordnet wird, welcher mittels der Isolationsschicht 10a vom ebenfalls seitens der zweiten Hauptfläche auf die Trägerschicht bzw. den Halbleiterfunktionsbereich bei vollständig entfernter Trägerschicht aufgebrachten zweiten Anschluß 12 elektrisch isoliert ist. Der Halbleiterfunktionsbereich 2 ist mit dem ersten Anschluß 11 über den Verbindungsleiter 8 und die Stromaufweitungsschicht 5 seitens der ersten Hauptfläche 6 leitend verbunden, während die zweite Hauptfläche 13 des Halbleiterfunktionsbereichs mit dem zweiten Anschluss 12, eventuell über den Träger 3, der aus der strukturierten Trägerschicht hervorgeht, leitend verbunden ist.

Von der zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs her wird hierauf ein Verkapselungsmaterial 180 vorgesehen. Das Verkapselungsmaterial wird dabei vorzugsweise so angeordnet,

dass es mit dem Umhüllungsmaterial 4 in direkten Kontakt tritt. Beispielsweise kann das Verkapselungsmaterial aufgeschleudert und gegebenenfalls nachfolgend ausgehärtet werden.

Im Bereich der Anschlüsse 11 und 12 zur Kontaktierung des optoelektronischen Bauelements wird das bevorzugt zunächst vollflächig aufgebrachte Verkapselungsmaterial mit einer Struktur versehen, die die Aufbringung von Lotschichten 14 und 15 auf die Anschlüsse erlaubt. Beispielsweise wird das Verkapselungsmaterial hierzu bereichsweise über den Anschlüssen 11 bzw. 12 entfernt oder ausgespart. Mit Vorteil ist das Verkapselungselement hierzu photostrukturierbar ausgeführt, so dass auf eine zusätzliche Photolackschicht verzichtet werden kann. Die Lotschichten 14, 15, beispielsweise AuGe enthaltend, sind vorzugsweise mit den Anschlüssen 11 und 12 elektrisch leitend verbunden und/oder können mittels Aufdampfen oder einem galvanischen Vorgang erzeugt werden.

Die daraus hervorgehende Struktur ist anhand einer schematischen Schnittansicht in Figur 4i dargestellt. Wird entlang der in Figur 4i gestrichelt eingezeichneten Linien 21, z.B. auf Folie, vereinzelt, so entsteht ein Bauelement, das komplett auf Waferlevel hergestellt ist, seitens einer Hauptfläche anschließbar ist und eine hermetisch dichte Verkapselung bezüglich der aktiven Zone aufweist. Insbesondere ist das Bauelement oberflächenmontierbar ausgeführt.

Hierbei wird durch die Stabilisationsschicht, insbesondere die Umhüllung, gegebenenfalls durch die Fensterschicht und das Verkapselungselement, vereinzelt. Dabei können in den genannten Elementen aufgrund des Vereinzeln Trennsuren, z.B. Sägesuren, ausgebildet werden.

Auch ein optisches Element, wie beispielsweise eine Linse entsprechend dem in Figur 2 gezeigten Bauelement oder eine die Lichtein- oder -auskopplung erhöhende Mikrostruktur, kann noch im Waferverbund in der Fensterschicht 170 zum Beispiel durch ein mikrolithographisches Verfahren, etwa mittels Ätzen, oder Stempeln ausgebildet werden.

Es sei angemerkt, dass eine Stabilisationsschicht, die den Waferverbund stabilisiert auch mehrfach Anwendung finden kann. Eine erste Stabilisationsschicht, die bevorzugt photostrukturierbar ausgebildet ist, kann nach dem Aufbringen und gegebenenfalls Aushärten einer zweiten Stabilisationsschicht entfernt werden. Zweckmäßigerweise wird die erste Stabilisationsschicht nach dem Aushärten der zweiten Stabilisationsschicht entfernt und ist auf der der ersten Stabilisationsschicht gegenüberliegenden Seite des Halbleiterfunktionsbereichs angeordnet.

Das hier anhand des Ausführungsbeispiels skizzierte Verfahren ist selbstverständlich nicht auf dieses Ausführungsbeispiel beschränkt.

Weiterhin kann alternativ oder zusätzlich auf die der Trägerschicht 300 abgewandte Seite der Halbleiterschichtenfolge gemäß Figur 4a eine, insbesondere metallhaltige, Spiegelschicht aufgebracht werden und nachfolgend die Halbleiterschichtenfolge seitens der Spiegelschicht auf einer Zusatzträgerschicht angeordnet und/oder befestigt, etwa über Kleben oder ein Waferbonding-Verfahren, werden. Die Trägerschicht kann hierauf entfernt werden, so dass zwischen der Zusatzträgerschicht und der Halbleiterschichtenfolge eine Spiegelschicht angeordnet ist. Die Zusatzträgerschicht und/oder die Spiegelschicht können entsprechend der Trägerschicht aus Figur 4 im weiteren Verfahren prozessiert werden. Das Aufwachssubstrat der Halbleiterschichtenfolge, das von der Trägerschicht umfasst sein kann, wird hierbei mit Vorzug abgelöst (vgl. das in

Figur 7 gezeigte Ausführungsbeispiel, bei dem der Träger 3 gemäß den obigen Ausführungen dann beim Vereinzeln aus der Zusatzträgerschicht hervorgeht).

Ferner kann gemäß diesem Verfahren auch eine Vorrichtung mit einer Mehrzahl optoelektronischer Bauelemente hergestellt werden.

In Figur 5 ist ein Ausführungsbeispiel einer erfindungsgemäßen Vorrichtung anhand einer schematischen Schnittansicht dargestellt.

Die Anschlüsse 11 und 12 der in lateraler Richtung nebeneinander angeordneten, beispielsweise drei, optoelektronischen Bauelemente 1 sind jeweils mit externen Anschlüssen 23 und 24 leitend verbunden. Die Anordnung der optoelektronischen Bauelemente entspricht derjenigen der Halbleiterfunktionsbereiche 2 im Waferverbund. Die gezeigte Vorrichtung wird durch die von der einstückigen, durchgehenden Umhüllung 4 und/oder dem Verkapselungselement 18 gebildete Verkapselung 16 mechanisch stabilisiert und vor schädlichen äußeren Einflüssen geschützt. Eine derartige Vorrichtung kann aus der in Figur 4i gezeigten Struktur hervorgehen, wenn diese Struktur derart vereinzelt wird, dass das hervorgehende optoelektronische Bauteil bzw. dann die Vorrichtung eine Mehrzahl von Halbleiterfunktionsbereichen, die insbesondere flächig, als Array, angeordnet sein können, umfasst. Auf eine Darstellung der aktiven Zone der Halbleiterfunktionsbereiche wurde in Figur 5 aus Übersichtlichkeitsgründen verzichtet.

Auf die Träger 3 der Halbleiterfunktionsbereiche kann entsprechend den obigen Ausführungen bei geeigneter Ausbildung der Umhüllung 4 als Stabilisationsschicht oder einer zusätzlich vorgesehenen Stabilisationsschicht, etwa einer Fensterschicht, auch verzichtet werden.

Ist das Verkapselungselement hinreichend dünn ausgebildet, wird die Ausbildung von Hochleistungsbauelementen bzw. eines Arrays von Hochleistungsbauelementen erleichtert, da eine Wärmeableitung der im Betrieb entstehenden Verlustwärme, etwa zu einer externen Wärmesenke, auf der das Hochleistungsbauelement angeordnet und/oder befestigt sein kann, durch das Verkapselungselement hindurch verbessert wird. Das Hochleistungsbauelement kann beispielsweise als Laser oder Hochleistungs-Lumineszenzdiode ausgeführt sein.

Die externen Anschlüsse, die die einzelnen Halbleiterfunktionsbereiche leitend verbinden, können gegebenenfalls mittels Lithographie, insbesondere Mikrolithographie, in den in Figur 5 gezeigten Verbund, insbesondere in das Verkapselungselement, integriert sein, wodurch eine kleine und kompakte Ausgestaltung der Vorrichtung vereinfacht erzielt werden kann. Hierzu kann beispielsweise die den Halbleiterfunktionsbereichen abgewandte Oberfläche des Verkapselungselements entsprechend strukturiert und die externen Anschlüsse können, etwa als Metallisierungen, in der ausgebildeten Struktur angeordnet werden. Die Metallisierung kann beispielsweise mittels eines galvanischen Prozesses erfolgen.

Weiterhin kann eine Mehrzahl von Vorrichtungen oder eine Vorrichtung mit einem oder mehreren einzelnen optoelektronischen Bauelementen leitend verbunden werden. Die Vorrichtung und das Bauelement können gegebenenfalls gemeinsam betrieben werden.

Auch ein optoelektronisches Bauelement, das im wesentlichen dem in Figur 3 gezeigten entspricht, kann gemäß einem Verfahren, das gegenüber dem in Figur 4 gezeigten leicht abgeändert ist, hergestellt werden. Hierzu werden das Verbindungsleitermaterial und das Isolationsmaterial beispielsweise in dem Bereich des Durchbruchs durch die aktive Zone in den Zwischenräumen 20 der Figur 4b angeordnet.

Die Randbereiche der Halbleiterfunktionsbereiche sind vorzugsweise entsprechend abgestuft oder abgeschrägt, um die Anordnung des Isolationsmaterials und/oder des Verbindungsleitermaterials zu erleichtern. Die Trägerschicht wird von der durch die Stabilisationsschicht gehaltenen Struktur vorzugsweise vollständig entfernt, so dass nachfolgend eine metallhaltige, insbesondere metallische, Spiegelschicht seitens der zweiten Hauptfläche auf den Halbleiterfunktionsbereich aufgebracht werden kann.

Ein dementsprechendes Ausführungsbeispiel eines Herstellungsverfahrens eines optoelektronischen Bauelements ist in Figur 6 anhand der in den Figuren 6a bis 6e schematisch dargestellten Zwischenschritte gezeigt.

Zunächst wird, wie anhand der Schnittansicht in Figur 6a gezeigt, ein Waferverbund mit einer auf einer Trägerschicht 300 angeordneten Halbleiterschichtenfolge 200, die eine zur Strahlungserzeugung oder zum Strahlungsempfang vorgesehene aktive Zone 400 umfasst, bereitgestellt. Die Trägerschicht kann beispielsweise durch das Aufwachssubstrat, auf dem die Halbleiterschichtenfolge epitaktisch gewachsen wurde, gegeben sein.

Nachfolgend wird die Halbleiterschichtenfolge 200, etwa mittels eines photolithographischen Prozesses in Verbindung mit einem Ätzprozess, in eine Mehrzahl von durch Zwischenräume 20 räumlich voneinander getrennte Halbleiterfunktionsbereiche 2 strukturiert (vgl. Figur 6b). Hierbei werden die aktive Zone der Halbleiterfunktionsbereiche in lateraler Richtung begrenzende Seitenflächen 26 ausgebildet. In Figur 6 ist aus Übersichtlichkeitsgründen lediglich ein einzelner Halbleiterfunktionsbereich 2 dargestellt.

Auf die Halbleiterfunktionsbereiche 2 oder die noch unstrukturierte Halbleiterschichtenfolge 200 wird eine

Stromaufweitungsschicht 5, etwa ZnO:Al enthaltend, aufgebracht (Figur 6b). Hierzu eignet sich beispielsweise besonders Sputtern. Wird die Stromaufweitungsschicht auf die unstrukturierte Halbleiterschichtenfolge aufgebracht, so kann sie gemäß der gewünschten Struktur der Halbleiterfunktionsbereiche strukturiert oder vollflächig und unstrukturiert aufgebracht werden. Im letzteren Fall kann gegebenenfalls die Strukturierung der Halbleiterschichtenfolge in Halbleiterfunktionsbereiche und der Stromaufweitungsschicht in einem Verfahrensschritt, etwa unter Benutzung einer gemeinsamen Maske, erfolgen.

Es sei angemerkt, dass die Stromaufweitungsschicht nicht notwendigerweise ein TCO-Material enthalten muss. Es kann gegebenenfalls auch alternativ oder zusätzlich eine metallhaltige, insbesondere metallische und/oder absorbierende, Stromaufweigungsstruktur vorgesehen sein, die zur homogenen Stromeinprägung in die aktive Zone ausgebildet sein kann. Eine homogene Stromeinprägung kann durch eine entsprechende Ausbildung der Stromaufweigungsstruktur, etwa mit von einem metallischen Zentralbereich auslaufenden metallischen Fingern und/oder einer metallischen Rahmenstruktur, die den Randbereich des Halbleiterfunktionsbereichs, vorzugsweise vollständig, umläuft, erreicht werden. Die Stromaufweigungsstruktur bedeckt die der Trägerschicht abgewandte Oberfläche des Halbleiterfunktionsbereichs bevorzugt nicht vollständig, so dass zumindest ein Teilbereich der Oberfläche, insbesondere der ersten Hauptfläche 6, des Halbleiterfunktionsbereichs frei von der Stromaufweigungsstruktur ist. Hierdurch kann eine homogene Stromeinprägung in den Halbleiterfunktionsbereich bei maßvoller Absorption in den von der Struktur überdeckten bzw. abgeschatteten Bereichen der aktiven Zone und einer im wesentlichen vollständigen Transmission von Strahlung in den von der Struktur freien Bereichen der Oberfläche des Halbleiterfunktionsbereichs erreicht werden.

Nachfolgend wird ein Isolationsmaterial 10, etwa ein Siliziumnitrid, ein Siliziumoxid, oder ein Siliziumoxinitrid, im Bereich der Seitenflächen 26 angeordnet.

Bevorzugt erstreckt sich das Isolationsmaterial, insbesondere direkt, an der Seitenfläche 26 des Halbleiterfunktionsbereichs 2 entlang von der der Trägerschicht 300 gegenüberliegenden ersten Hauptfläche 6 des Halbleiterfunktionsbereichs in vertikaler Richtung an der aktiven Zone vorbei in Richtung der Trägerschicht oder bis auf die Trägerschicht. Das Isolationsmaterial wird mit Vorzug, etwa durch Sputtern, zunächst vollflächig aufgebracht und daraufhin in einem mit der der Trägerschicht abgewandten Oberfläche des Halbleiterfunktionsbereichs, insbesondere der Stromaufweitungsschicht, überlappenden Bereich und/oder im Bereich des Zwischenraums 20 bereichsweise entfernt. Die Abschrägung des Halbleiterfunktionsbereichs bzw. die Abstufung zwischen der Stromaufweitungsschicht und dem Halbleiterfunktionsbereich erleichtern das Aufbringen des Isolationsmaterials und reduzieren die Gefahr einer Rissbildung in der mittels des Isolationsmaterials gebildeten Isolationsmaterialschicht.

In den Bereichen, in denen das Isolationsmaterial entfernt ist, wird ein Verbindungsleitermaterial 8, etwa Ti, Pt, Au oder eine Legierung mit mindestens einem dieser Metalle enthaltend angeordnet, das mit dem Halbleiterfunktionsbereich seitens dessen erster Hauptfläche 6 über die Stromaufweitungsschicht elektrisch leitend verbunden ist. Hierzu eignet sich beispielsweise Aufdampfen, insbesondere mittels einer entsprechend ausgebildeten Maske.

Das Verbindungsleitermaterial erstreckt sich im Randbereich des Halbleiterfunktionsbereichs am Isolationsmaterial und den Seitenflächen 26 entlang über den Bereich der aktiven Zone 400 bis zur zweiten Hauptfläche 13 des

Halbleiterfunktionsbereichs 2. Ein einen Kurzschluss verursachender direkter Kontakt zwischen dem Verbindungsleitermaterial und der aktiven Zone wird durch das Isolationsmaterial verhindert.

Auf die der Trägerschicht abgewandte Seite der Struktur in Figur 6b kann gegebenenfalls noch eine Antireflexbeschichtung oder eine anderweitige optische Vergütung, die eine oder eine Mehrzahl von Schichten umfasst, aufgebracht werden.

Übermäßige Brechungsindexsprünge zu einem nachfolgend aufzubringenden Material, die mit Reflexionsverlusten an von einem fertigen optoelektronischen Bauelement zu emittierender oder zu empfangender Strahlung einhergehen, können durch eine Antireflexbeschichtung verringert werden. Insbesondere kann das Isolationsmaterial als Antireflexionsschicht, etwa als $\lambda/4$ -Schicht, ausgeführt sein.

Nachfolgend wird von der der Trägerschicht 300 abgewandten Seite der Halbleiterfunktionsbereiche 2 eine strahlungsdurchlässige Stabilisationsschicht 500 auf der Struktur aus Figur 6b angeordnet. Beispielsweise wird die Stabilisationsschicht mittels Spincoating aufgebracht und, etwa durch nachfolgendes, insbesondere temperaturgestütztes, Aushärten, verfestigt. Hierzu ist ein Spin on Oxid oder ein Lack als Material für die Stabilisationsschicht besonders geeignet. Die Stabilisationsschicht ist mit Vorzug einstückig ausgebildet. Gegebenenfalls kann die Stabilisationsschicht auch zwei- oder mehrstückig, etwa aus einer Fensterschicht und einer, vorzugsweise hinsichtlich der Fensterschicht haftvermittelnden, Umhüllung, etwa gemäß dem im Zusammenhang mit Figur 4 beschriebenen Ausführungsbeispiel, ausgebildet sein. Dies ist durch die gestrichelte Linie in der schematischen Schnittansicht in Figur 6c angedeutet.

Die Stabilisationsschicht umformt die Halbleiterfunktionsbereiche teilweise und stabilisiert den Waferverbund mechanisch derart, dass auf die stabilisierende

Trägerschicht verzichtet werden kann. Die Trägerschicht wird nachfolgend, etwa mittels eines Ätzprozesses oder eines Laserablations- oder -trennverfahrens, vollständig entfernt, so dass der Verbund seitens der zweiten Hauptfläche 13 der Halbleiterfunktionsbereiche für die weitere Prozessierung zugänglich ist.

Daraufhin wird auf die der Stabilisationsschicht abgewandten Seite des Verbunds eine, insbesondere elektrisch leitende, Spiegelschicht 22, etwa ein Metall oder eine Legierung, wie AuGe, enthaltend, auf dem Halbleiterfunktionsbereich angeordnet. Die resultierende Struktur ist anhand einer schematischen Schnittansicht in Figur 6d gezeigt.

Die Spiegelschicht 22 kann beispielsweise über Aufdampfen oder Aufspüttern, insbesondere mittels einer geeignet ausgebildeten Maske, aufgebracht werden. Bevorzugt wird die Spiegelschicht derart aufgebracht, dass auf dem seitens der zweiten Hauptfläche freiliegenden Verbindungsleiter 8 Schichten 22a aus dem Material der Spiegelschicht angeordnet sind, die besonders bevorzugt eine der Dicke der Spiegelschicht vergleichbare Dicke aufweisen oder deren Dicke gleich derjenigen der Spiegelschicht ist. Die Spiegelschicht ist mit dem Halbleiterfunktionsbereich seitens dessen zweiter Hauptfläche 13 und die Schicht 22a seitens dessen erster Hauptfläche 6 leitend verbunden. Durch vergleichbare, insbesondere gleiche, Dicken der Spiegelschicht und der Schicht 22a wird eine gleichmäßige Erhöhung der Strukturen - der Spiegelschicht und der Schicht 22a -, die für die elektrische Kontaktierung des späteren Bauelements vorgesehen sind, über den Halbleiterfunktionsbereich erreicht, was die Aufbringung nachfolgender, z.B. ebenfalls der Kontaktierung dienender, Strukturen erleichtert. AuGe zeichnet sich durch besonders vorteilhafte elektrische Kontakteigenschaften zu Halbleitermaterialien, insbesondere III-V-Materialien, etwa auf GaP basierend, einerseits und zu metallhaltigen Materialien, wie dem Verbindungsleitermaterial andererseits

bei gleichzeitig hoher Reflektivität aus.

Die Spiegelschicht ist mit Vorteil reflektierend bezüglich einer im Halbleiterfunktionsbereich zu erzeugenden oder von diesem zu empfangenden Strahlung ausgebildet. Hierdurch kann die Effizienz eines z.B. strahlungsemittierenden Bauelements durch erhöhte und gerichtete Strahlungsauskopplung aus dem Bauelement erhöht werden.

Nachfolgend wird auf der der Stabilisationsschicht gegenüberliegenden Seite des Verbunds ein weiteres Isolationsmaterial 10a, vorzugsweise zunächst vollflächig, angeordnet. Bevorzugt ist das Material mit dem Isolationsmaterial 10 identisch und/oder enthält das weitere Isolationsmaterial 10a ein Siliziumnitrid, ein Siliziumoxid oder ein Siliziumoxinitrid. Ein zunächst vollflächig aufgebracht Isolationsmaterial 10a kann in mit dem Verbindungsleitermaterial 8 bzw. dem Halbleiterfunktionsbereich 2 überlappenden Bereich bereichsweise, etwa mittels nass- oder trockenchemischem Ätzen entfernt werden. In den entfernten Bereichen kann nachfolgend ein Lotmaterial derart angeordnet werden, dass eine erste Lotschicht 14 und eine zweite Lotschicht 15 ausgebildet werden. Die erste Lotschicht ist mit dem Halbleiterfunktionsbereich seitens der ersten Hauptfläche - über die Schicht 22a, das Verbindungsleitermaterial 8 und die Stromaufweitungsschicht 5 - und die zweite Lotschicht ist über die Spiegelschicht 22 mit dem Halbleiterfunktionsbereich seitens der zweiten Hauptfläche 13 leitend verbunden.

Der Halbleiterfunktionsbereich ist entsprechend der schematischen Schnittansicht in Figur 6e allseitig durch schützende Strukturen, insbesondere die Isolationsmaterialien 10 und 10a sowie die mechanisch stabile Stabilisationsschicht, umgeben und demnach, etwa hermetisch, verkapselt. Die Verkapselung ist lediglich in Teilbereichen zu Kontaktierungszwecken ausgespart.

Entlang der Linien 21 kann in optoelektronische Bauelemente mit einem einzelnen Halbleiterfunktionsbereich oder in eine Vorrichtung mit einer Mehrzahl von Halbleiterfunktionsbereichen, etwa mittels Sägen und/oder auf Folie, vereinzelt werden. Das Vereinzeln erfolgt hierbei im Bereich der Zwischenräume 20 und insbesondere durch die Stabilisationsschicht sowie die Isolationsmaterialien 10 und 10a hindurch.

Das Bauelement bzw. die Vorrichtung sind demnach komplett im Waferverbund gefertigt und aufgrund der hermetischen Kapselung kann auf ein zusätzliches schützendes Gehäuse verzichtet werden. Zum weitergehenden Schutz kann gegebenenfalls noch im Verbund seitens der zweiten Hauptfläche ein zusätzliches Verkapselungselement, etwa ähnlich dem Element 180 aus Figur 4, vorgesehen werden. Da die Kontaktierung bzw. die Montage des Bauelements auf einer Trägerplatte, etwa auf einer Leiterplatte, aber seitens der zweiten Hauptfläche vorgesehen ist und diese Montageseite im Vergleich zu der ersten Hauptfläche nur in verringertem Maße schädlichen äußeren Einflüssen ausgesetzt ist, kann auf ein zusätzliches Verkapselungselement verzichtet werden, ohne die Gefahr einer Schädigung des Bauelements maßgeblich zu erhöhen.

Die Verkapselung des Halbleiterfunktionsbereichs kann durch eine, insbesondere innige, Verbindung des weiteren Isolationsmaterials 10a mit dem Lotmaterial, die bei der Montage, insbesondere Oberflächenmontage, des Dünnschicht-Bauelements, etwa mittels Löten auf einer Leiterplatte, ausgebildet wird, weitergehend abgedichtet werden.

Es sei angemerkt, dass im Verfahren nach Figur 6 auch ein optisches Element in der Stabilisationsschicht ausgebildet werden kann oder im Material der Stabilisationsschicht ein Lumineszenzkonversionsstoff angeordnet sein kann. Auch

weitere, in den vorhergehenden Ausführungsbeispielen beschriebene Merkmale können sich auf das Verfahren nach Figur 6 beziehen.

Figur 9 zeigt in den Figuren 9a bis 9i anhand schematischer Schnittansichten und schematischer Aufsichten verschiedene Varianten für die Ausführung der Kontaktstruktur zur elektrischen Kontaktierung des Halbleiterfunktionsbereichs.

Die in Figur 9 gezeigten Elemente sind allesamt komplett im Waferverbund realisierbar.

Figur 9a zeigt eine schematische Aufsicht auf die erste Hauptfläche 6 des Halbleiterfunktionsbereichs 2 und Figur 9b zeigt eine zugehörige schematische Schnittansicht eines Schnitts entlang der Linie A-A.

In den Figuren 9a und 9b ist der Durchbruch durch die aktive Zone 400 des Halbleiterfunktionsbereichs 2 als laterale Vertiefung 27 ausgebildet. Die Vertiefung 27 ist insbesondere als Einbuchtung einer Seitenfläche 28 des Halbleiterfunktionsbereichs 2 ausgeführt. Das Isolationsmaterial 10 isoliert die aktive Zone 400 von dem in der lateralen Vertiefung angeordneten Verbindungsleitermaterial 8, das seitens der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs mit dem ersten Kontakt 7 elektrisch leitend verbunden ist. In vertikaler Richtung erstreckt sich das Verbindungsleitermaterial am Halbleiterfunktionsbereich entlang in Richtung der ersten Hauptfläche 6 bezüglich der aktiven Zone gegenüberliegenden zweiten Hauptfläche bzw. in Richtung der Trägerschicht des Waferverbunds. Die Trägerschicht und die zweite Hauptfläche sind in den Figuren 9a und 9b nicht explizit dargestellt (vgl. hierzu die oben näher beschriebenen Ausführungsbeispiele). Die hier gezeigte Variante eignet sich insbesondere für ein Bauelement gemäß den in den Figuren 1, 2, 7 und 8 gezeigten Ausführungsbeispielen, kann

gegebenenfalls jedoch auch bei einem Bauelement nach Figur 3 eingesetzt werden.

Bei der Herstellung einer derartigen Kontaktstruktur können in der Halbleiterschichtenfolge 200 des Waferverbunds zunächst Durchbrüche erzeugt werden, die vorzugsweise als, insbesondere lateral allseitig durch die Halbleiterschichtenfolge begrenzte, Aussparungen 9 ausgeführt sind (vgl. die in Figur 9c gezeigte schematische Aufsicht auf einen Waferverbund). Nachfolgend werden die Durchbrüche bevorzugt mit Verbindungsleitermaterial 8 befüllt. Besonders bevorzugt wird zuvor ein Isolationsmaterial 10 im Bereich des Durchbruchs angeordnet, das eine Wand des Durchbruchs auskleiden und/oder die durchbrochene aktive Zone von dem Verbindungsleitermaterial elektrisch isolieren kann. Hierauf kann eine Strukturierung der Halbleiterschichtenfolge 200 in Halbleiterfunktionsbereiche 2 erfolgen. Hierbei wird mit Vorzug derart durch die Durchbrüche strukturiert, dass die Halbleiterfunktionsbereiche 2 eine Vertiefung in lateraler Richtung, etwa gemäß den Figuren 9a und 9b, aufweist. Dies ist in Figur 9c durch die gestrichelten Linien angedeutet, entlang derer die Halbleiterschichtenfolge mit Vorzug in Halbleiterfunktionsbereiche 2 strukturiert wird.

Gegebenenfalls kann das Anordnen des Verbindungsleitermaterials 8 und/oder des Isolationsmaterials 10 im Bereich der Durchbrüche hierbei auch nach der Strukturierung der Halbleiterschichtenfolge in Halbleiterfunktionsbereiche erfolgen.

Im Unterschied zu der oben beschriebenen Variante ist in der Variante, die in einer Aufsicht in Figur 9d und einer Schnittansicht entlang der Linie D-D in Figur 9e dargestellt ist, der Halbleiterfunktionsbereich 2 frei von einer Vertiefung in lateraler Richtung. Das Isolationsmaterial 10 ist an einer die aktive Zone 400 lateral begrenzenden, ebenen Seitenfläche 26 angeordnet. Das Verbindungsleitermaterial 8

ist mit der ersten Hauptfläche 6 elektrisch leitend verbunden und erstreckt sich in vertikaler Richtung bis zur zweiten Hauptfläche 13 des Halbleiterfunktionsbereichs 2. Seitens der zweiten Hauptfläche ist das Verbindungsleitermaterial mit dem ersten Anschluss 11 elektrisch leitend verbunden. Ein direkter elektrischer Kontakt zwischen dem Verbindungsleitermaterial 8 bzw. dem ersten Anschluss 11 und der zweiten Hauptfläche 13 wird durch das Isolationsmaterial 10 vermieden. Die zweite Hauptfläche ist mit dem zweiten Anschluss 12 elektrisch leitend verbunden. Um die Gefahr eines Kurzschlusses der aktiven Zone weitergehend zu verringern, weist das Isolationsmaterial 10 bevorzugt in einer Richtung parallel zur Seitenfläche 26 eine größere Ausdehnung auf als das Verbindungsleitermaterial 8. Eine derartige Kontaktstruktur ist beispielsweise für ein in Figur 3 gezeigtes Bauelement besonders geeignet.

Im Gegensatz zum in Figur 3 gezeigten Bauelement verläuft das Verbindungsleitermaterial in den Figuren 9d und 9e in vertikaler Richtung einseitig, das heißt an einer einzelnen Seitenfläche 26 des Halbleiterfunktionsbereichs 2 entlang.

Im Unterschied hierzu ist in der Variante, die in einer schematischen Aufsicht in Figur 9f und einer schematischen Schnittansicht entlang der Linie F-F in Figur 9g dargestellt ist, das Verbindungsleitermaterial in lateraler Richtung allseitig um den Halbleiterfunktionsbereich 2 angeordnet.

In Figur 9h ist eine Schnittansicht einer weiteren Variante der Kontaktstruktur gezeigt. Das Verbindungsleitermaterial 8 ist mit der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs elektrisch leitend verbunden und seitens der zweiten Hauptfläche mittels des Isolationsmaterials 10 bezüglich eines direkten elektrischen Kontakt zum Halbleiterfunktionsbereich 2 seitens dessen zweiter Hauptfläche 13 isoliert. Seitens der zweiten Hauptfläche bildet das Verbindungsleitermaterial einen ersten

Anschluss 11 aus. Gegebenenfalls kann ein separater erster Anschluss und/oder ein separates weiteres Isolationsmaterial anstatt einer jeweils einstückigen Ausbildung des ersten Anschlusses 11 und/oder des Verbindungsleitermaterials 8 vorgesehen sein (vgl. hierzu beispielsweise Figur 1). Den Gegenpol der Diodenkontaktierung bildet der zweite Anschluss 12, der mit der zweiten Hauptfläche 13, insbesondere direkt, elektrisch leitend verbunden ist. Das Verbindungsleitermaterial 8 umgreift den Halbleiterfunktionsbereich 2 vorzugsweise klammerartig. Ist das Verbindungsleitermaterial im Bereich eines Durchbruchs 29 durch die aktive Zone 400 angeordnet, so ist die gezeigte Kontaktstruktur für ein Bauelement gemäß den Figuren 1, 2, 7 oder 8 besonders geeignet. Erstreckt sich das Verbindungsleitermaterial entlang einer die aktive Zone in lateraler Richtung begrenzenden Seitenfläche 26, so eignet sich die in Figur 9h gezeigte Kontaktstruktur besonders für ein Bauelement gemäß Figur 3.

In Figur 9i ist eine weitere Variante der Kontaktstruktur des Halbleiterfunktionsbereichs 2 anhand einer Schnittansicht schematisch dargestellt.

Im Gegensatz zu den weiteren in Figur 9 gezeigten Kontaktstrukturen sind der erste Kontakt 7 und ein zweiter Kontakt 30 auf einer gemeinsamen Seite des Halbleiterfunktionsbereichs 2, insbesondere auf der im Waferverbund der Trägerschicht bzw. auf der einem Träger des Bauelements abgewandten Seite, angeordnet. Um eine Kontaktierung des Halbleiterfunktionsbereichs seitens dessen nicht dargestellter zweiter Hauptfläche zu ermöglichen, erstrecken sich ein mit dem ersten Kontakt verbundenes Verbindungsleitermaterial 8 das über das Isolationsmaterial 10 von der aktiven Zone 400 isoliert ist in Richtung der zweiten Hauptfläche und ein mit dem zweiten Kontakt 30 verbundenes weiteres Verbindungsleitermaterial 8a in Richtung der zweiten Hauptfläche. Weiterhin ist auf der ersten

Hauptfläche 6 ein weiteres Isolationsmaterial 10a angeordnet, das sowohl schützend und passivierend bezüglich des Halbleiterfunktionsbereichs 2, insbesondere an dessen Flanke, wirkt als auch die Gefahr eines Kurzschlusses der aktiven Zone über den zweiten Kontakt 30 verringert.

Der Halbleiterfunktionsbereich bzw. die Halbleiterschichtenfolge kann, etwa durch geeignetes Ätzen im Waferverbund, derart strukturiert werden, dass die aktive Zone, wie in Figur 9i gezeigt, mittels der auf einer gemeinsamen Seite des Halbleiterfunktionsbereichs angeordneten Kontakte 7 und 30 elektrisch kontaktierbar ist. Die Kontakte 7 und 30 sind mit der aktiven Zone 40 insbesondere von verschiedenen Seiten der aktiven Zone her elektrisch leitend verbunden.

Das Verbindungsleitermaterial 8 kann sich entweder im Bereich des Durchbruchs 29 oder entlang der die aktive Zone lateral begrenzenden Seitenfläche 26 erstrecken, wobei der Durchbruch vorzugsweise als Aussparung des Halbleiterfunktionsbereichs, die lateral allseitig vom Halbleiterfunktionsbereich begrenzt ist, ausgeführt ist.

Figur 10 zeigt ein drittes Ausführungsbeispiel eines erfindungsgemäßen Verfahrens zur Herstellung eines optoelektronischen Bauelements anhand von in den Figuren 10a bis 10k schematisch dargestellten Zwischenschritten.

Zunächst wird, wie anhand der schematischen Schnittansicht in Figur 10a dargestellt, eine auf einer Trägerschicht 30 angeordnete Halbleiterschichtenfolge 200, die eine zur Strahlungserzeugung oder zum Strahlungsempfang vorgesehene aktive Zone 40 aufweist, im Waferverbund bereitgestellt.

Die Trägerschicht 30 ist mit Vorzug aus dem Aufwachssubstrat gebildet, auf dem die Halbleiterschichtenfolge 200 epitaktisch gewachsen wurde. Beispielsweise basiert die

Halbleiterschichtenfolge auf GaN. Als Aufwachssubstrat ist hierfür beispielsweise eine SiC- oder eine Saphir-Trägerschicht besonders geeignet. Saphirhaltige Aufwachssubstrate sind jedoch verglichen mit siliziumcarbidhaltigen Aufwachssubstraten gewöhnlich kostengünstiger, wobei Saphir jedoch eine oftmals erheblich geringere elektrische Leitfähigkeit als SiC aufweist. Wird die Trägerschicht 300 im Verlauf des Herstellungsverfahrens entfernt und/oder ist die Trägerschicht nicht an der elektrischen Kontaktierung des herzustellenden optoelektronischen Bauelements beteiligt, so wird zweckmäßigerweise ein Saphir-Substrat eingesetzt.

Die Halbleiterschichtenfolge, insbesondere die aktive Zone, enthält mit Vorzug InGaN. Weiterhin kann die aktive Zone zur effizienten Strahlungserzeugung bzw. zum effizienten Strahlungsempfang als Mehrfach-Quantentopfstruktur ausgeführt sein.

Die Dicke der Halbleiterschichtenfolge kann beispielsweise 10 µm oder weniger, vorzugsweise 6 µm oder weniger betragen.

Die Halbleiterschichtenfolge 200 weist weiterhin eine erste Hauptfläche 6 und eine der ersten Hauptfläche bezüglich der aktiven Zone 400 gegenüber liegende zweite Hauptfläche 13 auf, wobei die Halbleiterschichtenfolge 200 seitens der zweiten Hauptfläche 13 auf der Trägerschicht 300 angeordnet ist.

Nachfolgend wird, Figur 10b, eine erste Kontaktschicht 700 auf die der Trägerschicht 300 gegenüber liegenden Seite, insbesondere auf die erste Hauptfläche 6, der Halbleiterschichtenfolge 200 aufgebracht. Bevorzugt wird zunächst eine erste Schicht 710 der ersten Kontaktschicht 700 auf die Halbleiterschichtenfolge aufgebracht, die für die Ausbildung eines elektrischen Kontakts zur Halbleiterschichtenfolge mit Vorteil besonders geeignet ist.

Nachfolgend wird auf die erste Schicht eine zweite Schicht 720 der Kontaktschicht 700 aufgebracht, deren Material gegenüber dem der ersten Schicht mit Vorteil vergleichsweise frei gewählt werden kann. Insbesondere kann für die zweite Schicht ein verglichen mit dem Material der ersten Schicht kostengünstigeres Material verwendet werden.

Die erste Schicht 710 ist zwischen der Halbleiterschichtenfolge 200 und der zweiten Schicht 720 angeordnet. Die Kontaktschicht 700 wird beispielsweise mittels Aufdampfen auf die Halbleiterschichtenfolge 200 aufgebracht.

Für die Ausbildung eines guten elektrischen Kontakts zu GaN-haltigen Materialien ist beispielsweise eine Pt-enthaltende oder daraus bestehende erste Schicht 710 besonders geeignet. Zum Ausbilden eines hochwertigen Kontakts kann diese Schicht vergleichsweise dünn ausgeführt sein, etwa mit einer Dicke von 100 nm, vorzugsweise 40 nm, oder weniger. Als zweite Schicht ist beispielsweise eine Au-haltige Schicht besonders geeignet. Au ist verglichen mit Pt vergleichsweise kostengünstig. Die zweite Schicht 720 weist mit Vorzug eine Dicke auf, die größer als die der ersten Schicht 710 ist. Die zweite Schicht 720 bestimmt aufgrund der größeren Dicke mit Vorzug die Stromtragfähigkeit des Kontakts. Die zweite Schicht weist bevorzugt eine Dicke auf, die größer ist als 500 μm , besonders bevorzugt größer als 800 μm . Als besonders geeignet hat sich eine zweite Schicht einer Dicke von 1000 μm erwiesen.

Die Halbleiterschichtenfolge 200 weist mit Vorzug an den beiden bezüglich der aktiven Zone 400 gegenüberliegend angeordneten Seiten unterschiedliche Leitungstypen auf. Beispielsweise ist die Halbleiterschichtenfolge 200 seitens der der Trägerschicht 300 gegenüberliegenden Seite p-leitend und seitens der der Trägerschicht zugewandten Seite n-leitend ausgebildet. Dies kann durch geeignete Dotierung der

Halbleiterschichtenfolge, insbesondere während des Epitaxievorgangs, erreicht werden. Für die elektrische Kontaktbildung zu p-leitenden Materialien, die auf GaN basieren, ist Pt besonders geeignet.

Die erste Kontaktschicht 700 wird vorzugsweise vollflächig, auf im wesentlichen die gesamte der Trägerschicht abgewandte Oberfläche der Halbleiterschichtenfolge 200 aufgebracht.

Daraufhin, Figur 10c, wird die Kontaktschicht 700 derart strukturiert, dass eine Mehrzahl von ersten Kontakten 7 ausgebildet wird. Eine derartige Strukturierung kann beispielsweise mittels eines Ätzprozesses, etw Nass- oder Trockenätzen, und/oder Rückspütern gegebenenfalls in Kombination mit einer geeignet ausgebildeten Maske, etwa einer Photolack- oder einer Hartmaske, insbesondere einer Metallmaske, erfolgen. Für die Strukturierung einer Au-haltigen zweiten Schicht 720 ist Ätzen, für die Strukturierung einer Pt-haltigen ersten Schicht 710 Rückspütern besonders geeignet. Insbesondere kann für die Strukturierung der ersten und der zweiten Schicht gegebenenfalls eine gemeinsame Maske verwendet werden.

Weiterhin wird die erste Kontaktschicht 700 bevorzugt derart in erste Kontakte 7 strukturiert, dass im wesentlichen jeder Bereich der Oberfläche der Halbleiterschichtenfolge der für die Oberfläche eines späteren Halbleiterfunktionsbereichs vorgesehen ist, zumindest einen derartigen ersten Kontakt 7 aufweist. Ein beispielhafter Halbleiterfunktionsbereich mit einem ersten Kontakt 7 ist durch die in Figur 10c gestrichelt eingezeichneten Linien eingegrenzt.

Zwei auf der Halbleiterschichtenfolge benachbart angeordnete, vorzugsweise beliebige, erste Kontakte, sind bevorzugt frei von einer direkten elektrisch leitenden Verbindung untereinander. Die ersten Kontakte 7 weisen, insbesondere jeweils, einen Zentralbereich 70 und bevorzugt zumindest

einen, besonders bevorzugt eine Mehrzahl von, vom Zentralbereich lateral beabstandeten, elektrisch leitend mit dem Zentralbereich verbundenen Teilbereich(en) 71 auf.

Teilbereiche der vom ersten Kontakt überspannten Oberfläche der Halbleiterschichtenfolge können somit insbesondere frei von einer diese überdeckenden Kontaktstruktur sein, so dass eine Strahlungsauskopplung über diese, vom ersten Kontakt unbedeckten Teilbereiche nicht durch Absorption in dem ersten Kontakt vermindert wird. Gleichzeitig wird über den ersten Kontakt 7 eine flächige vergleichsweise homogene Strominjektion in die aktive Zone 400 erzielt, da eine Mehrzahl von Kontaktstellen, etwa die mittels der Teilbereiche 71 gebildeten Kontaktstellen, zwischen dem ersten Kontakt und der Halbleiterschichtenfolge hergestellt ist. Da GaN-basierende Halbleitermaterialien gewöhnlich eine vergleichsweise geringe Leitfähigkeit in lateraler Richtung aufweisen, sind die Kontaktstellen des ersten Kontakts für eine homogene Bestromung der aktiven Zone in lateraler Richtung vorzugsweise vergleichsweise eng nebeneinander angeordnet. Eine homogene Bestromung der aktiven Zone kann gegebenenfalls auch durch Einsatz einer Stromaufweitungsschicht, die ein strahlungsdurchlässiges leitfähiges Oxid enthält, erzielt werden.

In den Figuren 10d und 10e sind anhand schematischer Teilaufsichten auf die erste Hauptfläche 6 der Halbleiterschichtenfolge 200 zwei Varianten eines ersten Kontakts 7 dargestellt.

Die Teilbereiche 71 sind jeweils über einen Steg 72 mit dem Zentralbereich 70 verbunden.

In der Variante gemäß Figur 10d verbindet ein gemeinsamer Steg 72, die von dem Steg fingerartig, insbesondere beidseitig des Steges, auslaufenden Teilbereiche 71 elektrisch leitend mit dem Zentralbereich.

In der Variante gemäß Figur 10e ist demgegenüber der Teilbereich 71 als den Zentralbereich 70 umlaufender Rahmen ausgeführt, der mit dem Zentralbereich 70 über eine Mehrzahl von Stegen 72, die vom Zentralbereich ausgehend, insbesondere radial, nach außen verlaufen, elektrisch leitend verbunden.

Die gestrichelten Linien in den Figuren 10d und 10e grenzen jeweils einen für die Ausbildung eines Halbleiterfunktionsbereichs vorgesehenen Bereich der Halbleiterschichtenfolge 200 ein.

Alternativ zu den in Figur 10d und 10e gezeigten Ausführungen des Kontakts kann der erste Kontakt 7 auch als Gitterkontakt, etwa in Form eines regulären Gitters, beispielsweise eines Rechteck- oder Quadratgitters, ausgeführt sein. Verschiedene Teilbereiche 71 können sich demnach an Gitterpunkten des Gitters kreuzen. Hierbei ist bevorzugt ein Gitterpunkt als Zentralbereich 70 mit einer verglichen mit der lateralen Ausdehnung der Teilbereiche 71 größeren lateralen Ausdehnung ausgebildet.

Nachfolgend wird, Figur 10f, der Halbleiterschichtenfolge 200 auf ihrer der Trägerschicht 300 abgewandten Seite, insbesondere seitens der ersten Hauptfläche 6, eine Fensterschicht 170, etwa eine Glasplatte, insbesondere eine Borsilikat-Glasplatte, nachgeordnet.

Bevorzugt wird die Fensterschicht 170 mittels einer haftvermittelnden Schicht 800, etwa BCB enthaltend, auf der Halbleiterschichtenfolge 200, insbesondere dem Waferverbund, befestigt.

Bevorzugt ist sowohl die Fensterschicht 170 als auch die haftvermittelnde Schicht 800 strahlungsdurchlässig bezüglich einer von der aktiven Zone 400 zu empfangenden oder zu erzeugenden Strahlung ausgebildet.

Die haftvermittelnde Schicht kann, beispielsweise in flüssiger Phase, etwa mittels Spincoating, auf den Waferverbund oder die Fensterschicht aufgebracht werden. Nachfolgend wird die Fensterschicht mittels der haftvermittelnden Schicht 800 auf der Halbleiterschichtenfolge befestigt. Die Fensterschicht kann hierzu beispielsweise unter Druckausübung an den mit der haftvermittelnden Schicht versehenen Verbund angedrückt werden. Die haftvermittelnde Schicht 800 zeichnet sich bevorzugt sowohl durch haftvermittelnde Wirkung zur Fensterschicht 170 als auch zur Halbleiterschichtenfolge 200 und/oder dem ersten Kontakt 7 aus. Gegebenenfalls kann die haftvermittelnde Schicht beispielsweise durch ein temperaturgestütztes Verfahren, z.B. durch Erhitzung auf eine Temperatur zwischen 200°C und 300°C, an- oder vollständig ausgehärtet werden. Hierdurch kann die Stabilität der mechanischen Anbindung der Fensterschicht an die Halbleiterschichtenfolge bzw. den Waferverbund erhöht werden.

Die haftvermittelnde Schicht kann eine Dicke von 500 nm oder weniger, vorzugsweise 300 nm oder weniger aufweisen. Eine Dicke von ungefähr 100 nm hat sich als besonders geeignet erwiesen.

Die Fensterschicht 170 kann die Halbleiterschichtenfolge 200 mechanisch derart stabilisieren, dass auf die mechanisch stabilisierende Wirkung der Trägerschicht 300 verzichtet werden kann. Hierzu ist die Fensterschicht zweckmäßigerweise freitragend, insbesondere mit einer geeignet großen Dicke, ausgebildet. Beispielsweise weist die Fensterschicht eine Dicke von 200 µm oder weniger, vorzugsweise von 100 µm oder weniger auf. Die Fensterschicht ist demnach bevorzugt als Stabilisationsschicht ausgeführt.

Aufgrund der nun gegenwärtigen Stabilisationsschicht kann die Trägerschicht 300 nachfolgend abgelöst werden, Figur 10g. Das

Ablösen kann beispielsweise mittels eines Laserliftoff-Verfahrens erfolgen. Ein derartiges Verfahren ist für das Ablösen einer saphirhaltigen Trägerschicht von einer GaN-haltigen Halbleiterschichtenfolge besonders geeignet.

Die Halbleiterschichtenfolge 200 ist aufgrund des Ablösens der gesamten Trägerschicht 300 auf ihrer der Stabilisationsschicht abgewandten Seite, insbesondere seitens der zweiten Hauptfläche 13, vollflächig einer direkten Strukturierung ohne vorheriger Durchdringung der Trägerschicht zugänglich.

Alternativ kann gegebenenfalls die Trägerschicht abgedünnt oder bereichsweise entfernt werden, da auf ihre mechanisch stabilisierende Wirkung verzichtet werden kann. Das Ablösen der gesamten Trägerschicht erleichtert dem gegenüber aber mit Vorteil die Ausbildung dünner optoelektronischer Bauelemente.

In einem weiteren Verfahrensschritt, Figur 10g, wird die Halbleiterschichtenfolge, insbesondere von ihrer der Stabilisationsschicht abgewandten Seite her, derart strukturiert, dass eine Mehrzahl von durch Zwischenräume 20 räumlich voneinander getrennten Halbleiterfunktionsbereichen 2 ausgebildet wird. Eine derartige Strukturierung kann mittels Ätzen, etwa Nass- oder Trockenätzen, gegebenenfalls unter Einsatz einer geeignet ausgebildeten Maske, insbesondere einer Photolackmaske, erfolgen. Die Maske kann hierzu auf der zweiten Hauptfläche 13 angeordnet sein und nach der Strukturierung entfernt werden. Für die Ausbildung vergleichsweise enger Zwischenräume, etwa mit einer lateralen Ausdehnung von 50 µm oder weniger ist Trockenätzen besonders geeignet. Mittels Trockenätzen können Strukturen bis ungefähr 10 µm lateraler Abmessung besonders effizient erzeugt werden. Je enger der Zwischenraum ausgeführt ist, desto geringer ist mit Vorteil der strukturierungsbedingte Verlust an Halbleitermaterial.

Weiterhin wird, bevorzugt in einem gemeinsamen Verfahrensschritt mit dem Ausbilden der Halbleiterfunktionsbereiche 2, in den Halbleiterfunktionsbereichen ein Durchbruch durch deren aktive Zonen 400 erzeugt. Bevorzugt ist der Durchbruch als Aussparung 9 im jeweiligen Halbleiterfunktionsbereich 2 ausgebildet. Mit Vorteil kann das Ausbilden der Durchbrüche und der Halbleiterfunktionsbereiche unter Verwendung einer gemeinsamen Maske erfolgen.

Zweckmäßigerweise wird der Durchbruch durch die aktive Zone derart erzeugt, dass die Aussparung 9 von der zweiten Hauptfläche 13 bis zur ersten Hauptfläche 6 reicht und der erste Kontakt 7, insbesondere dessen Zentralbereich 70, den Durchbruch zumindest teilweise, vorzugsweise vollständig, überdeckt. Gegebenenfalls kann hierbei bis in oder an die der ersten Hauptfläche zugewandte erste Schicht des ersten Kontakts 7 strukturiert werden.

Nach dem Ausbilden des Durchbruchs wird von der der Stabilisationsschicht abgewandten Seite des Verbundes her ein Isolationsmaterial 10 auf den Verbund aufgebracht, Figur 10g. Das Isolationsmaterial kann zum Beispiel Si_3N_4 enthalten oder daraus bestehen. Zum Aufbringen des Isolationsmaterials eignet sich beispielsweise besonders Sputtern oder ein PECVD-Verfahren. Vorzugsweise wird das Isolationsmaterial vollflächig auf die der Stabilisationsschicht abgewandten Seite des Verbundes aufgebracht. Beispielsweise bildet das Isolationsmaterial 10 eine Isolationsschicht, insbesondere einer Dicke von weniger als 500 nm, vorzugsweise von 400 nm oder weniger, aus. Eine Dicke von 330 nm hat sich als besonders vorteilhaft erwiesen. Das Isolationsmaterial 10 kleidet die Wand der Aussparung mit Vorzug im wesentlichen vollständig aus und wirkt an den Flanken des Halbleiterfunktionsbereiches schützend und passivierend bezüglich der dort freiliegenden aktiven Zone 400. Bevorzugt ist im wesentlichen die ganze freiliegende Oberfläche der

Halbleiterfunktionsbereiche 2, insbesondere die gesamte freiliegende Oberfläche des Verbunds, mit dem Isolationsmaterial 10 überzogen.

Hierauf wird das Isolationsmaterial bereichsweise von dem Verbund entfernt, Figur 10h.

Mit Vorzug wird hierbei zumindest ein Teilbereich des ersten Kontakts 7, insbesondere ein Teilbereich des Zentralbereichs 70, der Halbleiterfunktionsbereiche von dem Isolationsmaterial 10 befreit.

Weiterhin kann auch im Bereich der Zwischenräume 20 das Isolationsmaterial 10 bereichsweise derart vom Verbund entfernt werden, dass die haftvermittelnde Schicht 800 im Bereich der Zwischenräume freigelegt wird. Vorzugsweise wird das Isolationsmaterial im Zwischenraum lateral umlaufend um, insbesondere jeweils, den gesamten Halbleiterfunktionsbereich 2 derart entfernt, dass die haftvermittelnde Schicht 800 umlaufend um den jeweiligen Halbleiterfunktionsbereich 2 freigelegt wird. Die seitlichen Flanken des Halbleiterfunktionsbereichs 2 bleiben jedoch mit Vorzug mit Isolationsmaterial 10 bedeckt und in der Folge geschützt.

Bevorzugt wird weiterhin seitens der zweiten Hauptflächen 13 der Halbleiterfunktionsbereiche 2 das Isolationsmaterial 10 bereichsweise derart entfernt, dass die zweite Hauptfläche 13 des jeweiligen Halbleiterfunktionsbereichs 2 in einem Teilbereich freigelegt wird.

Diese Strukturierungen des Isolationsmaterials 10 können beispielsweise mittels Ätzen, insbesondere Nass- oder Trockenätzen, gegebenenfalls in Kombination mit einer geeignet ausgebildeten Maske erfolgen. Trockenätzen ist hierfür besonders geeignet.

Nach dem Entfernen des Isolationsmaterials wird im seitens der zweiten Hauptfläche 13 vom Isolationsmaterial befreiten Bereich des Halbleiterfunktionsbereichs 2 ein zweiter Anschluss 12, beispielsweise ein Metall wie Ti, Pt, Au, Al, Ag oder eine Legierung mit mindestens einem dieser Materialien enthaltend angeordnet, der mit dem Halbleiterfunktionsbereich seitens der zweiten Hauptfläche direkt elektrisch leitend verbunden ist.

Alternativ zur Darstellung in Figur 10, in der der zweite Anschluss einschichtig ausgebildet ist, kann der zweite Anschluss 12 auch mehrschichtig, mit einer Mehrzahl von Einzelschichten, ausgeführt sein.

In einer bevorzugten Ausgestaltung umfasst der zweite Anschluss eine erste Anschlussschicht, die zur effizienten elektrischen Kontaktbildung seitens der zweiten Hauptfläche 13 zum Halbleitermaterial ausgebildet ist, und eine auf der dem Halbleitermaterial, etwa der dem Halbleiterfunktionsbereich 2, gegenüberliegenden Seite der ersten Anschlussschicht angeordnete zweite Anschlussschicht. Die zweite Anschlussschicht kann die erste Anschlussschicht schützen. Wird auf die der ersten Anschlussschicht abgewandte Seite der zweiten Anschlussschicht beispielsweise eine Lotschicht aufgebracht, mittels derer ein Bauelement mit externen Anschlussmitteln verlötet werden kann, so schützt die zweite Anschlussschicht die erste Anschlussschicht mit Vorteil vor einer Schädigung durch das aufgeschmolzene Lot. Die zweite Anschlussschicht kann demnach als Barriere, insbesondere Lotbarriere, ausgeführt sein. Die Gefahr einer Schädigung des elektrischen Kontaktes der ersten Anschlussschicht zum Halbleitermaterial wird in der Folge verringert.

Die erste Anschlussschicht des zweiten Anschlusses kann beispielsweise zwei Teilschichten, etwa eine erste Teilschicht, die seitens des Halbleitermaterials angeordnet

ist und eine zweite Teilschicht, die auf der der ersten Teilschicht gegenüber liegenden Seite des Halbleitermaterials angeordnet ist, umfassen.

Für GaN-basierende Halbleitermaterialien ist eine erste Teilschicht, etwa einer Dicke von 3 nm, aus Ti und eine nachfolgende zweite Teilschicht, etwa einer Dicke von 200 nm, aus Al, besonders geeignet. Eine erste Anschlussschicht welche eine titanhaltige erste Teilschicht und eine aluminiumhaltige zweite Teilschicht aufweist ist weiterhin für die Ausbildung eines effizienten elektrischen Kontaktes zu n-leitenden auf GaN-basierenden Halbleitermaterialien besonders geeignet.

Auch die zweite Anschlussschicht des zweiten Anschlusses kann eine Mehrzahl von Teilschichten aufweisen. Für GaN-basierende Halbleitermaterialien ist eine zweite Anschlussschicht mit drei Teilschichten besonders geeignet. Seitens der ersten Anschlussschicht ist beispielsweise eine, etwa 50 nm dicke, erste Teilschicht aus Ti angeordnet. Auf dieser ersten Teilschicht ist mit Vorzug eine, etwa 100 nm dicke, zweite Teilschicht aus Pt angeordnet, der wiederum eine, etwa 1000 nm dicke, dritte Teilschicht aus Au nachgeordnet ist. Eine derartig ausgebildete zweite Anschlussschicht ist als Lotbarriere besonders geeignet.

Ferner wird im Bereich des Durchbruchs ein Verbindungsleitermaterial 8, beispielsweise ein Metall, etwa Ti, Pt, Au, Al, Ag, Sn oder eine Legierung mit mindestens einem dieser Materialien enthaltend, derart angeordnet, dass das Verbindungsleitermaterial 8 mit dem ersten Kontakt 7 und somit mit der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs 2 elektrisch leitenden verbunden ist. Mit Vorzug ist das Verbindungsleitermaterial mit dem ersten Kontakt in direktem mechanischem Kontakt. Das Verbindungsleitermaterial kann beispielsweise mittels Aufdampfen im Durchbruch angeordnet werden. Als

Verbindungsleitermaterial ist Au besonders geeignet.

Die Aussparung 9 wird mit Vorzug derart mit Verbindungsleitermaterial befüllt, dass die Aussparung vollständig ausgefüllt ist und das Verbindungsleitermaterial seitens der zweiten Hauptfläche 13 einen ersten Anschluss 11 ausbildet, der mit Vorzug eine laterale Ausdehnung aufweist, die größer als die des Durchbruchs ist. Der erste Anschluss und der Verbindungsleiter können somit insbesondere einstückig realisiert sein. Das Verbindungsleitermaterial 8 ist von der aktiven Zone ebenso wie der erste Anschluss von der zweiten Hauptfläche 13 über das Isolationsmaterial 10 elektrisch isoliert, so dass ein Kurzschluss der aktiven Zone über das Verbindungsleitermaterial oder der beiden Anschlüsse über die zweite Hauptfläche bei Inbetriebnahme des Bauelements vermieden wird. Ferner sind der erste und der zweite Anschluss seitens der zweiten Hauptfläche 13 angeordnet und in lateraler Richtung voneinander beabstandet.

Entgegen der Darstellung in Figur 10 kann der über das Verbindungsleitermaterial 8 gebildete Verbindungsleiter und/oder der erste Anschluss 11 auch mehrschichtig ausgeführt sein. Bevorzugt ist der Verbindungsleiter einschichtig ausgeführt und/oder enthält beispielsweise Au.

Seitens der zweiten Hauptfläche 13 kann auf dem Verbindungsleiter ein erster Anschluss 11 angeordnet werden, der eine Mehrzahl von Anschlussschichten, etwa gemäß den obigen Ausführungen zum zweiten Anschluss, umfassen kann. Bevorzugt kann jedoch auf eine zweite Anschlussschicht des ersten Anschlusses verzichtet werden, so dass dem Verbindungsleitermaterial seitens der zweiten Hauptfläche nachgeordnet eine erste Anschlussschicht, die eine erste Teilschicht, etwa aus Ti und eine zweite Teilschicht, etwa aus Al, umfasst, nachgeordnet sein.

Das Verbindungsleitermaterial und/oder die Anschlüsse können beispielsweise mittels eines Lift-Off-Prozesses auf den Verbund aufgebracht werden.

In einem darauf folgenden Verfahrensschritt wird eine Verkapselungsschicht 180 auf den Verbund aufgebracht, Figur 10i. Insbesondere wird die Verkapselungsschicht 180 von der der Stabilisationsschicht abgewandten Seite des Verbundes her auf die Halbleiterfunktionsbereiche aufgebracht. Die Verkapselungsschicht umformt die Halbleiterfunktionsbereiche 2. Insbesondere umgreift die Verkapselungsschicht die Halbleiterfunktionsbereiche mit Vorzug zungenartig.

Mit Vorzug ist die Verkapselungsschicht 180 strahlungsdurchlässig ausgebildet, da sie sich in vertikaler Richtung über den Bereich der aktiven Zone 400 erstreckt und somit in der aktiven Zone zu empfangende oder in dieser zu erzeugende Strahlung in erhöhtem Maße auf die Verkapselungsschicht trifft. Absorptionsverluste in der Verkapselungsschicht 180 können so verringert werden.

Bevorzugt wird die Verkapselungsschicht 180, etwa ein BCB-enthaltend, mittels Spincoating, insbesondere vollflächig, auf den Verbund aufgebracht und gegebenenfalls, etwa durch Temperaturerhöhung, an- oder vorzugsweise vollständig ausgehärtet. Die Verkapselungsschicht bedeckt bevorzugt die gesamte der Stabilisationsschicht abgewandte Seite des Verbundes und ist insbesondere im Bereich der Zwischenräume 20 angeordnet. Weiterhin ist die Verkapselungsschicht 180 mit Vorzug mit der haftvermittelnden Schicht 800 in direktem mechanischen Kontakt.

Um den ersten Anschluss 11 und den zweiten Anschluss 12, die mit der vollflächig aufgetragenen Verkapselungsschicht 180 bedeckt sein können, freizulegen, kann die Verkapselungsschicht im Bereich der Anschlüsse entfernt werden. Das Entfernen kann beispielsweise mittels Ätzen, etwa

Trockenätzen unter Einsatz einer geeignet ausgebildeten Hartmaske, etwa einer metallhaltigen, insbesondere einer aluminiumhaltigen oder aus Aluminium bestehenden, Hartmaske, erfolgen. Als Ätzmittel hierfür ist ein Fluor-basierendes Ätzmittel, etwa Freon, besonders geeignet.

Zur Ausbildung einer geeignet strukturierten Hartmaske für den Trockenätzprozess kann beispielsweise zunächst eine Aluminiumschicht vollflächige auf der der Stabilisationsschicht abgewandte Seite des Verbunds, insbesondere auf der Verkapselungsschicht 180, angeordnet werden. Nachfolgend wird eine Photolackschicht auf die dem Halbleiterfunktionsbereich abgewandte Seite der Hartmaske aufgebracht und über geeignete Belichtung und Entwicklung derart strukturiert, dass die Bereiche in denen die Verkapselungsschicht entfernt werden soll frei von Photolack sind. Nachfolgend kann die Aluminiumschicht in den nicht mit Photolack bedeckten Bereichen, beispielsweise über nasschemisches Ätzen, entfernt werden, wodurch die Hartmaske ausgebildet wird. Hierauf kann mittels Trockenätzen die Verkapselungsschicht in den nicht von der Hartmaskenschicht bedeckten Bereichen entfernt werden. Die Hartmaske wird daraufhin mit Vorzug vom Verbund entfernt.

In den freigelegten Bereichen können auf die Anschlüsse Lotschichten 14 und 15, etwa Au oder Sn oder eine Legierung mit wenigstens einem dieser Materialien, z.B. AuSn, enthaltend, aufgebracht werden, die mit dem jeweiligen Anschluss elektrisch leitend verbunden sind. Die Lotschichten können beispielsweise mittels eines Lift-Off-Prozesses aufgebracht werden.

Nachfolgend kann entlang der Linien 21 in gebrauchsfertige, oberflächenmontierbare und, insbesondere hermetisch, verkapselte optoelektronische Bauelemente vereinzelt werden, die unmittelbar nach dem Vereinzeln aus dem Waferverbund auf einer externen Leiterplatte anschließbar sind. Das

optoelektronische Bauelement ist insbesondere als Dünnschicht-Bauelement ausgeführt und komplett auf Waferlevel im Scheibenverbund (Waferverbund) hergestellt. Auf kostenintensive Einzelbearbeitungsschritte und Drahtbondungen kann mit Vorteil verzichtet werden.

Bei einer bevorzugten Variante der Vereinzelung werden während des Verfahrens Trennfugen erzeugt, die mit Vorzug von der der den Verbund stabilisierenden Schicht, im vorliegenden Ausführungsbeispiel die Fensterschicht 170, gegenüberliegenden Seite des Verbund bis in die stabilisierende Schicht hineinragen. Beispielsweise werden die Trennfugen im Bereich der Zwischenräume 20 und/oder mittels Trockenätzen erzeugt. Im oben beschriebenen Verfahren werden derartige Trennfugen mit Vorzug derart ausgebildet, dass sie durch die Verkapselungsschicht, die Haftvermittlungsschicht bis in die Fensterschicht hineinreichen, diese jedoch nicht vollständig durchdringen. Die stabilisierende Wirkung der Fensterschicht wird mit Vorzug durch die in diese hineinragende Trennfugen nicht beeinträchtigt. Zum Vereinzeln kann die den Verbund stabilisierende Schicht auf der den Halbleiterfunktionsbereichen gegenüberliegenden Seite abgedünnt werden. Wird die stabilisierende Schicht bis zu den Trennfugen abgedünnt, so wird der Waferverbund in optoelektronische Bauelemente vereinzelt bzw. der Waferverbund zerfällt in optoelektronische Bauelemente, da zwischen den einzelnen Bauelementen dann keine mechanische Verbindung mehr besteht. Eine mechanische Verbindung des Waferverbunds wurde nach dem Ausbilden der Trennfugen und vor dem Vereinzeln mit Vorzug im wesentlichen nur durch die stabilisierende Schicht gewährleistet. Nach dem Abdünnen der stabilisierenden Schicht bis zu den Trennfugen fehlt demnach eine mechanische Verbindung des Verbunds und es werden einzelne optoelektronische Bauelemente ausgebildet. Ein derartiges Trennverfahren eines Verbunds in einzelne Bauteile wird auch als "Trennen durch Abdünnen" (dicing by thinning)

bezeichnet. Das Vereinzeln kann insbesondere auf eine Folie erfolgen.

In den Figuren 10j und 10k ist ein derartiges optoelektronisches Bauelement 1 nach dem Vereinzeln in einer Schnittansicht in Figur 10j und einer Aufsicht auf die Lotschichtseite schematisch dargestellt. Figur 10j entspricht einer Schnittansicht entlang der Linie A-A aus Figur 10k.

Die Verkapselung der aktiven Zone 400 des Bauelements wird durch das Teilstück 80, das beim Vereinzeln aus der haftvermittelnde Schicht 80 hervorgeht, und das beim Vereinzeln aus der Verkapselungsschicht 180 hervorgehende Verkapselungselement 18 gebildet. Das beim Vereinzeln aus der Fensterschicht 170 hervorgehende Fenster 17 stabilisiert das Bauelement 1 mit Vorzug mechanisch.

Weiterhin sind in den Figuren 10j und 10k beispielhaft Abmessungen des optoelektronischen Bauteils in μm angegeben. Der Halbleiterfunktionsbereich 2 kann in Aufsicht quadratisch mit einer sich aus Figur 10j ergebenden Kantenlänge von $1000 \mu\text{m}$ ausgeführt sein. Die Höhe des Bauelements beträgt beispielsweise $120 \mu\text{m}$. Nach der Aufsicht in Figur 10k kann die Kantenlänge des gesamten Bauelements, das insbesondere im wesentlichen quadratisch ausgeführt sein kann, $1010 \mu\text{m}$ bis $1050 \mu\text{m}$ betragen. Die Angaben in den Figuren 10j und 10k sind selbstverständlich nicht beschränkend, sondern lediglich als beispielhafte Angaben anzusehen.

Der erste Anschluss, der zweite Anschluss und/oder der Verbindungsleiter kann weiterhin für die vom Bauelement zu erzeugende oder zu empfangende Strahlung reflektierend als Spiegelschicht ausgeführt sein, wodurch die Effizienz des Bauelements vorteilhaft erhöht wird.

Alternativ oder ergänzend zu dem Ausführungsbeispiel gemäß Figur 10 können auch weitergehende Abwandlungen etwa gemäß

den in den vorherigen Ausführungsbeispielen beschriebenen Bauelementen, Verfahren oder Vorrichtungen in einem entsprechend abgewandelten Verfahren gemäß Figur 10 vorgenommen werden.

Figur 11 zeigt ein viertes Ausführungsbeispiel eines erfindungsgemäßen Verfahrens zur Herstellung eines optoelektronischen Bauelements anhand von in den Figuren 11a bis 11g schematisch dargestellten Zwischenschritten.

Zunächst wird ein Waferverbund mit einer auf einer Trägerschicht 300 angeordneten Halbleiterschichtenfolge 200 die eine zur Strahlungserzeugung oder zum Strahlungsempfang vorgesehene aktive Zone 400 aufweist, bereitgestellt, Figur 11a. Beispielsweise ist der Waferverbund gemäß den Ausführungen zu Figur 10 ausgebildet.

Auf der der Trägerschicht 300 abgewandten Seite der Halbleiterschichtenfolge 200 wird eine erste Kontaktschicht 700 aufgebracht, die bevorzugt eine erste Schicht 710 und eine zweite Schicht 720 aufweist (vgl. die Ausführungen zu Figur 10).

In einem nachfolgenden Verfahrensschritt wird die erste Kontaktschicht 700 in eine Mehrzahl von der Zwischenräume 31 räumlich voneinander getrennte Bereiche strukturiert, Figur 11b. Hierzu eignet sich beispielsweise Ätzen und/oder Rückspütern. Während dieser Strukturierung wird insbesondere die der Trägerschicht abgewandte erste Hauptfläche 6 der Halbleiterschichtenfolge 200 im Bereich der Zwischenräume 31 freigelegt. Die Teilbereiche der ersten Kontaktschicht 700 bilden eine Mehrzahl von ersten Kontakten 7 zur Halbleiterschichtenfolge 200 aus. Besonders bevorzugt ist zumindest jedem für die Ausbildung eines Halbleiterfunktionsbereichs vorgesehenen Bereich der Halbleiterschichtenfolge 200 ein erster Kontakt 7 zugeordnet.

Seitens der ersten Hauptfläche 6 ist die Halbleiterschichtenfolge mit Vorzug p-leitend und seitens der der ersten Hauptfläche 6 bezüglich der aktiven Zone 400 gegenüberliegenden zweiten Hauptfläche 13 bevorzugt n-leitend ausgebildet. Die Dicke der p-leitenden Seite, z.B. 0,5 μm , ist mit Vorzug kleiner als die der n-leitenden Seite, z.B. 5 μm .

Nachfolgend wird die Halbleiterschichtenfolge 200, insbesondere in den von der ersten Kontaktschicht 700 befreiten Bereichen, derart strukturiert, dass eine Mehrzahl von nebeneinander auf der Trägerschicht 300 angeordneten Halbleiterfunktionsbereichen 2 ausgebildet wird, Figur 11c. Hierzu eignet sich beispielsweise besonders ein Trockenätzverfahren. Die Halbleiterfunktionsbereiche 2 sind durch Zwischenräume 20 voneinander beabstandet, die sich gegebenenfalls bis in die Trägerschicht 300 erstrecken können.

Nachfolgend, Figur 11d, wird eine Aussparung 32 im ersten Kontakt der Halbleiterfunktionsbereiche ausgebildet. Gegebenfalls kann die Aussparung 32 bereits mit der Ausbildung der Zwischenräume 31 in der ersten Kontaktschicht in einem gemeinsamen Verfahrensschritt, insbesondere unter Benutzung einer gemeinsamen Maske, erfolgen.

Hierauf, Figur 11e, wird ein Durchbruch durch die aktive Zone 400 der Halbleiterfunktionsbereiche 2 erzeugt. Bevorzugt weist im wesentlichen jeder Halbleiterfunktionsbereich zumindest einen Durchbruch auf. Der Durchbruch kann beispielsweise mittels Trockenätzen erzeugt werden. Weiterhin ist der Durchbruch bevorzugt als den Halbleiterfunktionsbereich 2 in vertikaler Richtung nicht vollständig durchdringende Ausnehmung 33 ausgeführt. Der Durchbruch ist somit seitens der zweiten Hauptfläche 13, insbesondere auf der Seite der Trägerschicht 300, in vertikaler Richtung vom Halbleitermaterial des

Halbleiterfunktionsbereichs begrenzt. der Durchbruch kann beispielsweise einen Durchmesser von 10 µm aufweisen.

Nach dem Ausbilden des Durchbruchs wird ein Isolationsmaterial 10 von der Trägerschicht 300 abgewandten Seite der Halbleiterfunktionsbereiche, vorzugsweise vollflächig, auf den Waferverbund aufgebracht. Das Isolationsmaterial kleidet die Wand des Durchbruchs, insbesondere im Bereich der aktiven Zone, vorzugsweise jedoch vollständig, aus.

Nachfolgend wird das Isolationsmaterial bereichsweise von dem Verbund entfernt. Hierzu ist beispielsweise ein Trockenätzverfahren in Kombination mit einer geeigneten Maske besonders geeignet. Bei der Entfernung des Isolationsmaterials wird im Bereich des Durchbruchs, insbesondere am Boden der Ausnehmung, ein Halbleitermaterial des Halbleiterfunktionsbereichs 2 freigelegt, das mit Vorzug auf der Seite der aktiven Zone 400 angeordnet ist, die der Eindringstelle des Durchbruchs in den Halbleiterfunktionsbereich 2 gegenüber liegt.

Weiterhin wird bevorzugt das Isolationsmaterial im Bereich der Zwischenräume bereichsweise entfernt. Hierbei kann die Trägerschicht 300 freigelegt werden. Besonders bevorzugt verbleibt das Isolationsmaterial 10 an den Flanken der Halbleiterfunktionsbereiche, so dass diese durch das Isolationsmaterial geschützt sind.

Ferner wird das Isolationsmaterial 10 von dem ersten Kontakt 7 in einem Anschlussbereich entfernt, der vorzugsweise von dem Durchbruch lateral beabstandet ist.

Hierauf wird ein Verbindungsleitermaterial 8 in der Ausnehmung 33 angeordnet. Das Verbindungsleitermaterial 8 tritt mit dem Halbleiterfunktionsbereich, insbesondere am Boden der Ausnehmung, in dem Bereich des Durchbruchs, in dem

das Isolationsmaterial 10 entfernt wurde, in leitenden Kontakt. Von der aktiven Zone 400 und der ersten Hauptfläche 6 ist das Verbindungsleitermaterial elektrisch isoliert. Die Ausnehmung wird mit Vorzug derart mit dem Verbindungsleitermaterial 8 befüllt, dass das Verbindungsleitermaterial die Ausnehmung im wesentlichen vollständig ausfüllt und auf der dem Halbleiterfunktionsbereich abgewandten Seite des Isolationsmaterials 10 auf der ersten Hauptfläche 6 des Halbleiterfunktionsbereichs angeordnet ist. Die laterale Ausdehnung des Verbindungsleitermaterials ist seitens der ersten Hauptfläche bevorzugt größer als die laterale Ausdehnung des Durchbruchs.

Nachfolgend wird von der der den Verbund mechanisch stabilisierenden Trägerschicht 300 abgewandten Seite des Verbundes her ein weiteres Isolationsmaterial 10a, vorzugsweise vollflächig, auf den Verbund aufgebracht. Das Isolationsmaterial 10a wird nachfolgend mit Vorzug derart bereichsweise entfernt, dass der erste Kontakt 7, insbesondere im Anschlussbereich, in dem das Isolationsmaterial 10 bereits zuvor entfernt wurde, wieder freigelegt wird. Weiterhin wird das Isolationsmaterial 10a vom Verbindungsleiter entfernt, so dass dieser einer weiteren Prozessierung zugänglich ist.

Vorzugsweise erstreckt sich das weitere Isolationsmaterial 10a in vertikaler Richtung am Rand des Verbindungsleitermaterials. Bevorzugt ist das weitere Isolationsmaterial 10a mit dem Isolationsmaterial 10 im Bereich des Verbindungsleiters in direktem mechanischem Kontakt.

Daraufhin werden ein erster Anschluss 11 und ein zweiter Anschluss 12 derart auf die Halbleiterfunktionsbereiche 2 des Verbundes aufgebracht, dass der erste Anschluss 11 im Anschlussbereich mit dem ersten Kontakt 7 und der zweite

Anschluss 12 mit dem Verbindungsleitermaterial 8, insbesondere direkt, elektrisch leitend verbunden ist, Figur 11f. Mit Vorzug ist lediglich der Teilbereich der ersten Kontaktschicht, der zur Kontaktierung mit dem ersten Anschluss 11 vorgesehen ist frei von Isolationsmaterialien 10 und/oder 10a. Der verbleibende Bereich des ersten Kontakts 7 kann mit Isolationsmaterial 10 und/oder 10a bedeckt sein. Der zweite Anschluss 12 kann demnach mit Vorzug verglichen mit dem Verbindungsleiter seitens der ersten Hauptfläche 6 großflächiger ausgebildet werden und ist mittels des Isolationsmaterials 10 und/oder 10a elektrisch vom ersten Kontakt 7 bzw. dem ersten Anschluss 11 isoliert. Insbesondere kann so eine bahnenartige Anschlussstruktur des ersten und/oder zweiten Anschlusses 12 realisiert werden, ohne die Gefahr eines Kurzschlusses maßgeblich zu erhöhen.

Nachfolgend wird eine Umhüllung 4 von der der Trägerschicht 300 abgewandten Seite des Verbundes her auf den Verbund aufgebracht. Beispielsweise wird die Umhüllung aufgeschleudert und/oder enthält BCB. Gegebenenfalls kann die Umhüllung nach dem Aufbringen etwa mittels Erhitzen, insbesondere in einem Ofen, ausgehärtet werden. Bevorzugt überdeckt die Umhüllung 4 den Verbund, besonders bevorzugt vollständig.

Nachfolgend kann die Umhüllung 4 derart strukturiert werden, dass der erste Anschluss 11 und der zweite Anschluss 12 freigelegt werden, Figur 11g.

Hierzu kann beispielsweise gemäß der im Zusammenhang mit Figur 10 beschriebenen Strukturierung der dortigen Verkapselungsschicht 180 vorgegangen werden.

Weiterhin werden bevorzugt Trennfugen 34 ausgebildet, die sich von der der Trägerschicht abgewandten Seite der Umhüllung 4 bis in die den Verbund stabilisierende Trägerschicht 300 hinein erstrecken. Die Trägerschicht wird

jedoch mit Vorzug nicht vollständig von den Trennfugen durchdrungen. Insbesondere gewährleistet die Trägerschicht bevorzugt nach wie vor die mechanische Stabilität des Verbundes. Zweckmäßigerweise werden die Trennfugen 34 in einem gemeinsamen Verfahrensschritt, insbesondere unter Verwendung einer gemeinsamen Maske, mit dem Freilegen des ersten und zweiten Anschlusses erzeugt.

Auf den ersten Anschluss 11 und den zweiten Anschluss 12 werden im weiteren Verlauf Lotschichten 14 und 15 aufgebracht.

Nachfolgend kann die Trägerschicht 300 von ihrer den Halbleiterfunktionsbereichen 2 abgewandten Seite her bis zu den Trennfugen 34 oder in diese hinein, z.B. bis zur gestrichelten Linie aus Figur 11g, abgedünnt werden, wodurch eine Vereinzelung des Verbundes in optoelektronische Bauelemente bewirkt wird. Die Trennfugen sind hierzu vorzugsweise umlaufend um die Halbleiterfunktionsbereiche 2 angeordnet.

Gegebenenfalls kann das Vereinzeln auch durch Sägen oder Brechen erfolgen.

Bevorzugt ist die Trägerschicht 300 für die in der aktiven Zone 400 zu erzeugende oder von dieser zu empfangenden Strahlung durchlässig. Saphir beispielsweise ist kostengünstig und strahlungsdurchlässig, insbesondere für mittels GaN-basierender Halbleiter erzeugte Strahlung. Strahlung kann demnach über die Trägerschicht bzw. ein aus dieser beim Vereinzeln gebildetes Trägerschichtstück des Bauelements in das Bauelement ein- oder aus diesem ausgekoppelt werden.

Mit besonderem Vorteil kann der erste Kontakt, der erste Anschluss, der zweite Anschluss und/oder das Verbindungsleitermaterial reflektierend für in der aktiven

Zone erzeugte oder von dieser empfangene Strahlung ausgeführt sein. Hierdurch kann die Effizienz des optoelektronischen Bauelements weitergehend erhöht werden. Die genannten Elemente, insbesondere der erste Kontakt, können somit als Spiegelschicht ausgeführt sein.

Die Isolationsmaterialien und/oder die Umhüllung sind bevorzugt strahlungsdurchlässig.

In dem im Zusammenhang mit Figur 11 beschriebenen Verfahren ist eine Entfernung der Trägerschicht 300 nicht notwendigerweise erforderlich, so dass auf einen Verfahrensschritt zur Entfernung der Trägerschicht verzichtet werden kann. Mit Vorteil ist das Verfahren ohne Entfernen der Trägerschicht aufgrund der geringeren Anzahl an Verfahrensschritten gegenüber einem Verfahren bei dem die Trägerschicht entfernt wird kostengünstiger.

Alternativ oder ergänzend zu dem Ausführungsbeispiel gemäß Figur 11 können auch weitergehende Abwandlungen etwa gemäß den in den vorherigen Ausführungsbeispielen beschriebenen Bauelementen, Verfahren oder Vorrichtungen in einem entsprechend abgewandelten Verfahren gemäß Figur 11 vorgenommen werden.

Die vorliegende Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung DE 10 2004 008 853.5 vom 20. Februar 2004, deren gesamter Offenbarungsgehalt hiermit explizit durch Rückbezug in die vorliegende Patentanmeldung aufgenommen wird.

Die Erfindung ist nicht durch die Beschreibung der Erfindung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den

Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Patentansprüche

1. Optoelektronisches Bauelement (1) umfassend einen Halbleiterfunktionsbereich (2) mit einer aktiven Zone (400) und einer lateralen Hauptstreckungsrichtung, dadurch gekennzeichnet, dass der Halbleiterfunktionsbereich zumindest einen Durchbruch (9, 27, 29) durch die aktive Zone aufweist und im Bereich des Durchbruchs ein Verbindungsleitermaterial (8) angeordnet ist, das von der aktiven Zone zumindest in einem Teilbereich des Durchbruchs elektrisch isoliert ist.

2. Optoelektronisches Bauelement (1) umfassend einen Halbleiterfunktionsbereich (2) mit einer aktiven Zone (400) und einer lateralen Hauptstreckungsrichtung, dadurch gekennzeichnet, dass der Halbleiterfunktionsbereich eine laterale, die aktive Zone begrenzende Seitenfläche (26) aufweist und der Seitenfläche in lateraler Richtung nachgeordnet ein Verbindungsleitermaterial (8) angeordnet ist, das von der aktiven Zone zumindest in einem Teilbereich der Seitenfläche elektrisch isoliert ist.

3. Optoelektronisches Bauelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass das Verbindungsleitermaterial (8) zumindest teilweise durch ein Isolationsmaterial (10) elektrisch von der aktiven Zone (400) isoliert ist.

4. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Durchbruch als Vertiefung (27) in lateraler Richtung ausgebildet ist bzw. die Seitenfläche (26) eine Vertiefung in lateraler Richtung aufweist.

5. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das Isolationsmaterial (10) den Durchbruch (9, 27, 29) zumindest teilweise auskleidet bzw. zumindest teilweise an der Seitenfläche (26) angeordnet ist.

6. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass sich der Durchbruch (9, 27, 29) in vertikaler Richtung durch den gesamten Halbleiterfunktionsbereich (2) erstreckt.

7. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Halbleiterfunktionsbereich (2) eine erste Hauptfläche (6) und eine der ersten Hauptfläche bezüglich der aktiven Zone (400) gegenüberliegende zweite Hauptfläche (13) aufweist und der Halbleiterfunktionsbereich seitens der ersten Hauptfläche mit dem Verbindungsleitermaterial (8) elektrisch leitend verbunden ist.

8. Optoelektronisches Bauelement nach Anspruch 7, dadurch gekennzeichnet, dass das Verbindungsleitermaterial (8) elektrisch von der zweiten Hauptfläche (13) des Halbleiterfunktionsbereichs (2) isoliert ist.

9. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass eine laterale Abmessung des Durchbruchs (9, 27, 29) 100 μm , vorzugsweise 50 μm , oder weniger beträgt.

10. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass

der Halbleiterfunktionsbereich (2) zumindest teilweise von einer Umhüllung (4) umformt ist.

11. Optoelektronisches Bauelement nach Anspruch 10, dadurch gekennzeichnet, dass die Umhüllung (4) für eine von der aktiven Zone (400) zu erzeugende oder zu empfangende Strahlung durchlässig ist.

12. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die aktive Zone (400) von einer Verkapselung (16) umgeben ist, die im wesentlichen hermetisch dicht ist.

13. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Halbleiterfunktionsbereich (2) auf einem Träger (3) angeordnet ist.

14. Optoelektronisches Bauelement nach Anspruch 13, dadurch gekennzeichnet, dass sich das Verbindungsleitermaterial (8) bis zu einer dem Halbleiterfunktionsbereich gegenüberliegenden Seite des Trägers erstreckt.

15. Optoelektronisches Bauelement nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das Bauelement (1) im Waferverbund (300, 200) realisierbar ist.

16. Vorrichtung mit einer Mehrzahl von optoelektronischen Bauelementen nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Halbleiterfunktionsbereiche (2) zumindest teilweise in

lateralen Richtung nebeneinander angeordnet sind.

17. Vorrichtung nach Anspruch 16 unter mittelbarem oder unmittelbarem Rückbezug auf Anspruch 10, dadurch gekennzeichnet, dass die Umhüllung (4) einstückig ausgebildet ist und die Halbleiterfunktionsbereiche zumindest teilweise umformt.

18. Vorrichtung nach Anspruch 16 oder 17, dadurch gekennzeichnet, dass die Halbleiterfunktionsbereiche (2) von einer Stabilisationsschicht (4, 18) mechanisch stabilisiert werden.

19. Vorrichtung nach Anspruch 18, dadurch gekennzeichnet, dass die Umhüllung (4) als Stabilisationsschicht (500) ausgebildet ist oder Teil der Stabilisationsschicht ist.

20. Vorrichtung nach einem der Ansprüche 16 bis 19, dadurch gekennzeichnet, dass die Vorrichtung im Waferverbund realisierbar ist.

21. Verfahren zur Herstellung eines optoelektronischen Bauelements, gekennzeichnet durch die Schritte,
a) Bereitstellen eines Waferverbunds, der eine auf einer Trägerschicht (300) angeordnete Halbleiterschichtenfolge (200) mit einer aktiven Zone (400) und einer lateralen Haupterstreckungsrichtung umfasst;
b) Strukturieren der Halbleiterschichtenfolge derart, dass zumindest ein Durchbruch (9, 27, 29) durch die aktive Zone entsteht bzw. zumindest eine laterale, die aktive Zone in lateraler Richtung begrenzende Seitenfläche (26) ausgebildet wird;
c) Anordnen eines Verbindungsleitermaterials (8) im Bereich des Durchbruchs bzw. der Seitenfläche derart, dass die aktive Zone zumindest in einem Teilbereich des Durchbruchs bzw. der

Seitenfläche elektrisch vom Verbindungsleitermaterial isoliert ist;

d) Vereinzeln in optoelektronische Bauelemente (1), deren elektrische Kontaktierung zumindest teilweise über das Verbindungsleitermaterial erfolgt.

22. Verfahren nach Anspruch 21, dadurch gekennzeichnet, dass die aktive Zone (400) über ein Isolationsmaterial (10) von dem Verbindungsleitermaterial (8) elektrisch isoliert wird.

23. Verfahren nach Anspruch 21 oder 22, dadurch gekennzeichnet, dass das Isolationsmaterial (10) im Bereich des Durchbruchs (9, 27, 29) bzw. der Seitenfläche (26) angeordnet ist.

24. Verfahren nach einem der Ansprüche 21 bis 23, dadurch gekennzeichnet, dass zumindest eine Vertiefung (27), die die Halbleiterschichtenfolge (200) in lateraler Richtung aufweist, den Durchbruch zumindest teilweise umschließt bzw. der Durchbruch als Vertiefung der Halbleiterschichtenfolge in lateraler Richtung ausgebildet ist.

25. Verfahren nach einem der Ansprüche 21 bis 24, dadurch gekennzeichnet, dass eine Wand des Durchbruchs (9, 27, 29) zumindest teilweise mit dem Isolationsmaterial ausgekleidet ist bzw. das Isolationsmaterial zumindest teilweise an der Seitenfläche (26) angeordnet ist.

26. Verfahren nach einem der Ansprüche 21 bis 25, dadurch gekennzeichnet, dass sich der Durchbruch (9, 27, 29) in vertikaler Richtung durch die gesamte Halbleiterschichtenfolge (200) erstreckt.

27. Verfahren nach einem der Ansprüche 21 bis 26, dadurch gekennzeichnet, dass der Durchbruch als Aussparung (9) der Halbleiterschichtenfolge (200) ausgebildet ist.
28. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Halbleiterschichtenfolge (200) derart strukturiert wird, dass eine Mehrzahl von Halbleiterfunktionsbereichen (2) entsteht.
29. Verfahren nach Anspruch 28, dadurch gekennzeichnet, dass die Halbleiterfunktionsbereiche (2) durch Zwischenräume (20) räumlich voneinander getrennt sind.
30. Verfahren nach Anspruch 28 oder 29, dadurch gekennzeichnet, dass eine Mehrzahl von Durchbrüchen (9, 27, 29) durch die aktive Zone (400) erzeugt wird und eine Mehrzahl von Halbleiterfunktionsbereichen (2) zumindest einen Durchbruch durch die aktive Zone aufweist.
31. Verfahren nach einem der Ansprüche 28 bis 30, dadurch gekennzeichnet, dass eine Mehrzahl von Halbleiterfunktionsbereichen (2) jeweils zumindest eine Vertiefung (27) in lateraler Richtung aufweist, die den Durchbruch zumindest teilweise umschließt bzw. bei einer Mehrzahl der Halbleiterfunktionsbereiche der Durchbruch als Vertiefung des jeweiligen Halbleiterfunktionsbereichs in lateraler Richtung ausgebildet ist.
32. Verfahren nach einem der Ansprüche 28 bis 31, dadurch gekennzeichnet, dass eine Mehrzahl der Halbleiterfunktionsbereiche (2) jeweils zumindest eine laterale, die aktive Zone (400) des

entsprechenden Halbleiterfunktionsbereichs begrenzende Seitenfläche (26) aufweist.

33. Verfahren nach Anspruch 32, dadurch gekennzeichnet, dass die Seitenfläche (26) den entsprechenden Halbleiterfunktionsbereich (2) in lateraler Richtung begrenzt.

34. Verfahren nach einem der Ansprüche 28 bis 33, dadurch gekennzeichnet, dass der Seitenfläche (26) in lateraler Richtung nachgeordnet das Verbindungsleitermaterial (8) angeordnet ist, das von der aktiven Zone (400) des Halbleiterfunktionsbereichs (2) zumindest in einem Teilbereich der die aktive Zone des Halbleiterfunktionsbereichs begrenzenden Seitenfläche elektrisch isoliert ist.

35. Verfahren nach einem der Ansprüche 21 bis 34, dadurch gekennzeichnet, dass ein erster elektrischer Kontakt (7) auf die der Trägerschicht (300) abgewandte Seite der Halbleiterschichtenfolge (200) bzw. der Halbleiterfunktionsbereiche (2) aufgebracht wird.

36. Verfahren nach Anspruch 35, dadurch gekennzeichnet, dass das Verbindungsleitermaterial (8) im Bereich des Durchbruchs (9,27,29) bzw. der Seitenfläche (26) derart angeordnet wird, dass eine elektrisch leitende Verbindung zwischen dem Verbindungsleitermaterial und dem ersten Kontakt (7) ausgebildet wird.

37. Verfahren nach einem der Ansprüche 35 oder 36, dadurch gekennzeichnet, dass der Durchbruch (9,27,29) bzw. die Seitenfläche (26) derart ausgebildet wird, dass der erste Kontakt (7) von der dem ersten Kontakt gegenüberliegenden Seite der

Halbleiterschichtenfolge (200) bzw. des Halbleiterfunktionsbereichs (2) her elektrisch anschließbar ist.

38. Verfahren nach einem der Ansprüche 21 bis 37, dadurch gekennzeichnet, dass der Halbleiterschichtenfolge (200) oder den Halbleiterfunktionsbereichen (2) auf der der Trägerschicht (300) abgewandten Seite eine Stabilisationsschicht (4, 170, 500) nachgeordnet wird.

39. Verfahren nach Anspruch 38, dadurch gekennzeichnet, dass die Stabilisationsschicht (4, 170, 500) auf die Halbleiterschichtenfolge (200) oder die Halbleiterfunktionsbereiche (2) aufgebracht wird.

40. Verfahren nach Anspruch 38 oder 39, dadurch gekennzeichnet, dass die Stabilisationsschicht (4,170,500) der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen vor dem Ausbilden des Durchbruchs (9,27,29) bzw. der Seitenfläche (26) nachgeordnet wird.

41. Verfahren nach einem der Ansprüche 38 bis 40, dadurch gekennzeichnet, dass der Durchbruch (9,27,29) bzw. die Seitenfläche (26) von der der Stabilisationsschicht (4,170,500) gegenüberliegenden Seite her in der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen (2) ausgebildet wird.

42. Verfahren nach einem der Ansprüche 21 bis 41, dadurch gekennzeichnet, dass der Durchbruch (9,27,29) bzw. die Seitenfläche (26) von der der Trägerschicht gegenüberliegenden Seite her in der Halbleiterschichtenfolge (200) bzw. den

Halbleiterfunktionsbereichen (2) ausgebildet wird.

43. Verfahren nach einem der Ansprüche 38, 39, 41 oder 42, dadurch gekennzeichnet, dass die Stabilisationsschicht (4,170,500) der Halbleiterschichtenfolge (200) bzw. den Halbleiterfunktionsbereichen (2) nach dem Ausbilden des Durchbruchs (9,27,29) bzw. der Seitenfläche nachgeordnet wird.

44. Verfahren nach einem der Ansprüche 38 bis 43, dadurch gekennzeichnet, dass die Stabilisationsschicht (4, 170, 500) die Halbleiterfunktionsbereiche (2) zumindest teilweise umformt.

45. Verfahren nach einem der Ansprüche 38 bis 44, dadurch gekennzeichnet, dass die Stabilisationsschicht (4, 170, 500) freitragend ist.

46. Verfahren nach einem der Ansprüche 38 bis 45, dadurch gekennzeichnet, dass die Stabilisationsschicht (4, 170, 500) für eine von der aktiven Zone (400) zu erzeugende oder zu empfangende Strahlung durchlässig ist.

47. Verfahren nach einem der Ansprüche 38 bis 46, dadurch gekennzeichnet, dass die Stabilisationsschicht (4, 170, 500) zumindest teilweise durch Spincoating vorgesehen wird.

48. Verfahren nach einem der Ansprüche 38 bis 47, dadurch gekennzeichnet, dass die Stabilisationsschicht (4, 170, 500) zumindest teilweise durch Aufdampfen vorgesehen wird.

49. Verfahren nach einem der Ansprüche 38 bis 48, dadurch gekennzeichnet, dass

die Stabilisationsschicht (4, 170, 500) der Halbleiterschichtenfolge (200) oder den Halbleiterfunktionsbereichen (2) über eine haftvermittelnde Schicht (4) nachgeordnet wird.

50. Verfahren nach einem der Ansprüche 38 bis 49, dadurch gekennzeichnet, dass die Stabilisationsschicht (4, 170, 500) die Halbleiterschichtenfolge (200) oder die Struktur mit den Halbleiterfunktionsbereichen (2) mechanisch stabilisiert.

51. Verfahren nach einem der Ansprüche 21 bis 50, dadurch gekennzeichnet, dass die Trägerschicht (300) zumindest teilweise abgedünnt oder entfernt wird.

52. Verfahren nach Anspruch 51, dadurch gekennzeichnet, dass die Halbleiterschichtenfolge nach dem Abdünnen oder dem Entfernen der Trägerschicht in eine Mehrzahl von Halbleiterfunktionsbereichen strukturiert wird.

53. Verfahren nach einem der Ansprüche 21 bis 52, dadurch gekennzeichnet, dass die Trägerschicht (300) entsprechend der Anordnung der Halbleiterfunktionsbereiche (2) strukturiert wird, so dass Trägerschichtbereiche entstehen, die zumindest teilweise einen Träger (3) des Halbleiterfunktionsbereichs (2) des optoelektronischen Bauelements (1) bilden.

54. Verfahren nach einem der Ansprüche 21 bis 53, dadurch gekennzeichnet, dass die Trägerschicht zumindest in einem Teilbereich entfernt wird und der Durchbruch bzw. die Seitenfläche von der der Stabilisationsschicht abgewandten Seite her in der Halbleiterschichtenfolge bzw. den Halbleiterfunktionsbereichen ausgebildet wird.

55. Verfahren nach einem der Ansprüche 21 bis 54, dadurch gekennzeichnet, dass das optoelektronische Bauelement (1) eine Verkapselung (16) aufweist, die den Halbleiterfunktionsbereich (2) im wesentlichen hermetisch dicht umgibt.

56. Verfahren nach einem der Ansprüche 38 bis 55, dadurch gekennzeichnet, dass das optoelektronische Bauelement eine Umhüllung (4) aufweist, die den Halbleiterfunktionsbereich (2) zumindest teilweise umhüllt oder umformt und die Umhüllung beim Vereinzeln zumindest teilweise aus der Stabilisationsschicht (4, 170, 500) hervorgeht.

57. Verfahren nach den Ansprüchen 55 und 56, dadurch gekennzeichnet, dass die Verkapselung (16) die Umhüllung (4) und zumindest ein weiteres Verkapselungselement (18) umfasst.

58. Verfahren nach einem der Ansprüche 21 bis 48, dadurch gekennzeichnet, dass das Verfahren im Waferverbund durchgeführt wird.

FIG 1

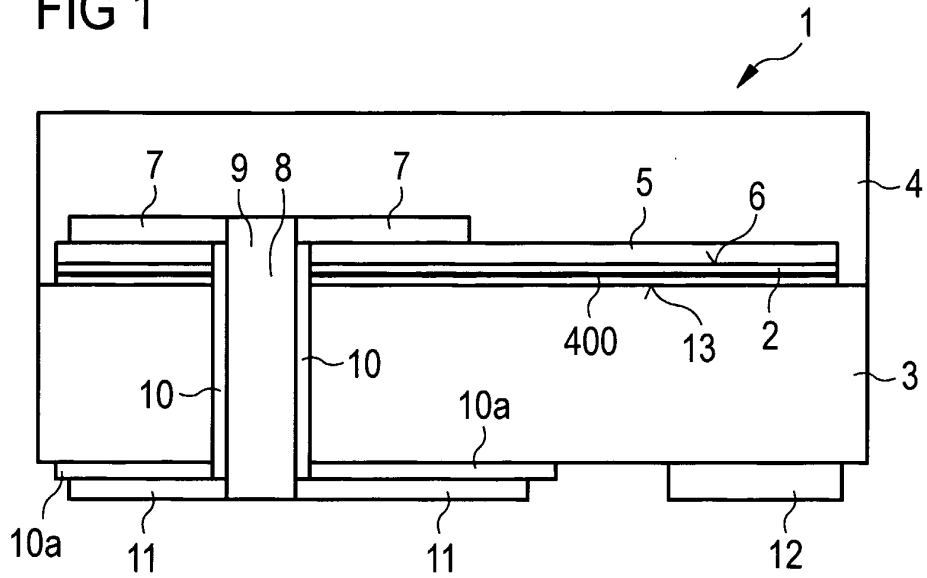


FIG 2

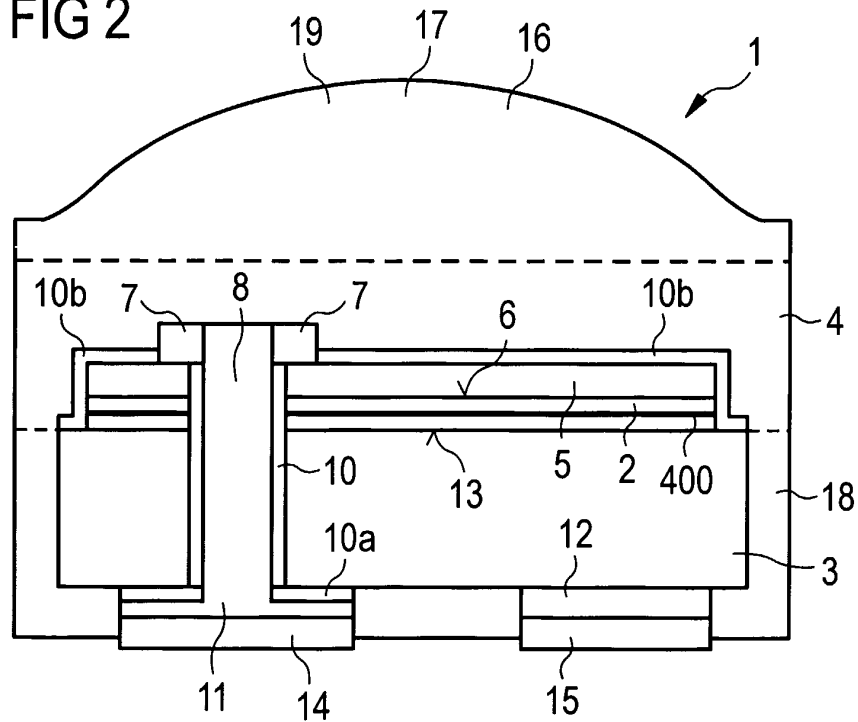


FIG 3

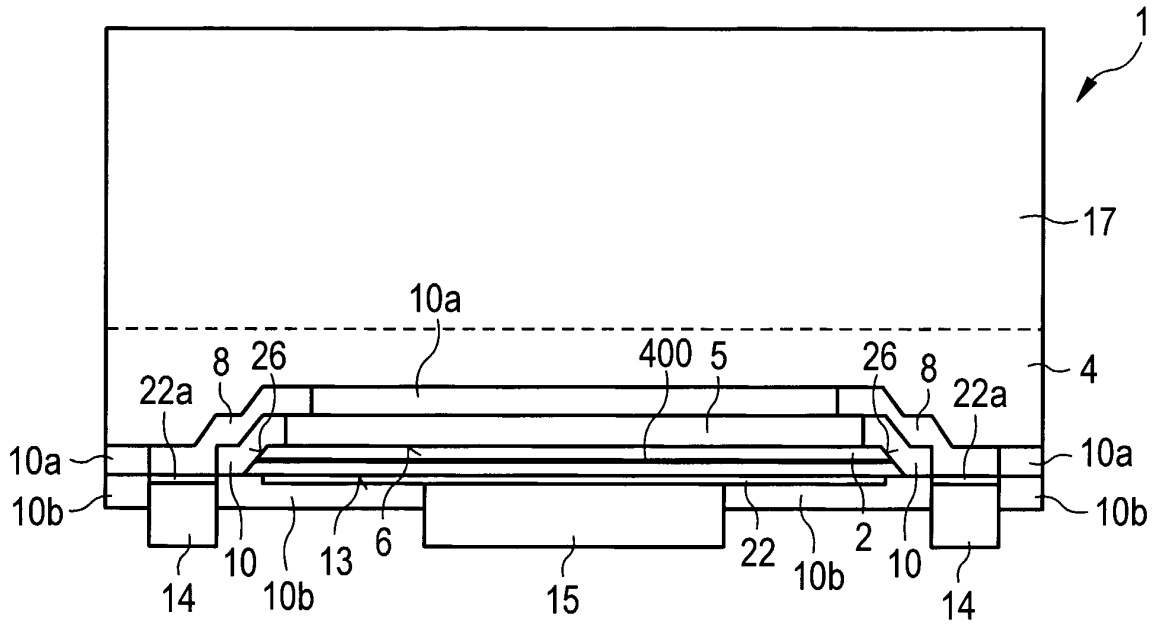


FIG 4A

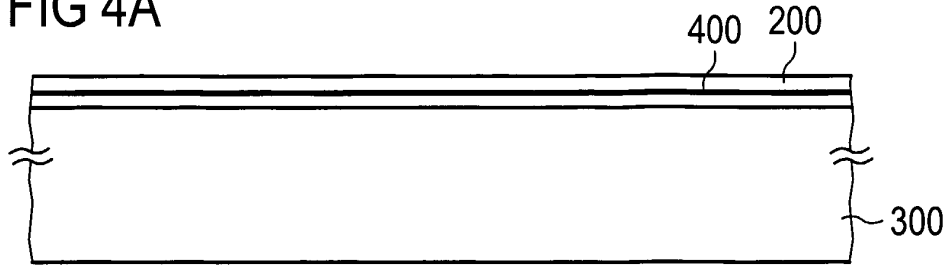


FIG 4B

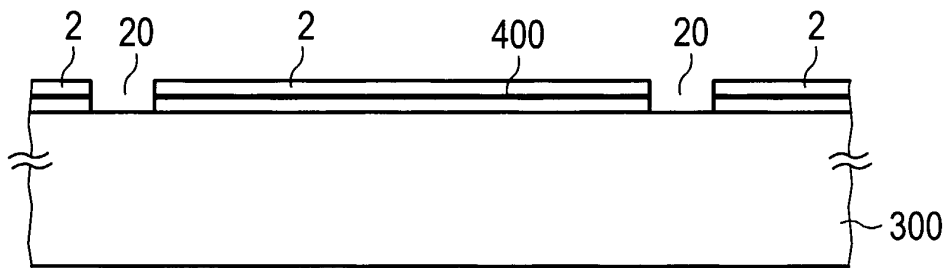


FIG 4C

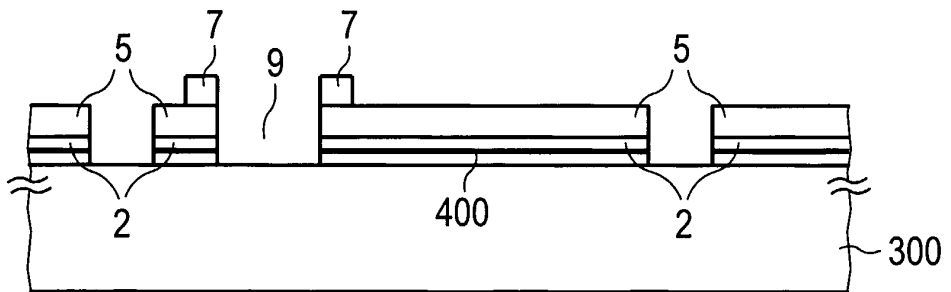


FIG 4D

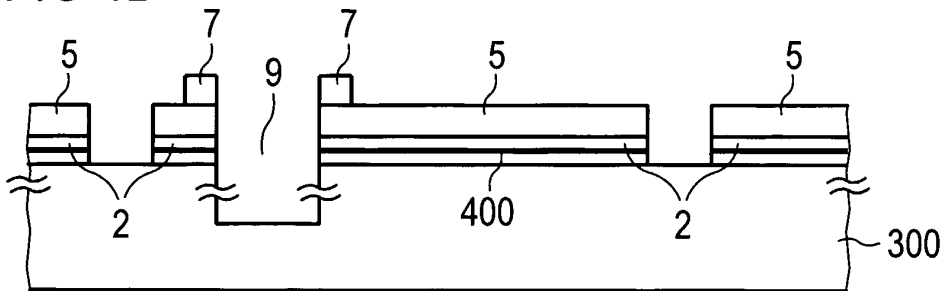


FIG 4E

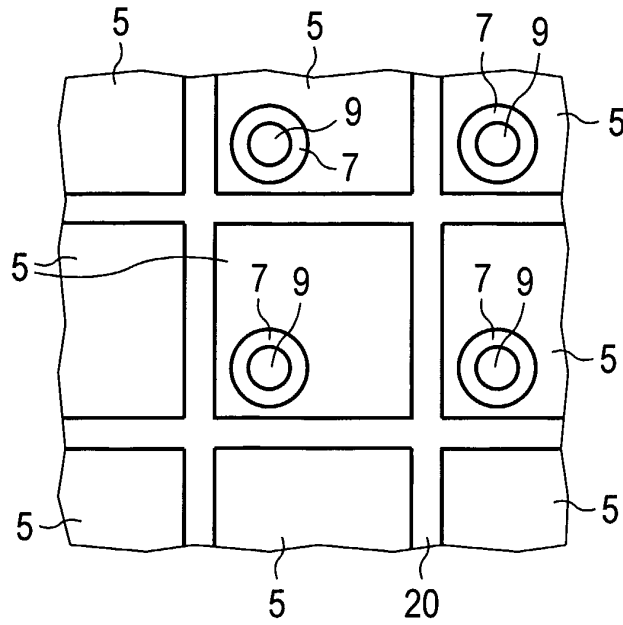


FIG 4F

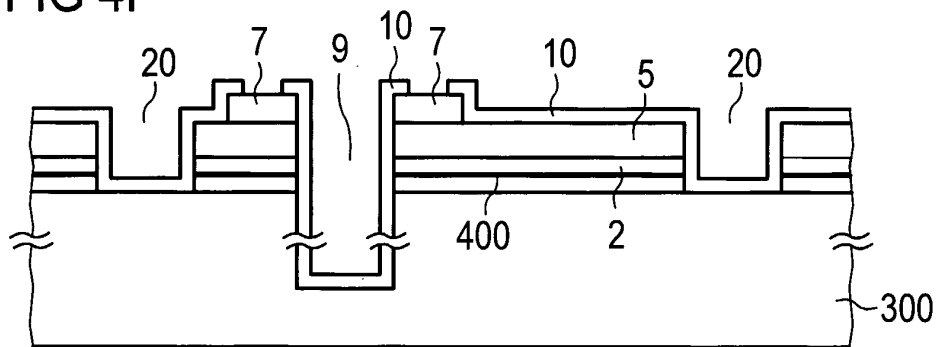


FIG 4G

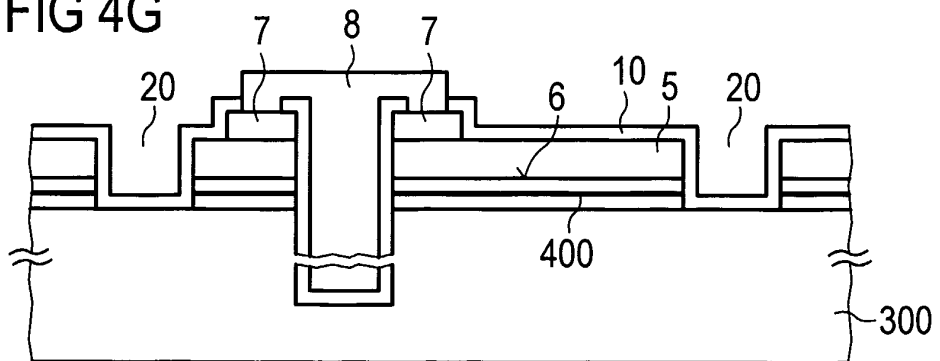


FIG 4H

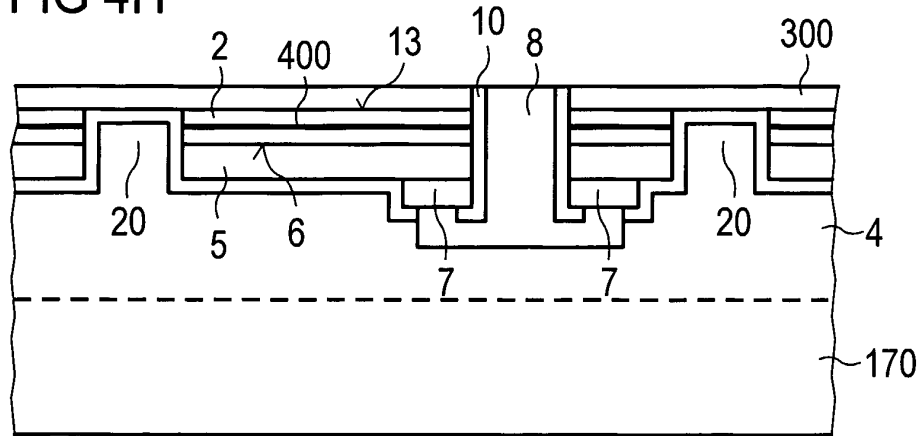
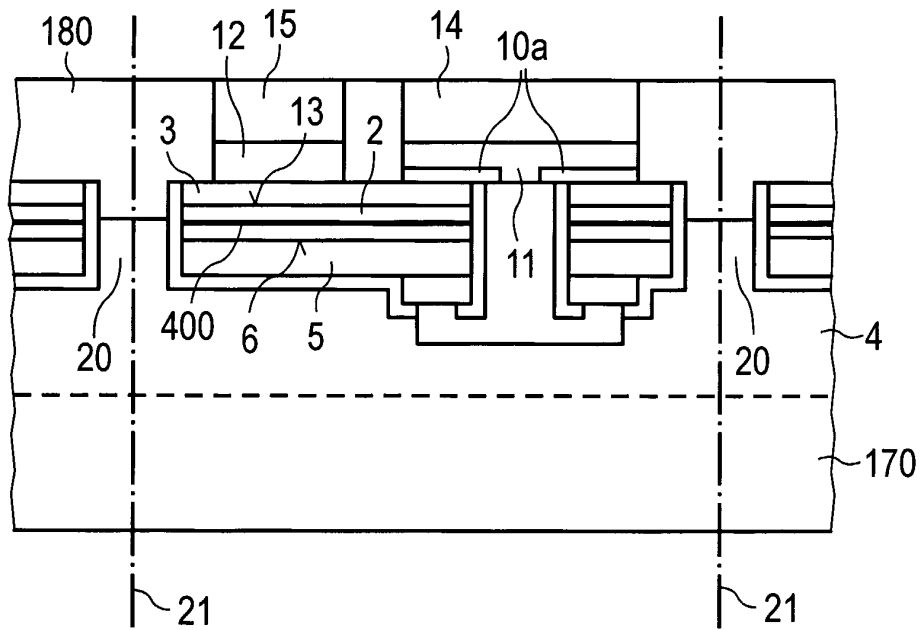


FIG 4I



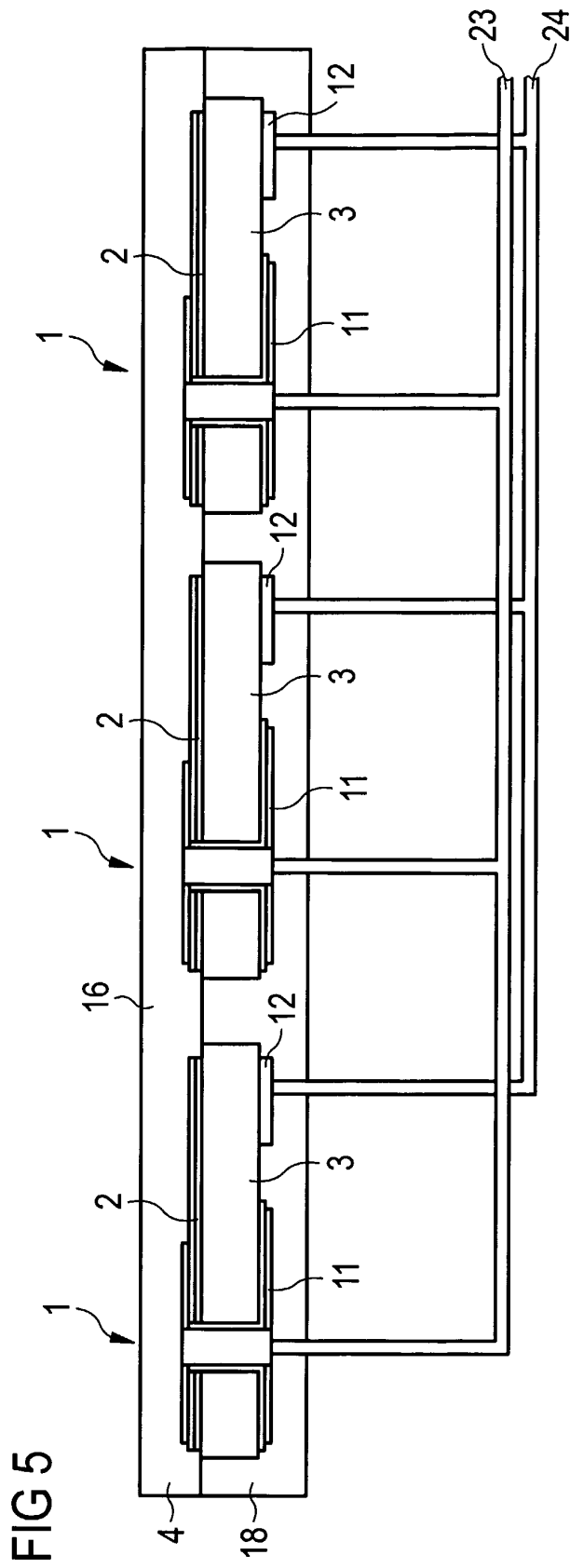


FIG 6A

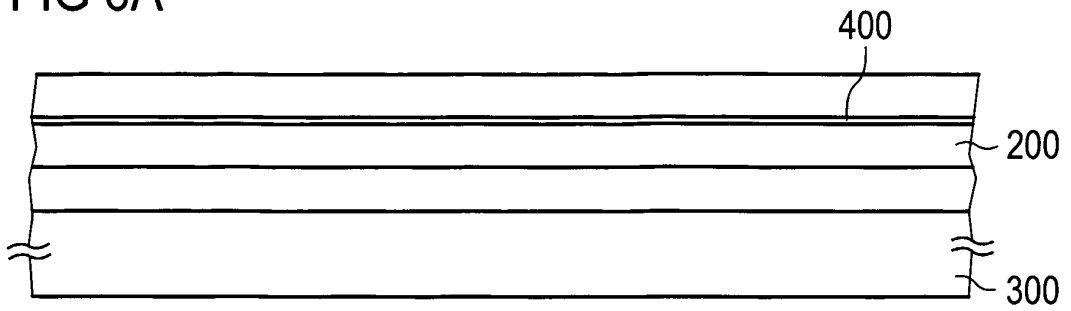


FIG 6B

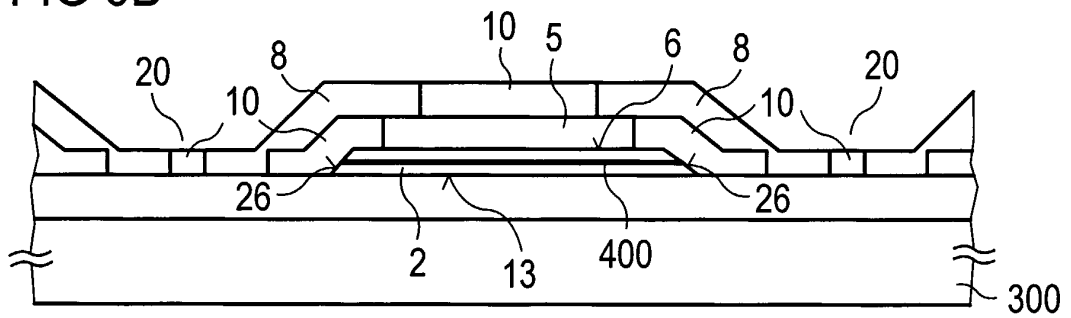


FIG 6C

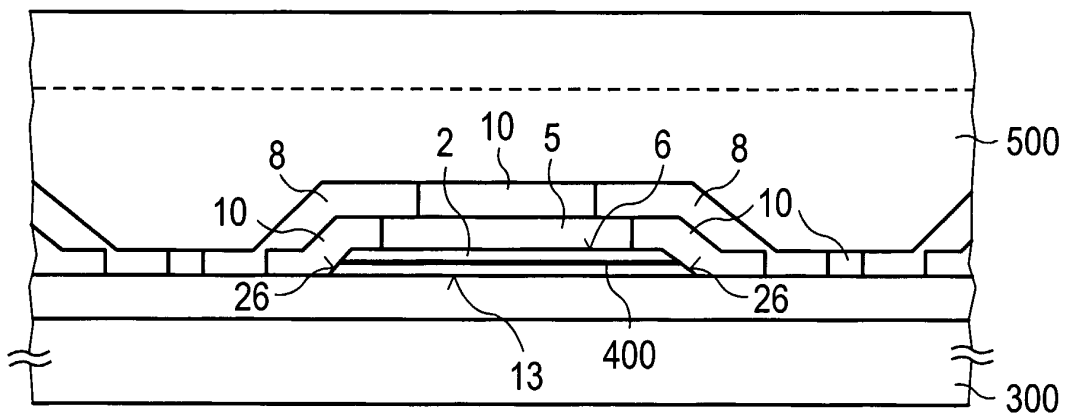


FIG 6D

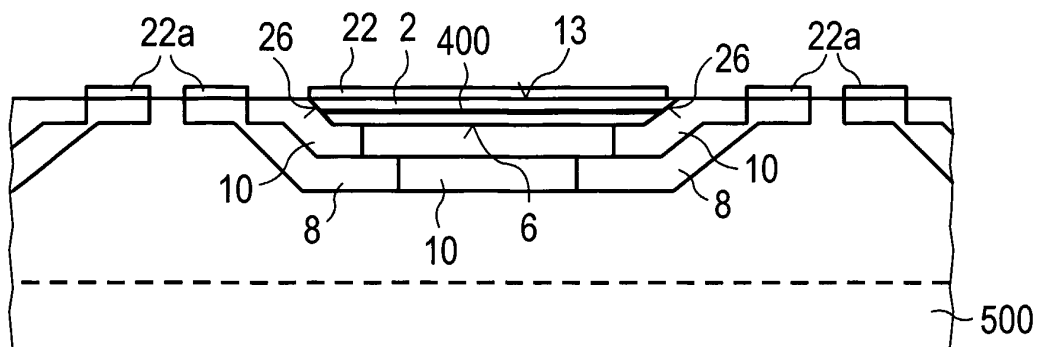
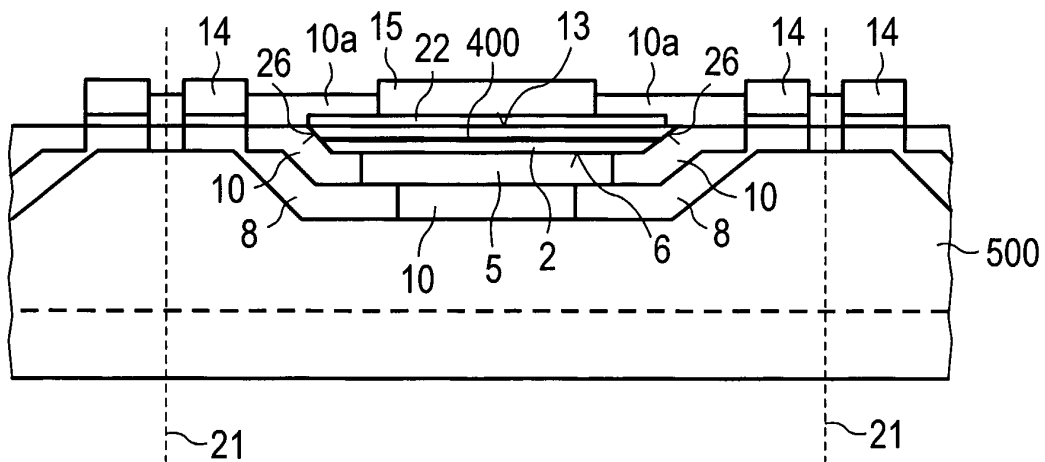


FIG 6E



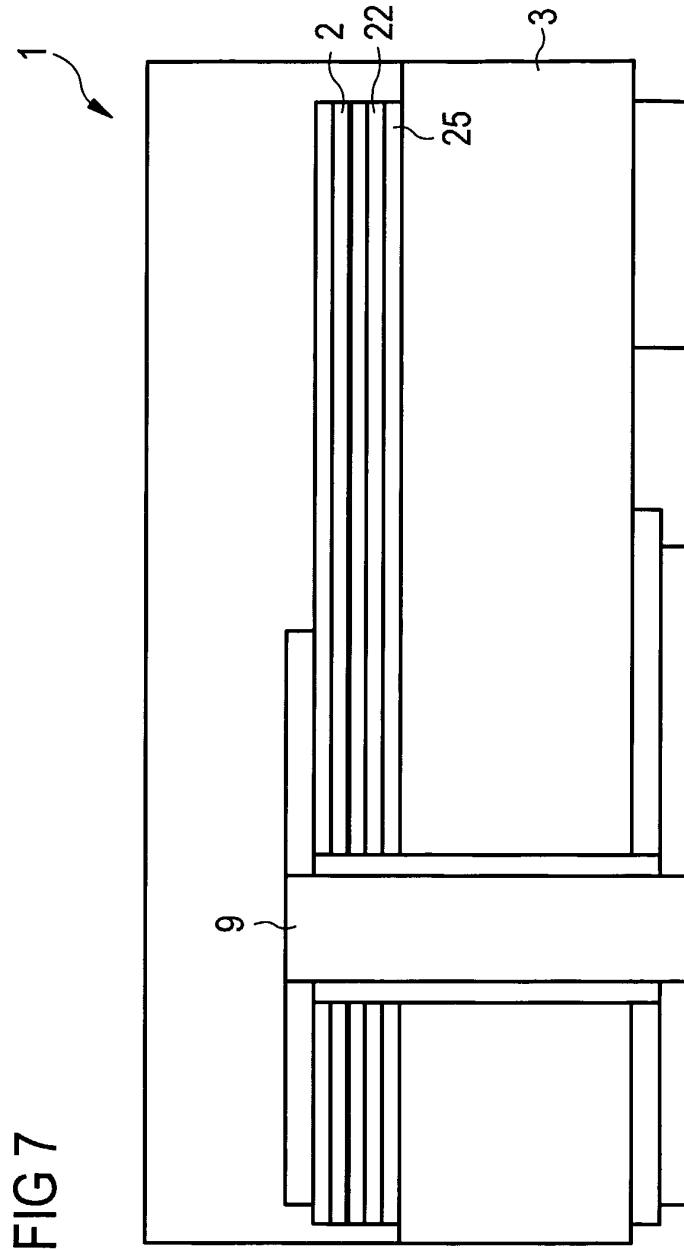


FIG 7

FIG 8

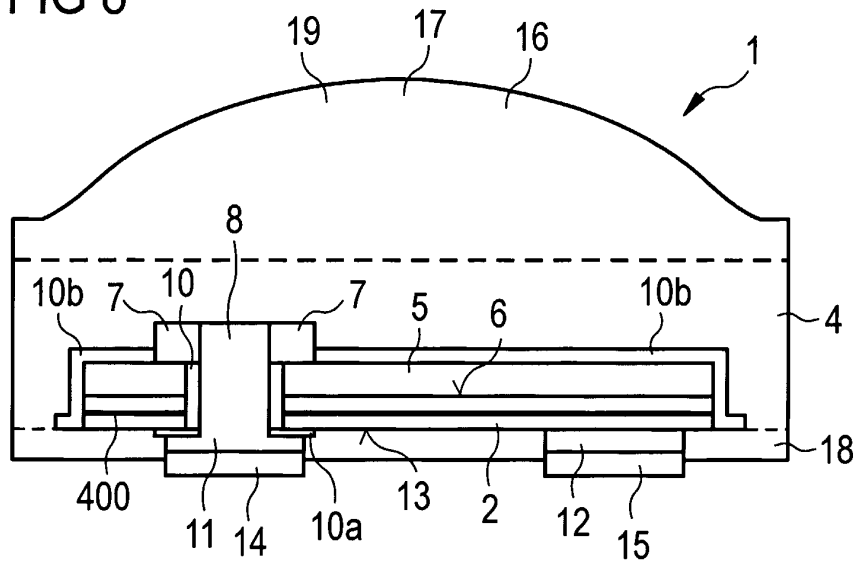


FIG 9A

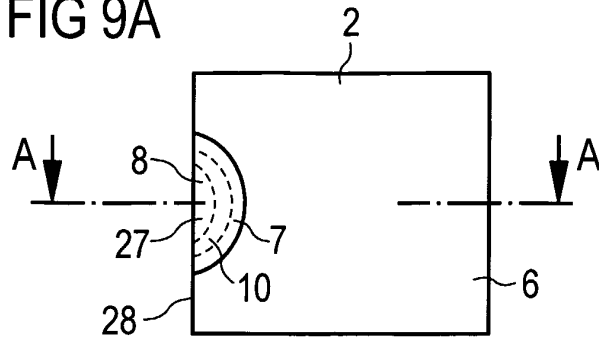


FIG 9B

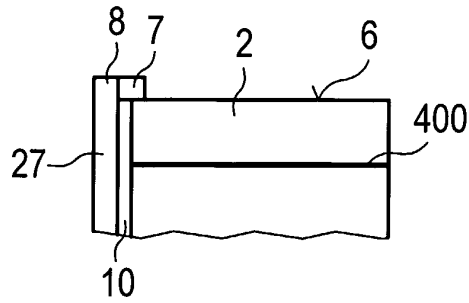


FIG 9C

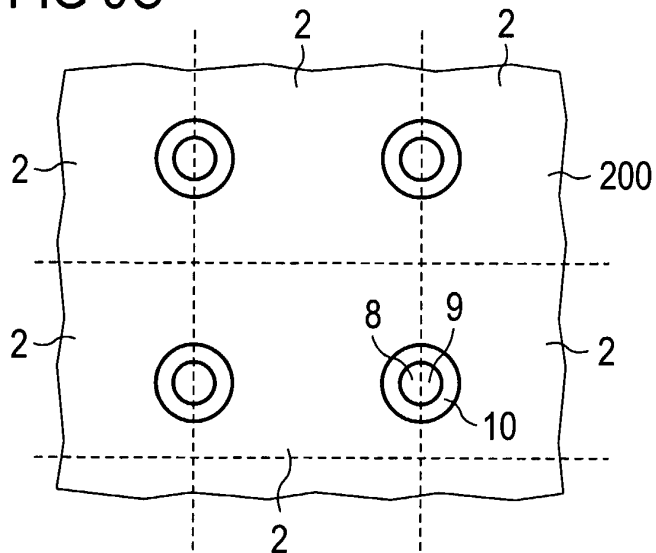


FIG 9D

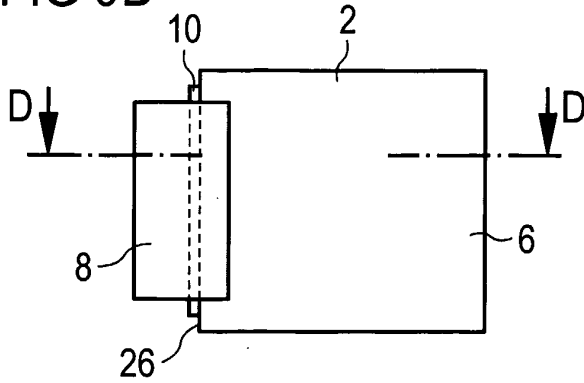


FIG 9E

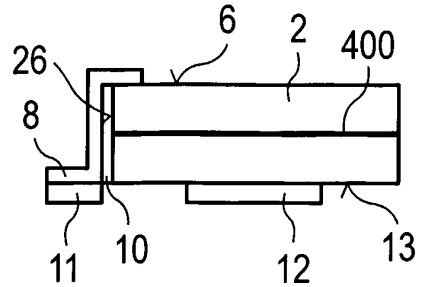


FIG 9F

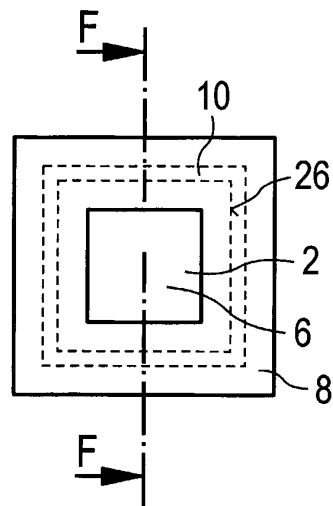


FIG 9G

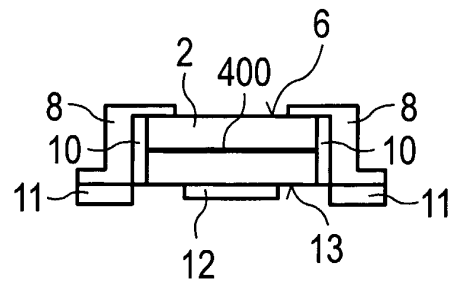


FIG 9H

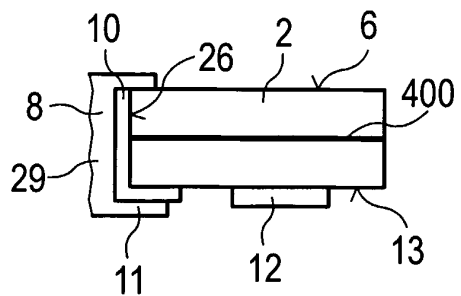


FIG 9I

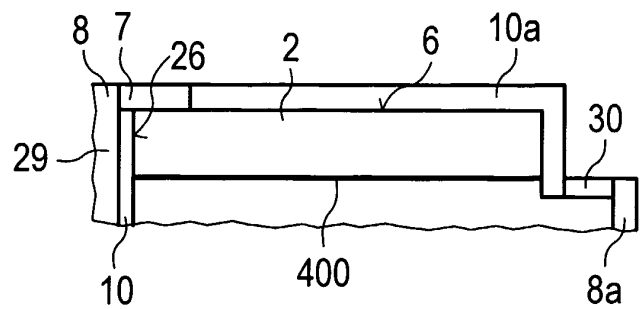


FIG 10A

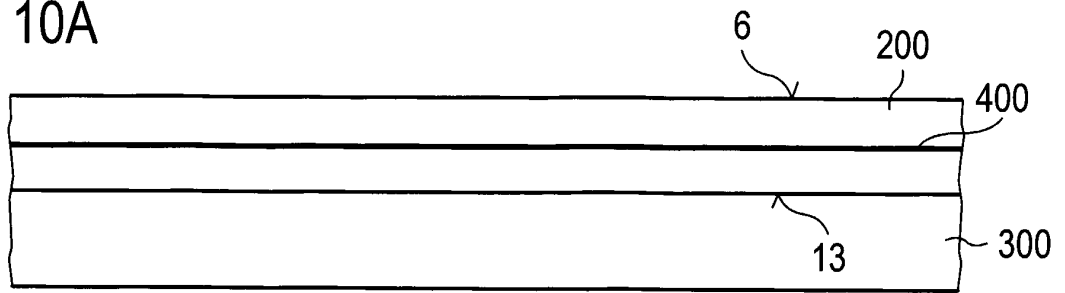


FIG 10B

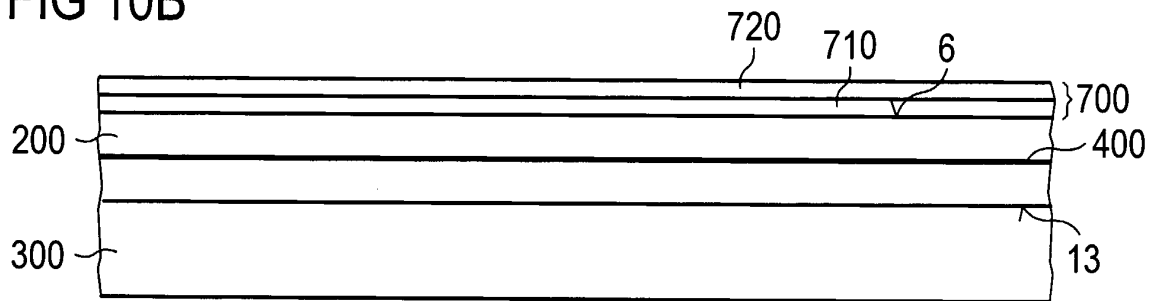


FIG 10C

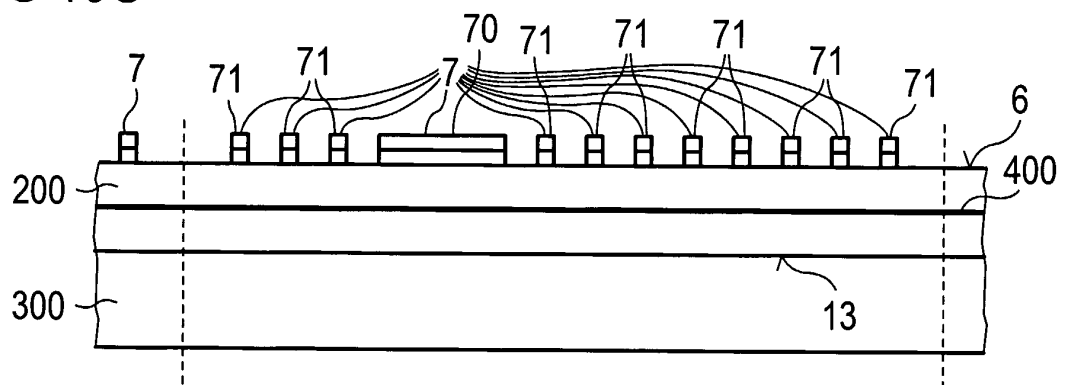


FIG 10D

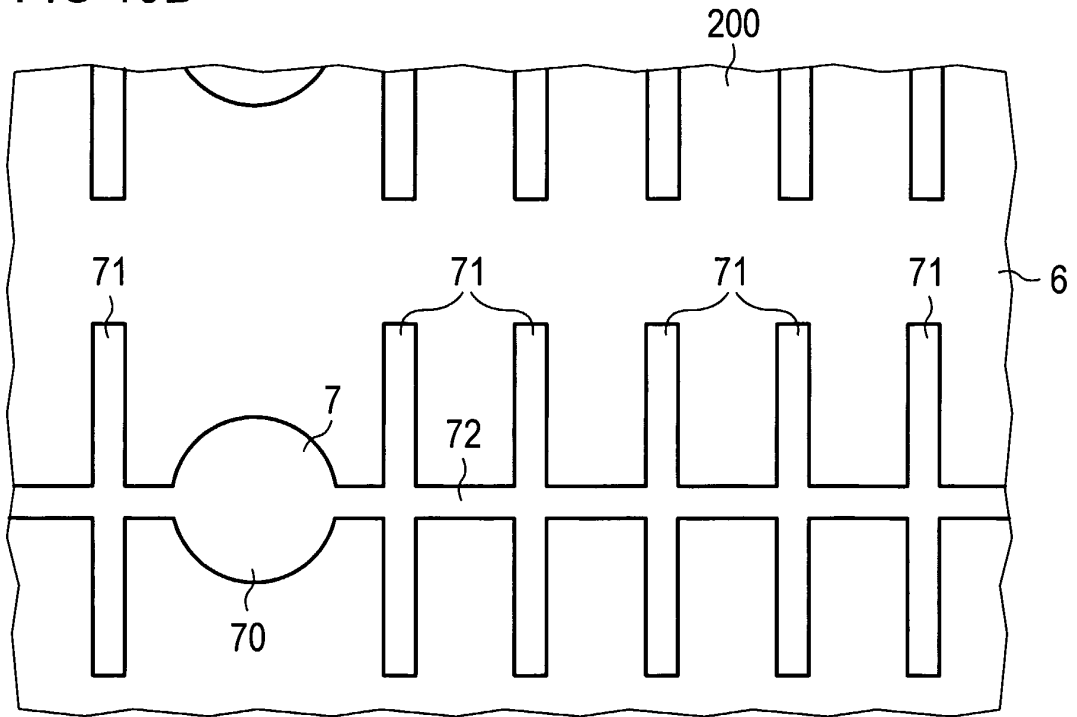


FIG 10E

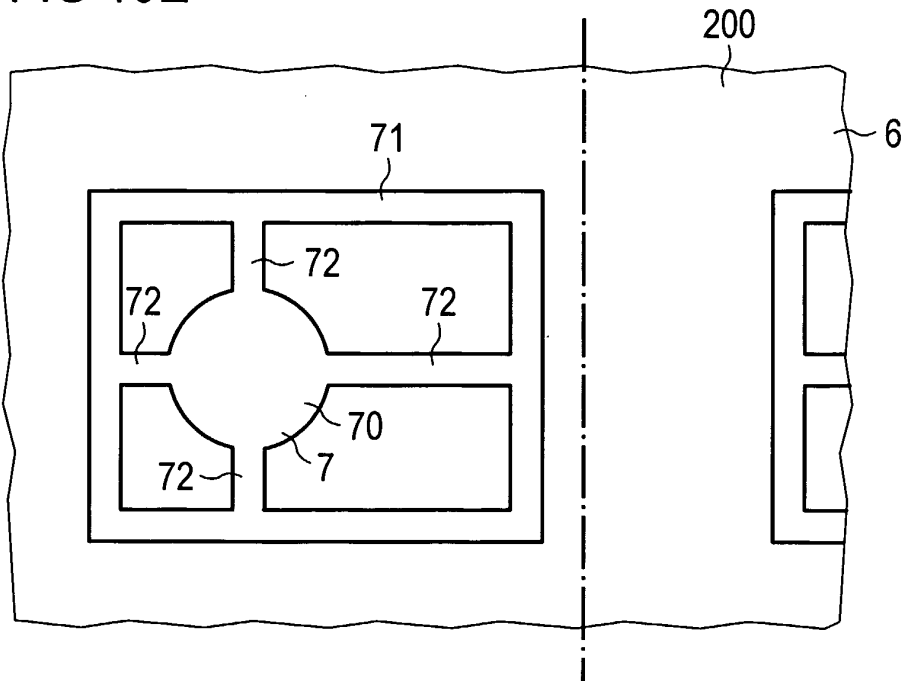


FIG 10F

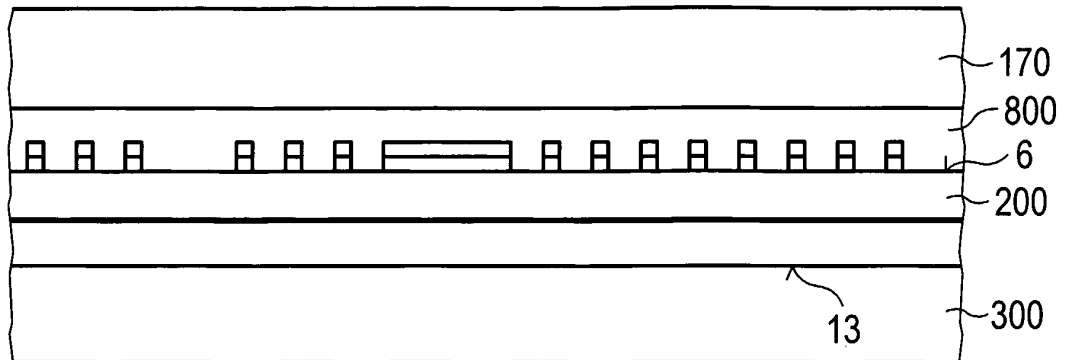


FIG 10G

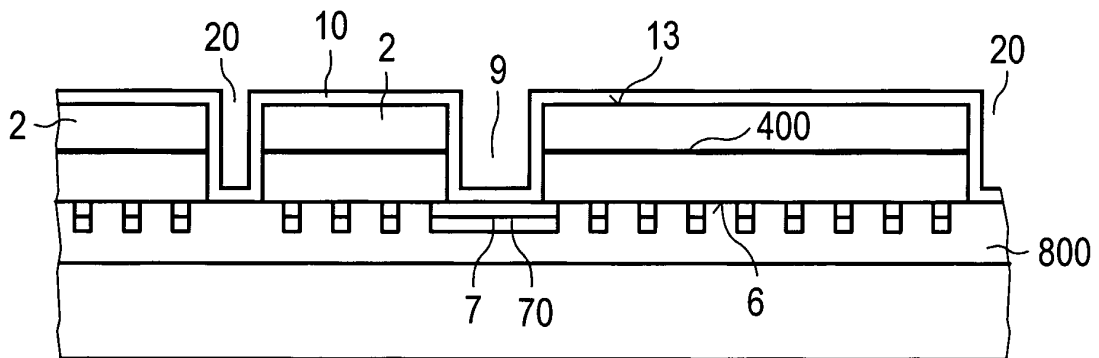


FIG 10H

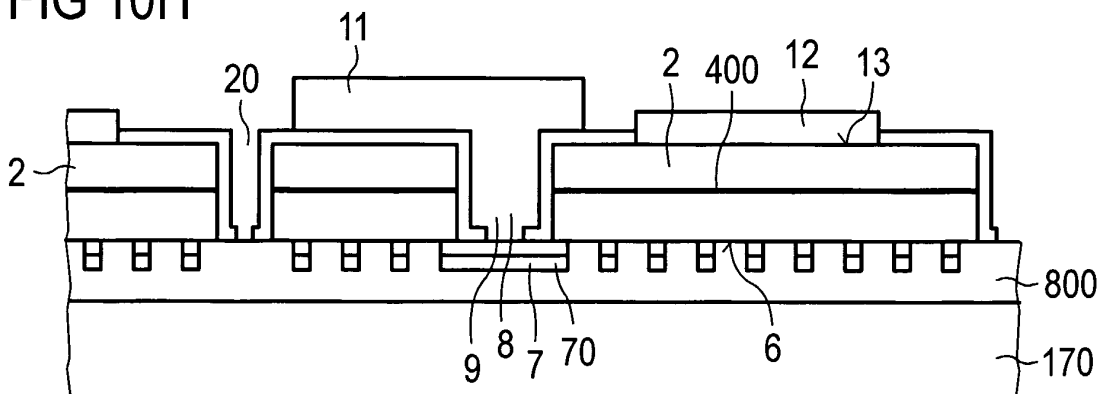


FIG 10I

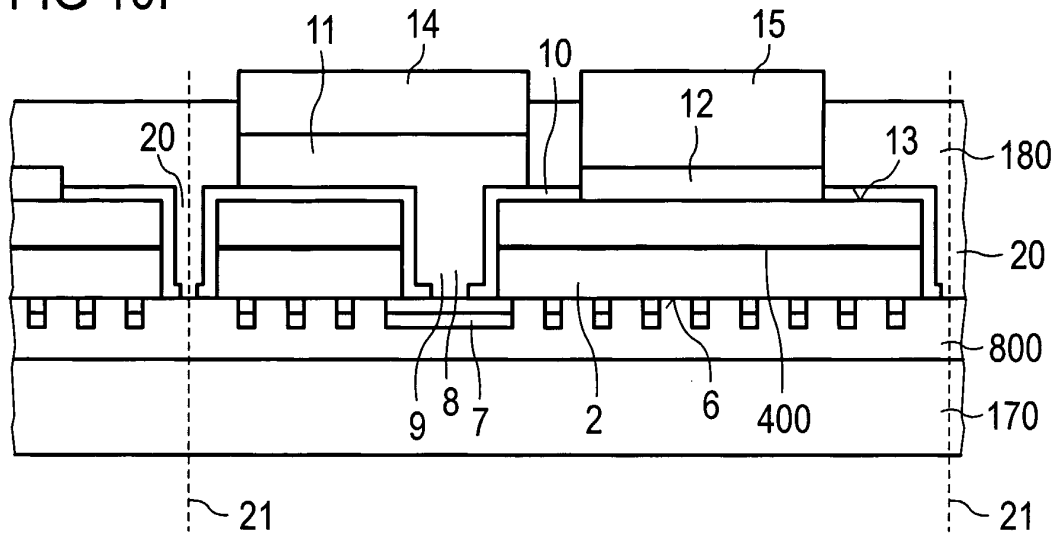


FIG 10J

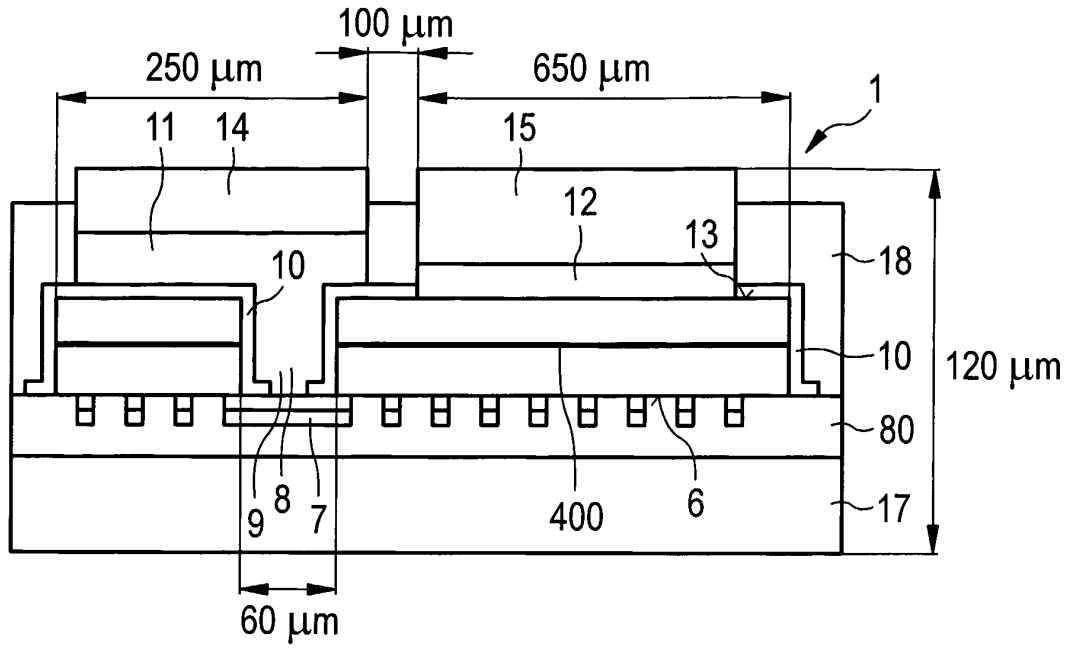


FIG 10K

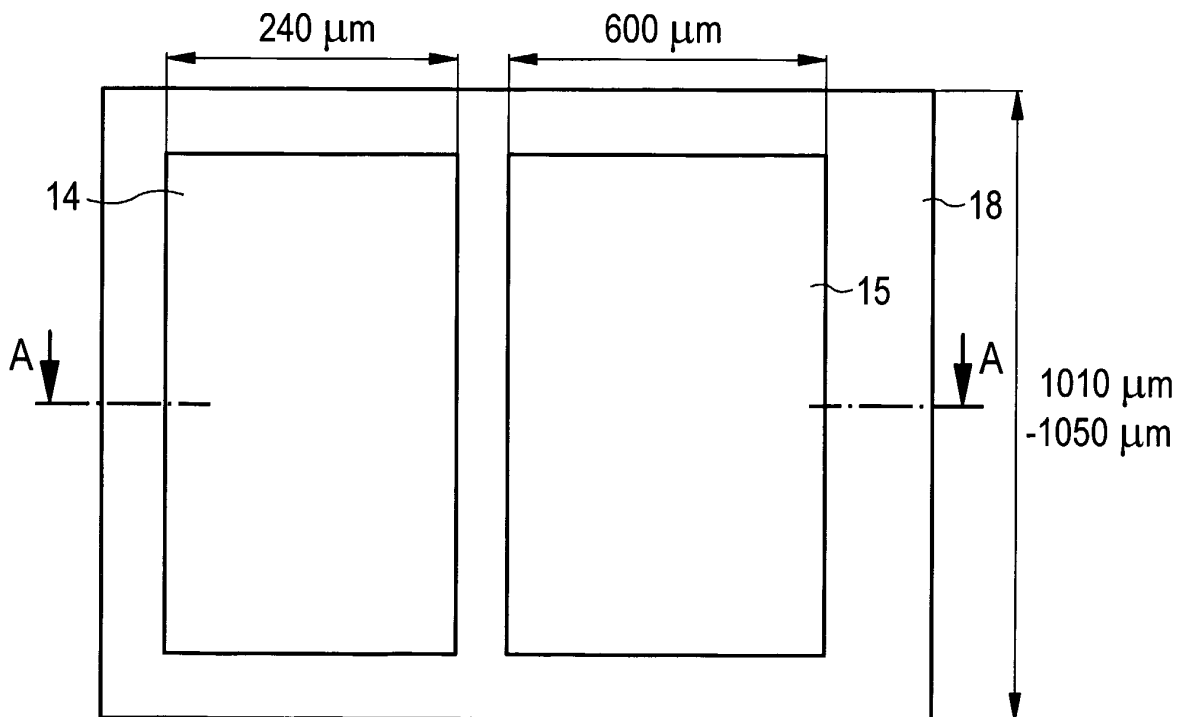


FIG 11A

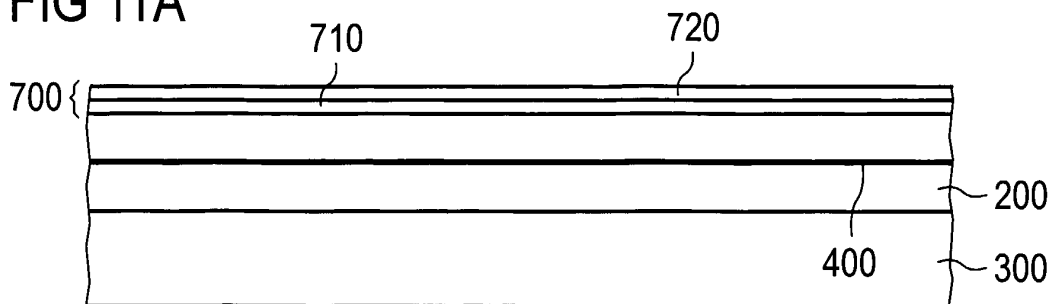


FIG 11B

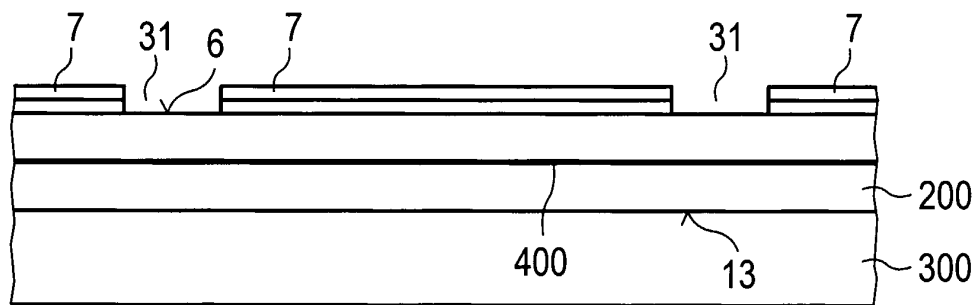


FIG 11C

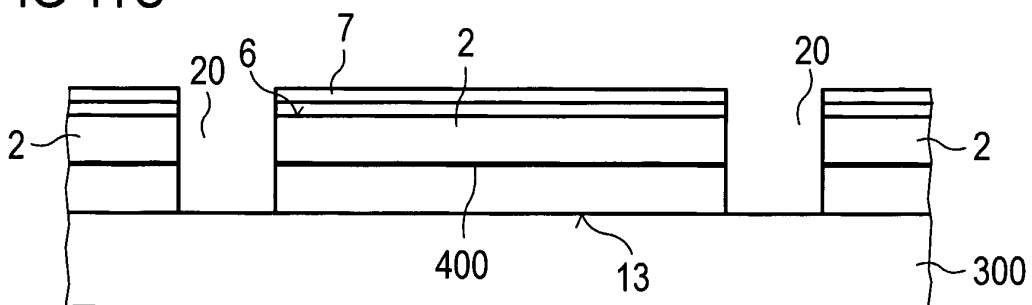


FIG 11D

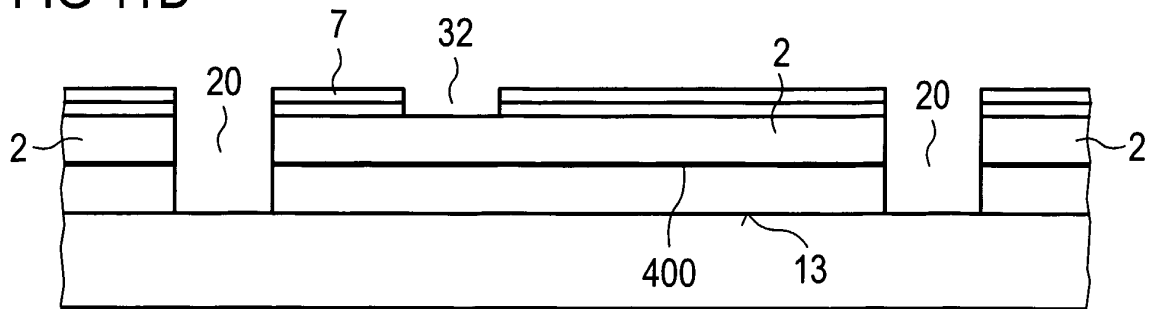


FIG 11E

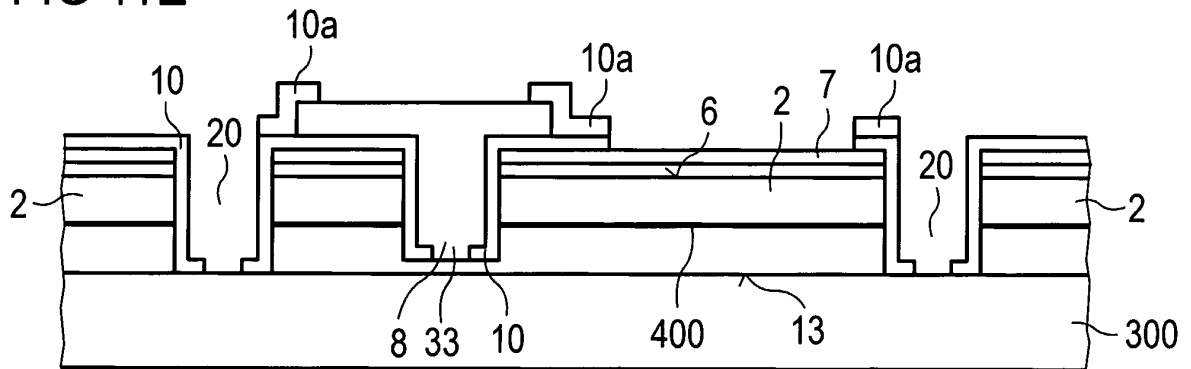


FIG 11F

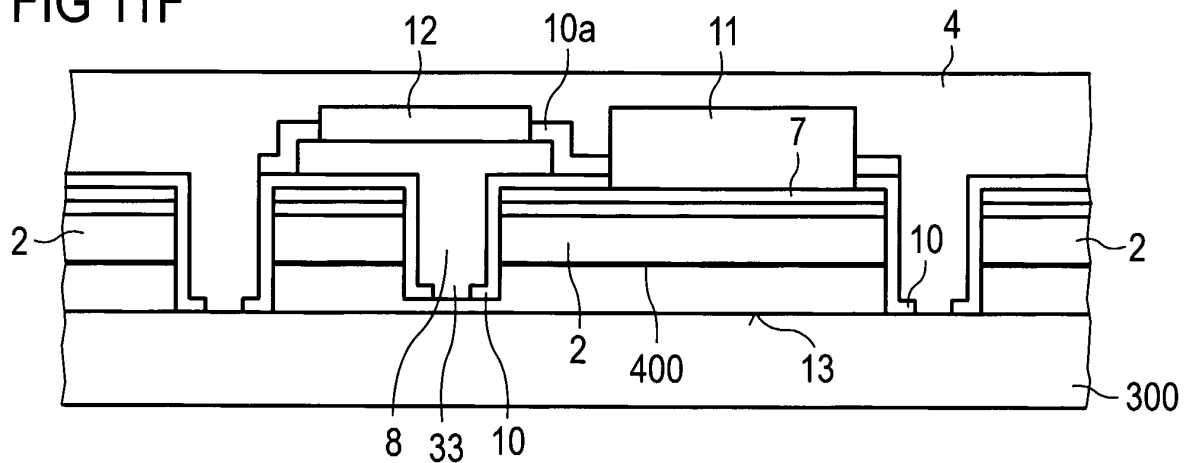
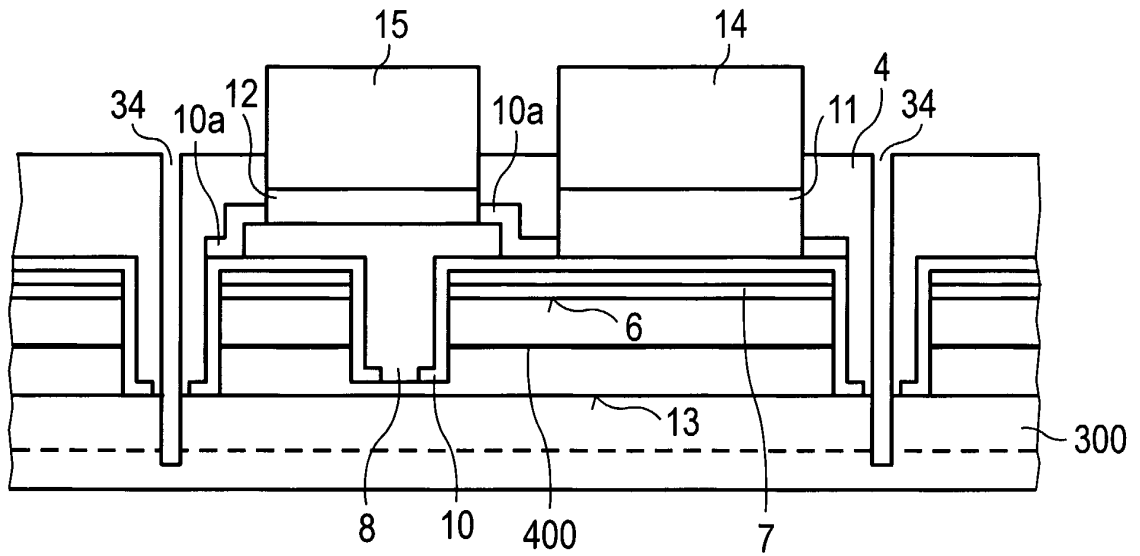


FIG 11G



INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE2005/000281

A. CLASSIFICATION OF SUBJECT MATTER		
IPC 7 H01L27/15 H01L27/14 H01L31/0224 H01L33/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 03/044872 A (SANYO ELECTRIC CO., LTD; TOTTORI SANYO ELECTRIC CO.,LTD; KOHNO, KEISHI) 30 May 2003 (2003-05-30) figure 3	1-58
P,X	-& EP 1 460 694 A 22 September 2004 (2004-09-22)	1
X	US 6 278 136 B1 (NITTA KOICHI) 21 August 2001 (2001-08-21) figure 4a	1-58
A	US R E36 747 E (MANABE ET AL) 27 June 2000 (2000-06-27) abstract	1
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
° Special categories of cited documents :		
A document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed		*T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family
Date of the actual completion of the international search 18 July 2005		Date of mailing of the international search report 26/07/2005
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Werner, A

Form PCT/ISA/210 (second sheet) (January 2004)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No PCT/DE2005/000281
--

Patent document cited in search report	Classification	Publication date	Patent family member(s)	Publication date
WO 03044872	A	30-05-2003	EP 1460694 A1	22-09-2004
			WO 03044872 A1	30-05-2003
			JP 2004297095 A	21-10-2004
			JP 2004297096 A	21-10-2004
			JP 2004343138 A	02-12-2004
			JP 2004343139 A	02-12-2004
			JP 2005005727 A	06-01-2005
			JP 2004297097 A	21-10-2004
			US 2005012109 A1	20-01-2005
EP 1460694	A	22-09-2004	EP 1460694 A1	22-09-2004
			US 2005012109 A1	20-01-2005
			WO 03044872 A1	30-05-2003
			JP 2004297095 A	21-10-2004
			JP 2004297096 A	21-10-2004
			JP 2004343138 A	02-12-2004
			JP 2004343139 A	02-12-2004
			JP 2005005727 A	06-01-2005
			JP 2004297097 A	21-10-2004
US 6278136	B1	21-08-2001	JP 10294491 A	04-11-1998
US RE36747	E	27-06-2000	JP 2658009 B2	30-09-1997
			JP 5211347 A	20-08-1993
			DE 69333250 D1	20-11-2003
			DE 69333250 T2	16-09-2004
			EP 1313153 A2	21-05-2003
			EP 0579897 A1	26-01-1994
			US 5408120 A	18-04-1995

Form PCT/ISA/210 (patent family annex) (January 2004)

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen
PCT/DE2005/000281

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES		
IPK 7	H01L27/15	H01L27/14 H01L31/0224 H01L33/00
Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK		
B. RECHERCHIERTE GEBIETE		
Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)		
IPK 7 H01L		
Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)		
EPO-Internal		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 03/044872 A (SANYO ELECTRIC CO., LTD; TOTTORI SANYO ELECTRIC CO.,LTD; KOHNO, KEISHI) 30. Mai 2003 (2003-05-30) Abbildung 3	1-58
P,X	-& EP 1 460 694 A 22. September 2004 (2004-09-22)	1
X	US 6 278 136 B1 (NITTA KOICHI) 21. August 2001 (2001-08-21) Abbildung 4a	1-58
A	US R E36 747 E (MANABE ET AL) 27. Juni 2000 (2000-06-27) Zusammenfassung	1
<input type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : *A* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist *E* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist *L* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) *O* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht *P* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist *T* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist *X* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden *Y* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist *&* Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche		Absenddatum des internationalen Recherchenberichts
18. Juli 2005		26/07/2005
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Bevollmächtigter Bediensteter Werner, A

Formblatt PCT/ISA/210 (Blatt 2) (Januar 2004)

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2005/000281

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 03044872 A	30-05-2003	EP 1460694 A1	22-09-2004
		WO 03044872 A1	30-05-2003
		JP 2004297095 A	21-10-2004
		JP 2004297096 A	21-10-2004
		JP 2004343138 A	02-12-2004
		JP 2004343139 A	02-12-2004
		JP 2005005727 A	06-01-2005
		JP 2004297097 A	21-10-2004
		US 2005012109 A1	20-01-2005
		EP 1460694 A	22-09-2004
US 2005012109 A1	20-01-2005		
WO 03044872 A1	30-05-2003		
JP 2004297095 A	21-10-2004		
JP 2004297096 A	21-10-2004		
JP 2004343138 A	02-12-2004		
JP 2004343139 A	02-12-2004		
JP 2005005727 A	06-01-2005		
JP 2004297097 A	21-10-2004		
US 6278136 B1	21-08-2001		
US RE36747 E	27-06-2000	JP 2658009 B2	30-09-1997
		JP 5211347 A	20-08-1993
		DE 69333250 D1	20-11-2003
		DE 69333250 T2	16-09-2004
		EP 1313153 A2	21-05-2003
		EP 0579897 A1	26-01-1994
		US 5408120 A	18-04-1995

Formblatt PCT/SA/210 (Anhang Patentfamilie) (Januar 2004)

(19) World Intellectual Property Organization
International Bureau

(43) International Publication Date
September 1, 2005

(10) International Publication Number
WO2005/081319 A1

(51) International Patent Classification⁷: H01L 27/15
27/14, 31/0224, 33/00

GMBH [DE/DE]; Wernerwerkstrasse 2, 93049
Regensburg (DE).

(21) International Application Number:
PCT/DE2005/000281

(72) Inventors; and

(22) International Filing Date:

February 18, 2005

(75) Inventors/Applicants (For US only): WIRTH, Ralf

(25) Filing Language:

German

[DE/DE]; Herzog-Ludwig-Strasse 12, 93186 Pettendorf-
Adlersberg (DE). BRUNNER, Herbert [DE/DE];

(26) Publication Language:

German

Erikastrasse 1, 93161 Sinzing (DE). ILLEK, Stefan
[AT/DE]; Bayerwaldstrasse 45, 93033 Donaustauf (DE).

(30) Priority Data:
10 2004 008 853.5

(74) Agents: EPPING HERMANN FISCHER

February 20, 2004 DE

PATENTANWALTSGESELLSCHAFT MBH;

(71) Applicants (for all designated countries with the
exception of the US): OSRAM OPTO
SEMICONDUCTORS

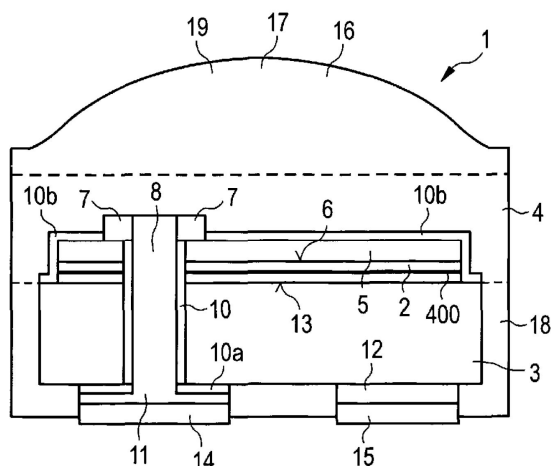
Ridlerstrasse 55, 80339 Munich (DE)

(81) Designated States (unless otherwise indicated, for every
kind of national protection available): AE, AG, AL, AM, AT,
AU,AZ, BA, BB, BG, BR, BY, BX, BZ, CA, CH,

/Continued on the next page/

(54) Title: OPTOELECTRONIC COMPONENT, DEVICE COMPRISING A PLURALITY OF OPTOELECTRONIC COMPONENTS, AND METHOD FOR THE PRODUCTION OF AN OPTOELECTRONIC COMPONENT

(54) Title: Optoelectronic Component, Device Comprising a Plurality of Optoelectronic Components, and Method for Producing an Optoelectronic Component



(57) Abstract: Disclosed is an optoelectronic component (1) comprising a functional semiconductor area (2) with an active zone (400) and a lateral principal direction of extension. The functional semiconductor area is provided with at least one breakthrough (9, 27, 29) through the active zone while a connecting conductor material (8) which is electrically isolated (10) from the active zone at least in one subarea of the breakthrough is arranged in the region of the breakthrough. Also disclosed are a method for producing such an optoelectronic component and a device comprising a plurality of optoelectronic components. Said component and device can be produced entirely as a wafer combination.

[Continued on the next page]

CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

PL, PT, RO, SE, SI, SK, TR), OAPI-Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

Published:

- *With international search report*
- *before the expiration of the time limit for amending the claims and to be republished in the event of receipt of amendments*

(84) **Designated States** (*unless otherwise indicated, for every kind of regional protection available*): ARIPO-Patent (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL,

For explanations of the two-letter codes and other abbreviations, refer to the explanations ("Guidance Notes on Codes and Abbreviations") at the beginning of each regular edition of the PCT Gazette.

(57) Abstract: The invention relates to an optoelectronic component (1), comprising a semiconductor function region (2) including an active zone (400) and a lateral main direction of extension, wherein the semiconductor function region comprises at least one opening (9, 27, 29) through the active zone, and a connecting conductor material (8) that is electrically insulated (10) from the active zone at least in a portion of the opening is disposed in the region of the opening. The invention furthermore relates to a method for producing such an optoelectronic component and to a device comprising a plurality of optoelectronic components. The component and the device can be produced entirely on the wafer composite.

Description

Optoelectronic Component, Device Comprising a Plurality of Optoelectronic Components, and Method for Producing an Optoelectronic Component

The invention relates to an optoelectronic component as defined in the preamble to claim 1, to a device as defined in the preamble to claim 16, and to a method as defined in the preamble to claim 21.

The production of conventional optoelectronic components of this kind usually requires individual processing steps, such as disposing the semiconductor function region or a semiconductor chip comprising the semiconductor function region in a housing, contacting the semiconductor chip with external connections by way of bonding wires, or overmolding the semiconductor chip with a protective envelope. Individual processing steps are usually cost-intensive compared to processing steps that can be carried out concurrently on a plurality of elements.

The semiconductor function regions can be created, for example, from a semiconductor layer sequence in a wafer composite, which comprises the semiconductor layer sequence disposed on a carrier layer. The wafer composite is then usually singulated into semiconductor chips, which can be processed further in individual processing steps for optoelectronic components.

Furthermore, with conventional components it is often difficult to create very flat structures due to the use of bonding wire to contact the semiconductor function region. The arc of the bonding wire is often relatively high and can be a major determinant of the height of an optoelectronic component. In addition, a housing created separately from the semiconductor

function region will often have much larger spatial dimensions than the semiconductor function region and can make it difficult to implement small optoelectronic components.

It is an object of the invention is to provide an optoelectronic component and a device comprising a plurality of optoelectronic components that can be produced in a simplified and cost-effective manner, and a simplified production method for optoelectronic components.

This object is achieved according to the invention by an optoelectronic component having the features of claim 1, a device having the features of claim 16, and a method for producing an optoelectronic component having the features of claim 21. Advantageous refinements of the invention are the subject matter of the dependent claims.

An optoelectronic component according to the invention comprises, in a first embodiment, a semiconductor function region having an active zone and a lateral main direction of extension, wherein the semiconductor function region includes at least one opening through the active zone, and a connecting conductor material, which is electrically insulated from the active zone in at least a portion of the opening, is disposed in the region of the opening.

According to a further embodiment of the invention, the optoelectronic component comprises a semiconductor function region having an active zone and a lateral main direction of extension, wherein the semiconductor function region includes a lateral side face bounding the active zone, and a connecting conductor material, which is electrically insulated from the active zone in at least a portion of the side face, is disposed downstream of the side face in

the lateral direction. The side face can optionally bound the semiconductor function region laterally. The side face can, in particular, partially bound the semiconductor function region in the lateral direction. Furthermore, the side face can be designed to be as planar, which is to say substantially free of any bulges or indentations, and in particular any depression in the lateral direction.

Preferably, a layer made of a molding compound, which can be designed to be self-supporting or mechanically load-bearing, is disposed downstream the semiconductor function region. This layer of molding compound can furthermore be designed in the form of an envelope, an encapsulating element or a stabilization layer, as will be described in more detail hereafter.

A component according to the invention can advantageously be produced substantially or entirely as a wafer composite. The number of comparatively cost-intensive and/or labor-intensive individual processing steps can advantageously be reduced with an optoelectronic component according to the invention. Particularly advantageously, individual processing steps can be avoided.

In the context of the invention, a "wafer composite" is considered to be a semiconductor layer sequence that is disposed on a carrier layer during the production of the optoelectronic component and is provided for creating a plurality of semiconductor function regions. During the production of the component, the semiconductor function regions are formed on the carrier layer from regions of the semiconductor layer sequence at least partially on the wafer composite. The carrier layer can be formed by or comprise a growth substrate on which the

semiconductor layer sequence was produced, for example epitaxially.

It should be noted that, in the context of the invention, an opening can also be an opening through the active zone, produced in the semiconductor layer sequence in the wafer composite during the production of the optoelectronic component.

In particular, a contact structure serving to electrically contact the finished optoelectronic component can be produced at least partially, preferably entirely, already on the wafer composite. The contacting of the optoelectronic component preferably takes place at least partially via the electrically conductive connecting conductor material, which can be disposed in the region of the opening through the active zone or in the region of the side face bounding the active zone right on the wafer composite. The connecting conductor material contains, for example, a metal, such as Au, Al, Ag, Ti, Pt, Sn or an alloy comprising at least one of these materials.

In a preferred embodiment of the invention, the connecting conductor material is spaced apart from the semiconductor function region in the lateral direction, particularly in the region of the active zone, thereby reducing the risk of a short circuit during operation of the component. To this end, the connecting conductor material can be arranged in a, particularly lateral, edge region of the semiconductor function region and/or can be spaced apart from the side face.

In a further preferred embodiment of the invention, the semiconductor function region includes at least one depression in the lateral direction, which particularly preferably at least partially surrounds the opening through the active zone. In particular, the opening can be

designed as a depression in the semiconductor function region in the lateral direction and/or the side face can comprise a depression in the lateral direction.

According to the invention, the opening can be designed in particular in the form of a recess that does not penetrate all the way through the semiconductor function region or a cut-out that penetrates all the way through the semiconductor function region, wherein the recess or gap can at least partially, and preferably completely, surround or form the opening through the active zone.

The opening preferably extends in the vertical direction, substantially perpendicularly to the lateral main direction of extension of the semiconductor function region, through the entire semiconductor function region. For example, the opening is designed for this purpose as a cut-out in the semiconductor function region.

The connecting conductor material is preferably at least partially electrically insulated from the active zone by an insulation material. The insulation material is preferably disposed, in particular directly, on the active zone in the region of the opening or the side face and contains, for example, a silicon nitride, such as SiN or Si₃N₄, a silicon oxide, such as SiO or SiO₂, or a silicon oxynitride, such as SiON.

The insulation material preferably lines the opening, in particular the depression, or the insulation material is preferably disposed, in particular directly, on the side face such that the active zone is electrically insulated from the connecting conductor material by the insulation material. The risk of a short circuit of the active zone short via the connecting conductor material can thus be reduced.

Particularly preferably, at least approximately the entire wall of the opening is lined with the insulation material or at least approximately the entire side face is coated with the insulation material, thereby further reducing the risk of a short-circuit during operation of the component.

In addition, the connecting conductor material is preferably disposed at least over approximately the entire vertical extent of the semiconductor function region, which can advantageously simplify the creation of the contact structure during the production of such an optoelectronic component on the wafer composite.

A connecting conductor material that extends in the vertical direction along the entire semiconductor function region, in particular in conjunction with a suitably arranged insulation material, allows the optoelectronic component, or the semiconductor function region thereof, to be contacted electrically in the vertical direction across the region of the active zone without increasing the risk of short circuits. This part of the contact structure of the optoelectronic component can advantageously be produced on the wafer composite.

In a further preferred embodiment of the invention, the semiconductor function region comprises a first main face and a second main face located opposite the first main face with respect to the active zone, wherein the semiconductor function region is preferably electrically conductively connected to the connecting conductor material associated with the first main face.

This can be achieved, for example, via a first contact that is conductively connected to the semiconductor function region and to the connecting conductor material associated with the first main face of the semiconductor function region. Such a first contact, for example

containing a metal such as Au, Al, Ag, Pt, Ti, Sn or an alloy comprising at least one of these materials, such as AuGe, can likewise advantageously be produced on the wafer composite.

A conductive connection between the connecting conductor material, which can extend in the region of the opening, in the depression or on the edge region of the semiconductor function region, in particular of the side face, in the vertical direction across the vertical extent of the semiconductor function region, and the first contact on the first main face of the semiconductor function region makes it possible to electrically connect the first main face of the semiconductor function region associated with the second main face.

A connecting conductor, formed of the connecting conductor material, and the first contact can optionally be implemented in one piece, and in particular using the exact same material.

In an advantageous refinement of the invention, the connecting conductor material is electrically insulated from the second main face of the semiconductor function region. The risk of short circuits can be further reduced in this way.

In a further preferred embodiment of the invention, a second contact, for example containing a metal, such as Au, Al, Ag, Ti, Pt, Sn or an alloy comprising at least one of these materials, such as AuGe, disposed on the second main face and is electrically conductively connected to the semiconductor function region associated with the second main face, in particular for the purpose of current injection.

The optoelectronic component can be electrically connected via the first and the second contact. In particular, the optoelectronic component can be designed as a surface mountable

device (SMD) component. The component can furthermore be provided for a hybrid module.

A conductive connection between the first contact and the connecting conductor material, which can extend from the first to the second main face, together with the second contact forms a contact structure that facilitates contacting the optoelectronic component from the second main face.

When electrically contacting such a component by way of the first and second contacts, bonding wires can advantageously be dispensed with, thereby advantageously reducing the height of the component and facilitating the creation of small components. Furthermore, such a contact structure can advantageously be created on the wafer composite.

It shall be noted that the number of contacts is, of course, not limited to two, but optionally a plurality of contacts or contact pairs can also be provided.

The optoelectronic component, and in particular the semiconductor function region including the active zone, can be designed in the manner of a radiation-emitting or radiation-receiving component. The active zone can accordingly be designed for generating electroluminescent radiation or for generating signals via charge carriers produced as a result of incident radiation in the active zone. The semiconductor function region can, for example, be designed in the manner of an LED chip, a laser diode chip having a lateral or vertical emission direction, or a photodiode chip. The first and second contacts are then preferably

designed according to the two poles of a diode contact.

The semiconductor function region, and in particular the active zone, preferably contains at least one III-V semiconductor material, such as a material from a III-V semiconductor material system, such as $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$, $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ or $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$, where in each case $0 \leq x \leq 1$, $0 \leq y \leq 1$ and $x+y \leq 1$.

The optoelectronic component is preferably designed for radiation in the ultraviolet, visible or infrared region of the spectrum.

The material system $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$, for example, is particularly suitable for radiation from the ultraviolet to the green region of the spectrum, while $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{P}$, for example, is particularly suitable for radiation from the green-yellow to the red region of the spectrum and $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{As}$ is particularly suitable for radiation in the infrared region of the spectrum.

The component can also be based on other materials that are not included in a III-V material system. For example, the semiconductor function region can contain Si, in particular for photodiodes, or a II-VI semiconductor material, or can be based on Si or II-VI semiconductor materials. When a III-V semiconductor material is used, however, it is easier to attain relatively high internal quantum efficiencies of the component.

Since the active zone cannot generate or receive radiation in the region of the opening, the opening in the optoelectronic component preferably has such small dimensions in the lateral direction that the area of the active zone available for generating or receiving radiation is as large as possible. This can be achieved by suitably designing the opening.

The opening and/or the depression in the semiconductor function region is preferably dimensioned laterally such that the connecting conductor material, or a connecting conductor comprising the connecting conductor material, has a conductivity that is adapted to the respective design of the semiconductor function region. High-output components often necessitate higher conductivities than relatively low-output components. A lateral dimension of the opening or depression, or of the connecting conductor material, can range from the nanometer to the micrometer scale. A lateral dimension is, for example, 100 μm , and preferably 50 μm or less, such as 100 nm or 10 μm .

Sufficiently high conductivity can optionally also be achieved by way of a plurality of openings having connecting conductor material disposed in the openings, or a suitably adapted combination of dimensioning and number of openings.

In a further preferred embodiment of the invention, the optoelectronic component comprises a window, which is disposed downstream the semiconductor function region and preferably is translucent to the radiation to be received or generated by the active zone and/or is located in the beam path of this radiation. The window can be provided to couple radiation into or out of the optoelectronic component.

In a further preferred embodiment of the invention, the optoelectronic component comprises an envelope that preferably at least partially forms around or envelops the semiconductor function region. The semiconductor function region can in particular be embedded in the envelope. The envelope can be part of the window

and/or form the window. The envelope advantageously protects the semiconductor function region against harmful external influences, such as moisture.

The envelope is preferably designed to be translucent to radiation to be generated or received by the active zone. This advantageously reduces any undesirable absorption of radiation in the envelope.

Furthermore, the material of the envelope is preferably resistant to the radiation that is to be generated by or is incident upon the active zone. The risk of efficiency-lowering discolorations or softening of the envelope can thus be reduced.

In a further advantageous refinement, the semiconductor function region, and in particular the active zone, is surrounded by an encapsulation that is preferably—at least during the activation and/or operation of the component—substantially tight, and in particular hermetically sealed, against harmful external influences, such as moisture. The encapsulation, which can comprise the envelope and optionally one or more additional encapsulating elements, preferably completely surrounds the semiconductor function region or the active zone and advantageously increases the protection of the semiconductor function region or of the active zone against harmful external influences.

The encapsulation is also preferably designed such that the contacts of the optoelectronic component are electrically connectable, preferably through the encapsulation. External connections or external connecting means can thus be part of the encapsulation. In particular, the optoelectronic component can be electrically conductively connected to conductive tracks of a printed circuit board by way of the external connections. The component is preferably connected to the conductive tracks by way of a solder joint.

The encapsulation is, or the encapsulating elements are, preferably designed at least in part such that the region between the encapsulation or the encapsulating element and the active zone, in particular in the beam path of the radiation to be generated or received, is substantially free of cavities. This reduces the risk of cavity-induced excessive jumps in the refractive index, with accordingly high reflection losses at interfaces during the coupling of radiation out of or into the component.

Elements participating in the encapsulation, such as the envelope and/or the window, can also advantageously already be formed on the wafer composite. Particularly advantageously, the entire encapsulation can be produced on the wafer composite.

In a preferred embodiment of the invention, the encapsulation is so mechanically stable as to eliminate the need for an additional housing protecting the semiconductor function region and facilitate the creation of very small optoelectronic components in which the semiconductor function region is protectively encapsulated, preferably on all sides.

The encapsulation or the elements of the encapsulation, such as the envelope, are preferably designed at least in part so that they are at least temporarily stable against high temperatures, for example above 200°C, preferably up to 300°C, such as occur during the soldering of the connections of the component, in order to avoid significantly increasing the risk of damage to the semiconductor function region and/or the envelope due to a soldering process.

In a further preferred embodiment of the invention, at least one absorbent or luminophore is disposed downstream of the semiconductor function region. The luminophore or absorbent can be provided or disposed, preferably directly, in, at or on the window, the envelope or the semiconductor function region. The absorbent or the luminophore is preferably implemented as powder.

An absorbent, such as an organic dye, can be provided, for example, in a component designed as a radiation-receiving component, to serve as a filtering substance and thereby influence the sensitivity, such as the spectral sensitivity distribution, of the radiation detector by virtue of absorption at suitable, and in particular predefined, wavelengths, from a radiation incident upon the semiconductor function region. Advantageously, for example the spectral sensitivity distribution of an optoelectronic component designed as a radiation detector can be set deliberately in this way.

In the case of an optoelectronic component designed as an emitter, the luminophore can preferably absorb radiation of a wavelength λ_1 generated by the active zone and reemit this as radiation of a wavelength λ_2 . The wavelength λ_2 is preferably greater than the wavelength λ_1 . Such an optoelectronic component can generate mixed-color light, and in particular white light, the color of which involves a mixture of radiations of wavelengths λ_1 and λ_2 . Such a luminophore thus at least partially converts the radiation of wavelength λ_1 into radiation of wavelength λ_2 and is therefore often referred to as a conversion substance, and in particular a luminescence conversion substance.

Substances that can be used as luminescence conversion substances are inorganic phosphors, doped garnets, Ce- or Tb-activated garnets, such as (for example YAG:Ce,

TAG:Ce, ThYAG:Ce), alkaline earth sulfates or organic dyes. Suitable luminescence conversion substances are described, for example, in the document WO98/12757, the content of which is hereby incorporated by reference.

Particularly suitable for generating white light is a luminophore, and in particular a YAG-based luminophore, which converts radiation generated in the semiconductor function region, for example in the ultraviolet or blue region of the spectrum, into radiation having a longer wavelength, for example into the yellow region of the spectrum. The converted and unconverted fractions of radiation can be mixed to produce mixed-color, and in particular white, light.

In a preferred embodiment, the average particle size of the luminescence conversion substance of a powder that is used is no more than 30 μm . An average particle size between 2 and 6 μm has proven to be especially advantageous in this regard. It has been found that luminescence conversion can take place particularly efficiently at this particle size.

The conversion substance is preferably disposed as close as possible to the active zone. The efficiency of the conversion can thus be increased, since the intensity of the radiation generated by the active zone decreases quadratically with increasing distance from the active zone. This also makes it easier to optimize the etendue or the dependence of the color locus of the mixed-color radiation on the viewing angle.

Converting the radiation near the active zone into a low-energy radiation of greater wavelength can have a protective effect on an element surrounding the conversion substance or disposed downstream of the conversion substance, such as the envelope. The

risk of radiation-induced discolorations of the envelope material due to conversion in the vicinity of the active zone can be reduced in this way.

In a further preferred embodiment, the luminophore is disposed, in particular directly, on the semiconductor function region. The luminophore can be designed in the form of a luminophore layer. This facilitates particularly efficient luminescence conversion near the active zone. The luminophore is preferably applied on the wafer composite to the semiconductor layer sequence or to the semiconductor function regions resulting from the semiconductor layer sequence. The luminophore can, in particular, be applied by way of electrostatic forces. This preferably applies accordingly to the absorbent.

In a further advantageous embodiment of the invention, one or more optical elements, which advantageously influence the efficiency or the radiation or reception characteristic of the component, are disposed downstream the semiconductor function region. This optical element can be implemented, for example, as a lens for beam shaping. The optical element can furthermore be implemented as a filtering or scattering element.

Moreover, the optical element can be designed as an antireflective layer or coating. Reflection losses caused by refractive index jumps can advantageously be reduced by way of an antireflective coating. One or more $\lambda/4$ layers are particularly suitable for this purpose. For example, the antireflective coating can contain the materials listed above for the insulation material. These materials can, in particular, be identical and/or the antireflective coating and the insulation material can be designed to be integrated into one element. An antireflective coating can be disposed between the envelope and the semiconductor function

region and/or between the envelope and the window.

In an advantageous refinement of the invention, the optical element is formed in the envelope or the window, applied thereto, or is directly in contact therewith.

The optical element, and in particular a lens structure or a scattering structure, can, for example, be structured into the envelope material or the window material or be configured of these. This can take place, for example, by way of punching or an etching process.

Furthermore, the scattering or filtering element, for example in the form of scattering or filtering particles, can be disposed in the envelope or the window.

Moreover, the optical element can also be glued, vapor deposited or sputtered onto the envelope material or the semiconductor function region. Gluing is particularly suitable for optical elements used for beam forming, whereas sputtering or vapor deposition is particularly suitable for an antireflective coating.

The optical element is preferably created in the wafer composite.

In a further preferred embodiment of the invention, the semiconductor function region is disposed on a carrier. This carrier can be formed by, or can comprise, a portion of the growth substrate of the semiconductor layer sequence from which the semiconductor function region results during the production of the component, or a portion of another carrier layer that is different from the growth substrate and on which the semiconductor layer sequence is disposed, for example by way of a wafer bonding process, during processing or production. In the latter case the growth substrate is removed, preferably after the semiconductor layer

sequence or semiconductor function regions has/have been disposed on the carrier layer. The carrier preferably supports and stabilizes the semiconductor function region mechanically. In particular, the semiconductor function region can be disposed on one side of the carrier.

The connecting conductor material preferably extends at least to a side of the carrier located opposite the semiconductor function region. This makes it easier for the optoelectronic component to be electrically connectable from the side of the carrier located opposite the semiconductor function region.

If the connecting conductor material is disposed at least partially in the opening, the opening, which is designed as a lateral depression, for example, preferably extends to the side of the carrier located opposite the semiconductor function region. If the carrier is involved in the electrical contacting of the component, the carrier is preferably implemented so as to be electrically conductive. The carrier can, for example, contain a suitable semiconductor material, which may be doped to increase the conductivity thereof.

In a further preferred embodiment of the optoelectronic component, a mirror layer is disposed downstream of the active zone and/or the semiconductor function region. Such a mirror layer can, for example, be integrated into the semiconductor function region as a Bragg mirror or can be designed as a metal-containing, and in particular metallic, mirror layer, for example containing Au, Al, Ag, Pt, Ti or alloys comprising at least one of these metals, such as AuGe. Particularly preferably, the mirror layer is disposed between the

carrier and the active zone and/or on the semiconductor function region.

The mirror layer is preferably implemented to be electrically conductive and can be involved in the contacting of the component. To this end, the mirror layer is expediently connected electrically conductively to the semiconductor function region.

The mirror layer is preferably designed so as to reflect radiation to be received or generated by the active zone. Advantageously, the mirror layer increases the efficiency of the optoelectronic component, for example by reducing the absorption of radiation in the carrier or advantageously influencing the radiation or reception characteristic of the optoelectronic component.

The mirror layer can particularly advantageously be produced right in the wafer composite, for example by being grown, like the Bragg mirror, together with the semiconductor layer sequence and integrated therein, or by being subsequently applied, for example by vapor deposition or sputtering, as in the case of a metallic mirror layer, onto the semiconductor layer sequence or semiconductor function region.

The mirror layer can optionally include a first submirror layer monolithically integrated into the semiconductor layer sequence or the semiconductor function region, and a second, in particular metal-containing, submirror layer disposed on the semiconductor layer sequence or the semiconductor function regions associated with the integrated submirror layer. An intermediate layer, which particularly preferably is electrically conductively connected to the sublayers, is preferably disposed between the submirror layers. An intermediate layer containing a radiation-translucent conductive oxide, and in particular a metal oxide, such as

a zinc oxide, an indium tin oxide or a tin oxide, is particularly suitable. The intermediate layer can be used to optimize the electrical contact of the metal-containing submirror layer with the integrated submirror layer.

If the growth substrate of the semiconductor layer sequence is removed during the production of the optoelectronic component, and in particular of a component comprising a metal-containing mirror layer, such components produced by way of removal of the growth substrate are also referred to as thin-film components. A thin-film component comprising a metal-containing mirror can, in particular, have a substantially cosinusoidal radiation characteristic analogous to that of a Lambertian radiator.

In an advantageous refinement of the invention, the encapsulation, or at least an element of the encapsulation, is designed so that the semiconductor function region is mechanically stabilized. This stabilizing action advantageously eliminates the need for a carrier stabilizing the semiconductor function region, thereby simplifying the creation of very thin optoelectronic components. The carrier can therefore be in particular thinned or removed.

A device according to the invention comprising a plurality of optoelectronic components comprises a plurality of optoelectronic components according to the invention of the above-described type, wherein the semiconductor function regions are preferably disposed at least partially juxtaposed in the lateral direction. The lateral juxtaposition advantageously corresponds to the arrangement of the semiconductor function regions, which result from a corresponding structuring of a semiconductor layer sequence into semiconductor function

regions on a carrier layer in the wafer composite. The device is in particular suitable for production on the wafer composite.

In a preferred embodiment, the device comprises an envelope that at least partially envelops or forms around the semiconductor function regions. The envelope is preferably designed in one piece. The envelope can likewise advantageously be formed in the wafer composite. The envelope can, in particular, be designed as described above.

In a further preferred embodiment, the semiconductor function regions are mechanically stabilized by a stabilization layer. The semiconductor function regions are preferably stabilized in an arrangement that is defined by the arrangement of the semiconductor function regions of the device in the wafer composite, and in particular on a planar carrier layer.

In an advantageous refinement of the device, the stabilization layer comprises the envelope and/or the window, and/or the stabilization layer is substantially identical to the envelope, so that the envelope can simultaneously have a protective effect on the semiconductor function regions and a stabilizing effect. The envelope can thus be designed as a stabilization layer or part of the stabilization layer.

In a method according to the invention for producing an optoelectronic component, initially a wafer composite comprising a semiconductor layer sequence that is disposed on a carrier layer and has an active zone and a lateral main direction of extension is provided. Thereafter, the semiconductor layer sequence is structured such that at least one opening through the active zone is created or at least one lateral side face bounding the active zone in the lateral

direction is formed, whereupon a connecting conductor material is disposed in the region of the opening or of the side face in such a way that the active zone is electrically insulated from the connecting conductor material at least in a portion of the opening or of the side face. This is followed by singulation into optoelectronic components, wherein the electrical contacting thereof takes place at least partially by way of the connecting conductor material.

Such a method has the advantage that optoelectronic components, including the contact structure thereof, can be produced at least partially, and preferably entirely, in a cost-effective process on the wafer composite. Since the active zone is electrically insulated from the connecting conductor material, for example by suitably arranging the connecting conductor material relative to the active zone, for example at a distance from the active zone, it is possible to reduce the risk of a short circuit of the active zone via the connecting conductor material. Advantageously, the contact structure of the component can be designed such that the optoelectronic component is free of wire bonds or can be contacted without bonding wires.

The carrier layer can contain the growth substrate of the semiconductor layer sequence on which the semiconductor layer sequence was produced, preferably epitaxially, or can be different from the growth substrate of the semiconductor layer sequence. In the latter case the growth substrate is removed, preferably after the semiconductor layer sequence has been disposed, in particular with the side thereof located opposite the growth substrate, on the carrier layer.

The active zone is preferably electrically insulated from the connecting conductor material by way of an insulation material. The insulation material, for example containing SiN or another of the above-described materials, is moreover preferably disposed at least partially

in the region of the opening or of the side face. Particularly preferably, the insulation material is disposed directly on the active zone and/or the connecting conductor material is electrically insulated from the active zone by the insulation material disposed between the active zone and the connecting conductor material. The risk of a short circuit of the active zone is thereby further reduced. The insulation material is preferably applied before the connecting conductor material and/or the connecting conductor material directly abuts the insulation material. The insulation material can be applied, for example, by way of vapor deposition, for example in a PVD process, such as sputtering, or in a CVD process, such as PECVD.

In a preferred embodiment of the method, the semiconductor layer sequence is provided in the lateral direction with at least one depression that preferably at least partially surrounds the opening through the active zone. The opening can optionally be configured as a depression in the semiconductor layer sequence in the lateral direction.

Further preferably, a wall of the opening is at least partially lined with the insulation material.

According to a further preferred embodiment, the electrically conductive connecting conductor material is disposed at least partially in the opening, and in particular in the depression. The opening can thus determine the contact structure of the optoelectronic component.

Furthermore, the opening preferably extends in the vertical direction perpendicularly to the lateral main direction of extension of the semiconductor layer sequence, and in particular through the entire semiconductor layer sequence. The opening preferably extends to or into

the carrier layer. Particularly preferably, the opening extends through the entire carrier layer. The opening can thus be designed in particular as a cut-out extending through the semiconductor layer sequence and/or into or through the carrier layer, or it can be designed as a recess in the semiconductor layer sequence. In particular, in the region of the semiconductor layer sequence the cut-out can be bounded in the lateral direction at least partially, and preferably completely, by the semiconductor layer sequence. The semiconductor layer sequence can thus completely surround the opening in the lateral direction.

In a further preferred embodiment of the method, the semiconductor layer sequence is structured so as to create a plurality of semiconductor function regions, in particular separated spatially from one another in the lateral direction by spaces. Particularly preferably, this structuring of the semiconductor layer sequence takes place in a method step that includes the creation of the opening or the side face, in particular before the connecting conductor material is put in place. The structuring into the semiconductor function regions can be carried out prior to or after the creation of the opening or the side face.

The semiconductor function regions are preferably at least partially provided with an opening through the active zone or a side face bounding the active zone in the lateral direction. To this end, during the structuring of the semiconductor layer sequence a plurality of openings is expediently generated for a plurality of semiconductor function regions. The opening can, in particular, be designed as a cut-out in the semiconductor function region, which preferably is at least partially, and preferably entirely, bounded laterally in the region of the semiconductor function region by the semiconductor function region. The semiconductor

function region can thus completely surround the opening in the lateral direction.

In a preferred embodiment, a plurality of openings through the active zone are generated, wherein a plurality of semiconductor function regions each comprise at least one opening through the active zone.

In a further preferred embodiment, a plurality of semiconductor function regions comprise, in the lateral direction, at least one respective depression that at least partially surrounds the opening, or, if a plurality of semiconductor function regions are present, the opening is designed as a depression in the respective semiconductor function region in the lateral direction.

In a further preferred embodiment, a plurality of semiconductor function regions comprise at least one respective lateral side face bounding the active zone of the respective semiconductor function region. The side face preferably bounds the respective semiconductor function region in the lateral direction associated with the side face. In particular, the entire semiconductor function region can be bounded by such side faces.

This side face or these side faces can, for example, be formed in the semiconductor function regions during the structuring of the semiconductor layer sequence. The side face can, in particular, abut a space disposed between two semiconductor function regions.

The connecting conductor material is preferably disposed downstream of the side face in the lateral direction in such a way that the connecting conductor material is electrically insulated from the active zone at least in a portion of the side face.

In a further preferred embodiment of the invention, the insulation material is disposed, in particular directly, on the side face.

The connecting conductor material preferably extends in the vertical direction across the region of the active zone and/or is kept spaced apart from and/or insulated from the active zone, for example by way of the insulation material, which can be disposed between the connecting conductor material and the side face or the semiconductor function region.

In a further preferred embodiment, a first electrical contact is applied to the side of the semiconductor layer sequence or semiconductor function regions facing away from the carrier layer. The first electrical contact advantageously facilitates the creation of the contact structure of the optoelectronic component to be produced in the wafer composite. The first electrical contact can be provided before or after the opening or the side face is created. For example, substantially every semiconductor function region can be provided with such a first contact.

Furthermore, a plurality of first contacts can optionally be provided or formed on the semiconductor layer sequence. This is preferably done in such a way that such a first contact is assigned to substantially every region of the semiconductor layer sequence where a semiconductor function region is to be formed from the semiconductor layer sequence.

In a further preferred embodiment, the connecting conductor material is disposed in the region of the opening or the side face in such a way that a, in particular direct, electrically conductive connection is formed between the connecting conductor material and the first

contact. The connecting conductor material and the first contact can, in particular, be in direct mechanical contact.

In a further preferred embodiment, the opening or the side face is designed such that the first contact is electrically connectable, via the region of the opening or the region of the side face, from the side of the semiconductor layer sequence or semiconductor function region located opposite the first contact, or such that the first contact is at least partially exposed, which is to say the first contact, in particular in the vertical direction, is not covered by the semiconductor layer sequence or the semiconductor function region. It is expedient in this case to provide the first contact before the opening or the side face is formed. To form the opening or the side face, a region of the semiconductor layer sequence that covers the first contact can then be deliberately removed, so that the first contact is exposed, and the first contact can be electrically connected, in particular by way of the connecting conductor material, from the side of the semiconductor layer sequence or of the semiconductor function region located opposite the first contact. In particular, the first contact can extend, in particular completely, across the opening in the lateral direction. To this end, the first contact preferably has a lateral extent greater than that of the opening.

In a further preferred embodiment of the method, a stabilization layer is disposed downstream of the unstructured semiconductor layer sequence or the semiconductor function regions from the side thereof facing away from the carrier layer. The stabilization layer is preferably applied to the semiconductor layer sequence or the semiconductor function regions. Furthermore, the stabilization layer can be disposed downstream of the

semiconductor layer sequence or the semiconductor function regions, optionally using a suitable adhesive layer or intermediate layer.

The stabilization layer is preferably designed to be self-supporting and mechanically stabilizes the semiconductor layer sequence or the semiconductor function regions. In addition, the stabilization layer can mechanically stably connect the semiconductor function regions to one another.

Advantageously, such a stabilization layer can mechanically stabilize the wafer composite in such a way that the carrier layer can be dispensed with or the carrier layer can be thinned. The carrier layer can be at least partially thinned, for example by way of etching or grinding, or be removed, in particular completely.

This simplifies the production of very thin optoelectronic components, in which the semiconductor function region, in the extreme case, includes essentially only the active zone.

In particular, the semiconductor layer sequence can be structured into a plurality of semiconductor function regions after the partial, and in particular complete, removal of or after the thinning of the carrier layer. The mechanical stability is preferably ensured in this case by the stabilization layer provided earlier.

Furthermore, by optionally repeatedly applying, combined with optionally removing, various such stabilization layers, structurability of a semiconductor layer sequence on many sides, preferably on all sides, on a carrier layer in the wafer composite can be achieved.

Particularly preferably, the stabilization layer is designed to be photostructurizable, which can simplify further processing. The stabilization layer preferably contains a photostructurizable resist for this purpose.

In a further preferred embodiment, the stabilization layer is disposed downstream of the semiconductor layer sequence or the semiconductor function regions before the opening or the side face is created. The opening or the side face is then preferably formed in the semiconductor layer sequence or the semiconductor function regions from the side located opposite the stabilization layer. For this purpose the carrier layer is preferably removed, in particular regionally or completely, or the creation of the opening or the side face is accompanied by the simultaneous, suitable, in particular regional, removal of the carrier layer.

Due to the mechanically stabilizing effect of the stabilization layer, the carrier layer can be removed regionally or completely without increasing the risk of damaging the semiconductor layer sequence or the semiconductor function regions.

In an advantageous refinement, the carrier layer is removed, preferably completely, at least in a portion, and the opening or the side face is created in the semiconductor layer sequence or the semiconductor function regions working from the side facing away from the stabilization layer, and in particular by the region from which the carrier layer is removed. In a further preferred embodiment of the method, the stabilization layer at least partially envelops and/or forms around the semiconductor function regions. Advantageous protection

of the semiconductor function regions against harmful external influences, in particular in the edge regions thereof, can be achieved in this way already during the production of the optoelectronic components.

In a further preferred embodiment, the opening or the side face is formed in the semiconductor layer sequence or the semiconductor function regions from the side located opposite the carrier layer. To this end, for example the semiconductor layer sequence or the semiconductor function regions can be suitably structured by way of etching from the side located opposite the carrier layer. This can take place before, after or concurrently with the formation of the semiconductor function regions. The mechanical stability of the composite is advantageously ensured by the carrier layer in this case.

In an advantageous refinement, the stabilization layer is disposed downstream of the semiconductor layer sequence or the semiconductor function region after the creation of the opening or the side face.

Furthermore, the stabilization layer is preferably translucent to a radiation to be generated or received by the active zone. In this way the stabilization layer can also be part of a subsequent envelope or encapsulation of the optoelectronic component, without disadvantageously reducing the efficiency of this component due to absorption of the incident or emitted radiation in the material of the stabilization layer.

The stabilization layer can be disposed downstream of the semiconductor layer sequence or the semiconductor function regions using a variety of methods. For example, the stabilization layer can be provided by way of a vapor deposition process, such as a CVD or PVD process, or spin coating. Materials that are particularly suitable for spin coating are, for

example, BCB (benzocyclobutene), a siloxane, a silicone, a spin-on oxide such as an aluminum oxide, for example Al_2O_3 , or a resist; for vapor deposition, for example using the CVD method, a glass is particularly suitable.

After having been applied to the semiconductor function regions or the semiconductor layer sequence, the stabilization layer is optionally cured, wherein the curing can preferably take place at temperatures, for example, below 400°C or below 300°C , which essentially do not damage the semiconductor structure, in particular if the curing time is relatively short. This is particularly expedient if the material of the stabilization layer is applied from the liquid phase.

The stabilization layer can furthermore also be bonded to the semiconductor layer sequence or the semiconductor function regions, for example by way of a wafer bonding process or anodic bonding or direct bonding. In particular, the stabilization layer can be attached to the semiconductor layer sequence or the semiconductor function regions by way of van der Waals forces. For this purpose, the stabilization layer can be applied onto the wafer composite by way of optical contacting. In particular, the stabilization layer can, in this case, be designed to be planar and can comprise a glass plate, for example.

The stabilization layer can furthermore be disposed downstream of the semiconductor layer sequence or the semiconductor function regions by way of an adhesion promoter layer, wherein the adhesion promoter layer is preferably disposed between the semiconductor function regions and the stabilization layer and/or preferably joins the semiconductor layer sequence or the semiconductor function regions to the stabilization layer in a mechanically stable manner. In particular, the stabilization layer can, in this case, be designed to be planar

and can comprise a glass plate, for example.

Furthermore, the stabilization layer can be designed as a window layer for radiation outcoupling.

The adhesion promoter layer can form around the semiconductor function regions and be part of a subsequent envelope and/or encapsulation of the optoelectronic component.

For example, the adhesion promoter material can be a silicone, such as a siloxane, or a BCB. Apart from good adhesion promoting action, these materials may also be characterized by high stability against short-wave, for example ultraviolet, radiation, high temperature resistance and/or or high permeability to radiation. The adhesion promoter layer can optionally be partially or completely cured, for example thermally.

The stabilization layer can furthermore be implemented as a stabilizing film, which can be applied to, and in particular laminated onto, the wafer composite, in particular to the semiconductor layer sequence or the semiconductor function regions. After the application, the stabilizing film can optionally be cured, and in particular photocured or thermally cured. After curing, the stabilizing film preferably forms a mechanically stable, preferably self-supporting, layer. This cured layer and/or the film are preferably translucent to radiation.

In a preferred embodiment of the invention, the semiconductor layer sequence is, or the semiconductor function regions are, mechanically stabilized via the stabilization layer such

that the carrier layer can be structured, preferably from the side thereof facing away from the stabilization layer. This structuring can be carried out, for example, by way of a masking process in combination with an etching process or mechanical methods, such as grinding or sawing.

This structuring preferably results in the creation of carrier layer regions, from the carrier layer, which in the subsequent optoelectronic components form the carriers for the semiconductor function regions. To this end, the carrier layer is particularly preferably structured in accordance with the arrangement of the semiconductor function regions on the carrier layer, wherein preferably at least one semiconductor function region is disposed on essentially each carrier layer region. The mechanical stability of the composite comprising the stabilization layer, the semiconductor function region and the structured carrier layer regions is advantageously ensured by the stabilization layer. If the, in particular self-supporting, stabilization layer is sufficiently mechanically stable, the carrier layer can optionally be removed completely, as described above.

In the above-described method, for example, components can be produced in which the edge length of the semiconductor function regions is from 10 μm to 100 μm , to 1000 μm or to 10 mm. An edge length of approximately 1000 μm has proven to be especially suitable. The minimum edge length or dimensioning of the semiconductor function regions in the lateral direction is theoretically limited only by the resolution of the structuring methods used in the production process, and in particular the methods used to structure the semiconductor layer sequence into semiconductor function regions or to structure the opening.

Methods that can be used for this purpose are, for example, a lithographic, and in particular a photolithographic, method, using a suitably designed mask in combination with a wet or dry etching process, a laser structuring method; or a mechanical structuring method, such as sawing.

Particularly advantageously, the entire method can be carried out on the wafer composite, thus eliminating the need for cost-intensive individual processing steps. The method, in particular, makes it possible to produce complete, ready-to-use components cost-effectively on the wafer composite. An optoelectronic component thus produced can be positioned on a printed circuit board, for example, by way of a "pick and place" process, in particular immediately after singulation, and then be electrically connected. The component can optionally be disposed in an additional housing, thereby further increasing the protection of the component.

In a further advantageous embodiment of the method, the optoelectronic component comprises an encapsulation that surrounds the semiconductor function region, and in particular the active zone, essentially in a hermetically sealed manner. The encapsulation preferably includes the envelope of the semiconductor function region and at least one further encapsulating element. The encapsulating element can advantageously be provided on the wafer composite and envelops or forms around the semiconductor function region preferably from the side located opposite the envelope and/or the stabilization layer. This advantageously eliminates the need for an additional housing in a simplified manner, while still providing adequate protection of the component. As a result, it becomes easier to create small components without an additional housing. The encapsulating element, and in particular an encapsulating layer, can be applied to the wafer composite, for example by way

of spin coating, and can optionally be partially or completely cured, for example thermally. The encapsulating element contains a BCB, for example.

The envelope of the component can, for example, result from the stabilization layer during the singulation of the composite into components and/or can include part of the adhesion promoter layer, either of which can at least partially form around or envelop the semiconductor function regions.

In the above-described method, the composite can, in particular, be singulated into optoelectronic components through the stabilization layer, and in particular the envelope and/or the window, the insulation material and/or the adhesion promoter layer.

In a preferred embodiment of the method, prior to singulation, dicing lines are formed that extend into the layer that mechanically stabilizes the wafer composite. The dicing lines can extend from the side of the composite facing away from the stabilizing layer into the stabilizing layer. Particularly preferably, the dicing lines do not extend completely through the stabilizing layer. Advantageously, the stability of the composite is thus still preserved, despite the dicing lines in the stabilizing layer. The dicing lines are preferably designed such that the composite breaks into individual elements should the dicing lines extend completely through the stabilization layer.

As described above, the stabilizing layer can, for example, be designed as a stabilization layer or be formed by the carrier layer.

If the stabilizing layer is thinned at least to or into the dicing lines, in particular from the side located opposite the semiconductor function regions and/or in the vertical direction, the wafer composite "breaks apart" into optoelectronic components or devices, since the thinning to the dicing lines causes the stabilizing layer to lose the mechanically stabilizing effect. Such an alternative type of singulation is also known as "dicing by thinning."

The dicing lines are further preferably disposed between two, in particular arbitrary, semiconductor function regions. Particularly preferably, a dicing line extends all the way around, in particular in the lateral direction, a semiconductor function region associated with this dicing line.

In a further preferred embodiment, a luminophore or an absorbent is disposed downstream of the semiconductor function regions or the semiconductor layer sequence, and in particular in the wafer composite. The luminophore or absorbent is preferably applied to the semiconductor layer sequence or the semiconductor function regions, in particular directly, by way of electrostatic forces. A luminophore layer or absorbent layer is preferably created in this way.

The substance, this being the absorbent or luminophore, to be applied to the semiconductor layer sequence or the semiconductor function regions is preferably applied to the semiconductor layer sequence or the semiconductor function regions by way of electrostatic attraction, and in particular electrostatic forces. To this end, for example, an auxiliary layer is applied to the semiconductor function region side and thereafter is electrostatically charged and is preferably electrically insulating. The substance can, for example, be charged using a charge having the opposite sign from that used to charge the auxiliary layer,

whereby an electrostatic attraction is achieved between the auxiliary layer and the substance. If the substance is electrically polarizable, then, advantageously, electric charging of the substance is not required. The auxiliary layer is preferably designed to be electrically insulating. For example, the auxiliary layer can be formed by way of the insulation material.

Furthermore, the substance is preferably applied to the side of the wafer composing facing away from the carrier layer or the stabilization layer. The substance can be applied to the composite in a suitably structured manner, or it can be suitably structured after the application.

Furthermore, the substance to be applied can be applied in a substance mixture, which, in addition to the absorbent or luminophore, preferably comprises a bonding agent that enhances the adhesion of the substance to the semiconductor function region or the auxiliary layer. The bonding agent can optionally be partially or completely cured by increasing the temperature. A resin, for example a dry matrix polymer resin (thermoplast), is a particularly suitable bonding agent. The mechanical binding of the substance to the semiconductor layer sequence or the semiconductor function regions is improved by the bonding agent.

The charge can, in particular, be used to set the thickness of the substance layer. During the application of the substance by way of electrostatic forces, the thickness of the substance layer to be applied can be set by suitably selecting the charge. Furthermore, such a method makes it easier to apply a substance layer in an even thickness. The thickness of the substance layer is preferably between 15 and 25 μm .

In a further preferred embodiment, the luminophore or the absorbent is disposed in the

stabilization layer. For example, the luminophore or the absorbent can be disposed in a, preferably planar, stabilization layer, in particular a window layer. A filter glass plate or a glass plate doped with or mixed with a luminophore, in particular containing a rare earths material, can be used as the stabilization layer.

The components or devices described above and in greater detail hereafter are preferably produced in keeping with the described method, so that the features described in the method here and hereafter can also refer to a component or a device, and vice versa.

Further advantages, features and advantages of the invention will be apparent from the description of the following exemplary embodiments in conjunction with the figures.

In the drawings:

FIG. 1 shows a first exemplary embodiment of an inventive optoelectronic component in a schematic sectional view;

FIG. 2 shows a second exemplary embodiment of an optoelectronic component according to the invention in a schematic sectional view;

FIG. 3 shows a third exemplary embodiment of an optoelectronic component according to the invention in a schematic sectional view;

FIG. 4 shows a first exemplary embodiment of a method according to the invention for producing an optoelectronic component based on intermediate steps shown in various

schematic views in FIGS. 4a to 4i;

FIG. 5 shows an exemplary embodiment of a device according to the invention comprising a plurality of optoelectronic components;

FIG. 6 shows a second exemplary embodiment of a method according to the invention for producing an optoelectronic component based intermediate steps shown schematically in FIGS. 6a to 6e;

FIG. 7 shows a schematic sectional view of a variant of the exemplary embodiment according to FIG. 1;

FIG. 8 shows a schematic sectional view of a variant of the exemplary embodiment according to FIG. 2;

FIG. 9 shows different variants for implementing the contact structure for electrically contacting the semiconductor function regions based on schematic sectional views and tops views given in FIGS. 9a to 9i;

FIG. 10 shows a third exemplary embodiment of a method according to the invention for producing an optoelectronic component based on intermediate steps shown schematically in FIGS. 10a to 10k; and

FIG. 11 shows a fourth exemplary embodiment of a method according to the invention for producing an optoelectronic component based intermediate steps shown schematically in FIGS. 11a to 11g.

Identical and like-acting elements are denoted by the same reference numerals in the figures.

FIG. 1 shows a first exemplary embodiment of an optoelectronic component according to the invention based on a schematic sectional view.

The optoelectronic component 1 comprises a semiconductor function region 2 disposed on a carrier 3. The semiconductor function region comprises an active zone 400 provided to generate or receive radiation and has a lateral main direction of extension.

The active zone can, for example, comprise a heterostructure, and in particular a double heterostructure, a single or multiple quantum well structure or a pn junction.

The semiconductor function region 2, and in particular the active zone 400 thereof, for example comprises a plurality of semiconductor layers and/or is based on GaN or GaP, for example. If the semiconductor function region is based on GaP, the optoelectronic component is preferably intended for radiation in the infrared to yellow-green region of the spectrum, and in the case of a GaN-based semiconductor function region, it is preferably intended for radiation in the ultraviolet to green region of the spectrum. GaP- or GaN-based III-V semiconductor materials are particularly suitable for the above regions of the spectrum due to the high internal quantum efficiency that can be attained. For example, InGaN or InGaAlP is particularly suitable for optoelectronic components.

The carrier 3 preferably contains a material suitable for use as a growth substrate for epitaxially producing the semiconductor function region, or the carrier is preferably formed of a suitable growth substrate for producing the semiconductor function region. GaAs or Ge, for example, is particularly suitable for use as a growth substrate of a GaP-based

semiconductor function region, and SiC or sapphire, for example, is particularly suitable as a growth substrate for a GaN-based semiconductor function region.

The active zone 400 includes an opening designed as a cut-out 9 that extends all the way through the semiconductor function region. A connecting conductor material 8 is disposed in the region of the opening. The recess is preferably completely surrounded in the lateral direction by the semiconductor function region and is consequently bounded laterally by the semiconductor function region.

The semiconductor function region is surrounded by an envelope 4, which is preferably designed to be translucent to radiation and, for example, contains a silicone, a BCB, a glass, a spin-on oxide, such as Al_2O_3 , or a resist.

A current spreading layer 5 is disposed on the semiconductor function region 2, and preferably on the side of the semiconductor region facing away from the carrier 3. The current spreading layer advantageously has good electrical contact properties to the semiconductor material associated with, and in particular abutting, the semiconductor function region.

The current spreading layer furthermore preferably has high conductivity in the lateral direction, so as to facilitate uniform current inflow from the first main face 6 of the semiconductor function region into the semiconductor function region, and in particular the active zone. This is of particular advantage for radiation-emitting components.

The current spreading layer furthermore is preferably characterized by high permeability for a radiation to be generated in or received by the semiconductor function region 2. This advantageously reduces the absorption of radiation in the current spreading layer, while

simultaneously affording good electrical contact properties.

In a preferred embodiment of the invention, the current spreading layer includes a radiation-translucent conductive oxide, in particular a metal oxide, for example a so-called transparent conducting oxide (TCO). TCO materials, for example a zinc oxide, such as ZnO, a tin oxide, such as SnO, an indium tin oxide, such as ITO, a titanium oxide, such as TiO, or similar materials are very suitable materials for the current spreading layer due to the relatively high conductivity thereof in the lateral direction and high radiation permeability over a wide wavelength range. ZnO, for example, is particularly suitable for the contact with p-type semiconductor materials, and in particular III-V semiconductor materials, and can form a substantially ohmic contact thereto. So as to increase the conductivity in the lateral direction, the current spreading layer can, for example, be doped with a metal, such as Al in the case of ZnO. Particularly suitable for a contact with n-type semiconductor materials is SnO, for example, optionally doped with Sb. In contrast to semiconductor materials that can be integrated monolithically into the semiconductor function region, such a current spreading layer has an advantageously high conductivity in the lateral direction. As a result, a comparatively thick semiconductor layer integrated into the semiconductor function region for current spreading can thus be dispensed with. This simplifies the creation of flat components.

A first contact layer 7 is disposed downstream of, preferably immediately downstream of, the current spreading layer 5 as viewed from the first main face 6 of the semiconductor function region and is electrically conductively connected to the current spreading layer. The first contact layer preferably contains a metal, for example Ti, Pt, Au, Al or an alloy

comprising at least one of these materials.

The first contact layer is preferably designed to be substantially ring-shaped as viewed from above (see the schematic top view in FIG. 4e). In the central region, contact layer 7 is electrically conductively connected to a connecting conductor material 8, which likewise contains a metal, such as Sn, for example. Sn is particularly advantageous for the production of such an optoelectronic component, and in particular for producing the connecting conductor formed by the connecting conductor material 8 (see the description of the exemplary embodiment in conjunction with FIG. 4).

The connecting conductor material 8 extends in the vertical direction through the opening in the active zone in the semiconductor function region 2 from the first contact layer 7 across the region of the current spreading layer 5 and the semiconductor function region 2, and through the carrier 3 to the side of the carrier located opposite the semiconductor function region. According to the present exemplary embodiment, the opening thus preferably penetrates not only the semiconductor function region, but also completely penetrates the carrier 3. In the region of the carrier, the opening is preferably configured as a cut-out, which particularly preferably is bounded entirely by the carrier in the lateral direction.

The semiconductor function region 2 and, in particular, the active zone 400 are electrically insulated from the electrically conductive connecting conductor material 8 in the region of the opening by an insulation material 10, for example containing SiN. This prevents the active zone 400 from disadvantageously short circuiting via the connecting conductor material 8, causing the component to malfunction during operation. The cut-out 9 is filled substantially completely with the connecting conductor material and is electrically insulated

from the semiconductor function region at least in the region of the same. The insulation material 10 preferably completely lines the wall of the cut-out in the semiconductor function region, and in particular at the active zone.

The connecting conductor material 8 is electrically conductively connected to a first connection 11 on the side of the carrier facing away from the semiconductor function region 2. A further insulation material 10a, for example containing SiN, is disposed between the first connection and the carrier. This further insulation material electrically insulates the first connection from a second connection 12, which is disposed on the side of the carrier facing away from the semiconductor function region. The further insulation material 10a preferably has a greater extent in the lateral direction than the first connection so as to further reduce the risk of a short circuit of the connections 11 and 12.

The connection 12 is conductively connected to the carrier, which is preferably designed to be electrically conductive, so that the semiconductor function region can be electrically activated via the first connection and the second connection. For example, the first and/or the second connections contain a metal, such as Ti, Pt, Al or Au. Alloys, and in particular alloys comprising at least one of these metals, such as AuGe, are also suitable for forming the connections.

The component is contacted by way of the semiconductor function region, and in particular the region of the active zone, for which reason the insulation material 10 is preferably thick enough to prevent a short circuit of the active zone via the connecting conductor material. The cut-out is preferably lined across the full area thereof with the insulation material.

The envelope 4, together with the carrier 3, forms a protective encapsulation for the active zone or the semiconductor function region.

The optoelectronic component 1 depicted here can be produced entirely on the wafer composite (see the schematic representation of the production of similar components according to the exemplary embodiment described in FIG. 4).

The semiconductor function region is produced epitaxially on a growth substrate, for example, from which the carrier 3 can result, and after being grown can be provided with the current spreading layer 5. This can be followed by the creation of the conductor structure including the opening designed as the cut-out 9 as well as the insulation material, the connecting conductor material and the first contact layer. Thereafter, an envelope material is applied, preferably in the liquid phase, to the semiconductor function region and the carrier by way of the first main face of the semiconductor function region. This envelope material can be vapor deposited, for example, or applied by way of spin coating. From the second main face 13 of the semiconductor function region, the insulation material 10a, the first connection 11 and the second connection 12 are provided, for example by way of vapor deposition or sputtering.

Such a component can be produced in various sizes. These various sizes can also correspond to various dimensions of the contact structure of the component, and in particular of the opening or the cut-out 9. For example, the lateral extent of the semiconductor function region can range from 10 μm to several 100 μm , for example 200 μm , 300 μm or 400 μm . The lateral dimension, for example the diameter, of the opening or cut-out is accordingly 100 or several 100 nm to approximately 30 μm or 50 μm . By suitably adapting the lateral

dimension of the connecting conductor material and the number of cut-outs—in contrast to what is shown, it is also possible to provide a plurality of cut-outs—the conductivity or ampacity necessary for efficient contacting of the semiconductor function region can be implemented. The contacting of the semiconductor function region or of the component can take place by way of connections 11 and 12, both of which are disposed on the second main face side of the semiconductor function region. The optoelectronic component is therefore designed in particular to be surface-mountable. For example, connections 12 and 13 can be soldered to conductive tracks of a printed circuit board.

This advantageously eliminates the need for an electrical contact that requires the use of a bonding wire or similarly complex measures for contacting the semiconductor function region. The creation of very small components is therefore simplified.

Furthermore, the carrier can be dispensed with at least in part, since the envelope preferably has a mechanically stabilizing effect on the semiconductor function region. Consequently, during the production of the component, the carrier layer of the semiconductor layer sequence or the carrier of the semiconductor function region can be at least partially or completely removed or thinned, for example by way of grinding or etching. This advantageously reduces the component height.

The semiconductor function region of such a component can thus be formed of an, in particular epitaxially, growable layer structure. A carrier stabilizing the semiconductor

function region can be dispensed with. In the extreme case, the semiconductor function region essentially substantially only the active zone 400.

Furthermore, a luminophore, for example in the form of luminophore particles, which partially absorbs the radiation generated by the semiconductor function region and reemits this as radiation of a longer wavelength, can be provided in the envelope. The two radiations can subsequently intermix to yield mixed-color light, and in particular white light. If the component is intended to emit white light, the semiconductor function region is preferably based on GaN, which is particularly suitable for generating short-wave, in particular blue or ultraviolet, radiation. The luminophore is preferably implemented as a YAG-based luminophore and, for example, converts blue radiation partially into yellow radiation. White light is obtained by suitably mixing the blue and yellow radiation fractions.

The luminophore can optionally be disposed on the semiconductor function region as a luminophore layer, which can be disposed between the envelope and the semiconductor function region. In this case, the luminophore is preferably applied to the semiconductor function region by way of electrostatic forces.

FIG. 2 shows a second exemplary embodiment of an optoelectronic component according to the invention based on a schematic sectional view.

The component shown here is essentially the same as the component illustrated in FIG. 1.

In contrast to the component shown in FIG. 1, in FIG. 2 a further insulation material 10b is disposed downstream of the current spreading layer 5. This insulation material layer can, for

example, contain SiN and not only has an insulating effect, but preferably also a protective or passivating effect with respect to the semiconductor function region 2, and in particular the active zone thereof. The insulation material 10b is preferably also disposed on the flanks of the semiconductor function region 2, and particularly preferably extends in the vertical direction from the first main face 6 to the second main face 13 of the semiconductor function region. This additional insulation layer or passivating layer further increases the protection of the active zone against harmful external influences. As is the case with the component in FIG. 1, the electrical contacting of the component takes place via the first contact material 7 associated with the first main face 6 of the semiconductor function region 2, the first contact material being electrically conductively connected to the connecting material 8.

The passivating layer additionally protects the lateral flanks of the semiconductor function region and is preferably disposed thereon. The passivating layer 10b can moreover be disposed on the carrier 3.

One or more antireflective layers, which can be implemented as $\lambda/4$ layers, for example, can be disposed between the envelope 4 and the semiconductor function region, and in particular between the passivating layer and the envelope. The passivating layer can, in particular, be implemented as an antireflective layer. Reflection losses at interfaces caused by refractive index jumps can advantageously be reduced in this way.

The connecting conductor material 8 is electrically conductively connected to the first connection 11, which is electrically insulated from the second connection via the insulation material 10a associated with the main face of the carrier located opposite the semiconductor function region. A first 14 and a second 15 solder layer are each disposed on the sides of

the connections 11 and 12 facing away from the carrier. These solder layers contain AuGe, for example, and are preferably electrically conductively connected to the respective connections. Such solder layers facilitate the connection, for example by way of soldering, of the connections 11 and 12 to external connections, such as the conductive tracks of a printed circuit board or similar external conductor devices.

In contrast to the exemplary embodiment according to FIG. 1, furthermore the optoelectronic component shown in FIG. 2 is provided with an encapsulation 16. This encapsulation includes a window 17, which, as viewed from the first main face of the semiconductor function region, is disposed downstream of the envelope 4, which at least partially envelops the semiconductor function region or is embedded in the semiconductor function region. Furthermore, the encapsulation 16 includes an encapsulating element 18, which is disposed downstream of the envelope 4 in the direction of the carrier or is disposed on the side of the semiconductor function region located opposite the first main face. The encapsulating element 18 preferably encloses the carrier 3, for example in a pincer-like manner, from the side thereof facing away from the semiconductor function region 2. The encapsulating element 18 can, in particular, abut the envelope 4 in the region of the second main face 13 of the semiconductor function region 2. The encapsulation 16, which can comprise the envelope 4 and the encapsulating element 18 and optionally the window 17, can advantageously be created on the wafer composite.

The dotted lines in FIG. 2 in the region of the envelope 4 and of the encapsulating element 18 denote the boundary areas between the various parts of the encapsulation. Advantageously, the envelope 4 and the encapsulating element 18 can already constitute an encapsulation that is substantially hermetically sealed with respect to external influences. The material of the encapsulating element can advantageously be selected arbitrarily within

the scope of production options and can, in particular, be designed to be substantially impermeable to radiation, since only little of the radiation to be received or generated by the semiconductor function region impinges on the encapsulation in the region of the encapsulating element 18. The window 17 and the envelope 4 are preferably designed to be impermeable with respect to this radiation so as to advantageously increase the efficiency of the component.

The window 17 can comprise a glass, a portion of a glass plate or essentially the same material as the envelope, for example. In the latter case, the envelope 4 and the window 17 can advantageously be formed in one method step. In particular, the envelope and the window can be designed in one piece in a shared structure. In this case, the dotted line between the window and the envelope is an imaginary line. If the window and the envelope are designed in two pieces, however, the dotted line denotes the boundary area between those elements.

In this exemplary embodiment, an optical element 19 is formed in the window 17. This optical element can advantageously already be provided in the wafer composite. The window material is suitably structured for this purpose. In the case of a one-piece design of the envelope and the window, the envelope can, in particular, be shaped to correspond to the configuration of the optical element. The structuring of the window can be achieved, for example, by etching processes or by punching the structure of the optical element into the window material, which can optionally still be plastically deformable after being applied. In this exemplary embodiment, the optical element is designed to be convex in the manner of a lens and advantageously increases the efficiency of the optoelectronic component. Furthermore, for the purpose of uniform radiation distribution, it is possible to provide a

scattering element, which can be implemented, for example, by way of a scattering structure, for example structured from the window, or scattering particles, for example disposed in the window and/or the envelope. The optical element can optionally also be implemented as a Fresnel lens.

During the connection of the solder layers 14 and 15 to external conductors, the solder is usually subjected to high temperatures during the soldering process, causing it to at least partially soften. Advantageously, during the soldering process the solder bonds to the material of the encapsulating element in the areas adjacent to the encapsulating element so that the encapsulation of the optoelectronic component is further sealed.

The parts of the encapsulation, and in particular the encapsulating element 18 and the envelope 4, are preferably configured so as to be substantially resistant to, and preferably dimensionally stable against, the temperatures that occur during soldering for at least a period of time equal to that of the soldering process.

The window 17 can be created concurrently with the envelope 4 or, for example, can be glued to the envelope. In the latter case, the envelope itself preferably has an adhesion-promoting effect, thus eliminating the need for an additional adhesive layer between the window and the envelope. Due to the lower number of interfaces, this can have advantages for radiation outcoupling out of, or incoupling into, the semiconductor function region.

If the window 17 is disposed on the envelope 4 by adhesive bonding, the envelope preferably contains silicone or BCB, which can have an adhesion-promoting effect with respect to the envelope and the window material. This applies in particular to windows that contain glass

or are made from a glass plate.

A luminophore, in particular for generating mixed color light, is preferably disposed in the envelope 4 as close as possible to the active zone. In particular, the envelope material can serve as a carrier matrix for luminophore particles, which can subsequently be applied to the semiconductor function region together with the material of the envelope. The risk of degradation of the envelope or the window due to high-energy short-wave radiation is reduced by the wavelength conversion close to the semiconductor function region.

Deviating from the representation in FIGS. 1 and 2, a mirror layer can be disposed on the side of the semiconductor function region facing the carrier, for example a Bragg mirror, in particular one that is monolithically integrated into the semiconductor function region, or a metal-containing, in particular metallic, mirror layer, for example containing Au, Pt, Al or an alloy comprising at least one of these metals, such as AuGe. In the case of a metallic mirror layer, the carrier 3 is preferably different from the growth substrate of the semiconductor layer sequence of which the semiconductor function region is preferably formed on the wafer composite. After the mirror layer has been applied to the side of the semiconductor function region or semiconductor layer sequence facing away from the growth substrate, the growth substrate is removed. Prior to the removal of the growth substrate, the semiconductor function region or the semiconductor layer sequence is attached or disposed, in particular by way of the mirror layer, on a carrier layer from which the carrier 3 of the thin film component results upon singulation. The carrier 3 is in particular different from the growth substrate.

A corresponding variant of the exemplary embodiment according to FIG. 1 is schematically illustrated in FIG. 7 based on a sectional view. The metal-containing mirror layer 22, containing for example Au or Ag, is disposed between the carrier 3, which is different from the growth substrate, and the semiconductor function region 2. A joining layer 25, for example a solder layer, by way of which the semiconductor function region is mechanically stably attached to the carrier, is preferably disposed between the mirror layer and the carrier 3. The opening designed as a cut-out 9 penetrates in particular the semiconductor function region 2, the mirror layer 22 and the joining layer 25.

Deviating from the illustration in FIG. 2, furthermore the carrier 3 can be dispensed with. In particular when the envelope and/or the window layer, preferably completely, mechanically stabilize semiconductor function region 2, the carrier can be thinned or removed, in particular completely, without substantially increasing the risk of damaging the semiconductor function region. This simplifies the creation of thin optoelectronic components. If the carrier of the semiconductor function region is dispensed with, the encapsulating element 18 can extend in a substantially planar manner by way of the second main face 13 of the semiconductor function region, or the encapsulating element can be designed as a planar layer.

A corresponding variant of the exemplary embodiment according to FIG. 2 is schematically illustrated in FIG. 8 based on a sectional view. In contrast to the exemplary embodiment shown in FIG. 2, in the exemplary embodiment of FIG. 8 component 1 does not include a carrier for the semiconductor function region 2. The semiconductor function region can be designed here as a monolithically integrated, for example epitaxially growable, semiconductor layer structure. In particular, all the semiconductor parts of the component

can be monolithically integrated. The encapsulating element 18 directly abuts the second main face of the semiconductor function region 2. The encapsulating element 18 furthermore abuts the envelope 4.

Optoelectronic components, such as those illustrated in FIG. 2 or the variants according to FIGS. 7 and 8, can be produced entirely on the wafer composite, including the encapsulation.

FIG. 3 shows a further exemplary embodiment of an optoelectronic component according to the invention based on a schematic sectional view.

In this exemplary embodiment, the optoelectronic component 1 is designed as what is known as a thin film component. As mentioned above, "thin film component" here shall be understood to mean that the growth substrate of a semiconductor layer sequence from which the semiconductor function region 2 is created is removed during the production process. The growth substrate can be removed, for example, by a laser ablation or laser cutting process, etching, or mechanical methods. Before or after the removal of the growth substrate, the semiconductor layer sequence or the semiconductor function region is preferably provided with a, particularly preferably metal-containing, mirror layer. The mirror layer can improve the efficiency of the optoelectronic component. For example, the mirror layer can reduce the absorption of radiation generated in the semiconductor function region by a structure, such as a printed circuit board, disposed on a side of the mirror layer located opposite the semiconductor function region.

FIG. 3 shows a thin film component that can be entirely produced on the wafer composite.

The optoelectronic component 1 comprises a semiconductor function region 2 having an active zone 400 and a lateral main direction of extension, wherein the semiconductor function region comprises a lateral side face 26 bounding the active zone, and a connecting conductor material 8, which is electrically insulated from the active zone 400 in at least a portion of the side face 26, is disposed downstream of the side face in the lateral direction. The side face 26 can, in particular, be designed to be planar, which is to say free of any depression in the lateral direction.

The connecting conductor material 8 is insulated from the active zone in the lateral direction of the semiconductor function region, in the region of the side face, by way of the insulation material 10, which preferably directly abuts the side face 26. To this end, the connecting conductor material is, in particular, spaced apart from the side face in the lateral direction by way of the insulation material. Overall, this at least greatly reduces the risk of a short circuit of the active zone short by the connecting conductor material.

The side face 26 preferably bounds the semiconductor function region over the entire vertical extent thereof. The semiconductor function region 2 or the active zone 400 can furthermore be bounded on all sides by side faces designed in this manner. In particular, the semiconductor function region 2 or the active zone 400 can be bounded in the lateral direction by a plurality of side faces.

A current spreading layer 5 is disposed downstream of the semiconductor function region 2, which is based on GaN or GaP, for example, on the side of the first main face 6. The current spreading layer 5 can, for example, comprise a TCO material, such as ZnO, or a suitable III-V semiconductor material. TCO materials are preferred, however, since III-V semiconductor

materials, in particular those that can be produced epitaxially together with the semiconductor function region, usually have a relatively low conductivity in the lateral direction.

The semiconductor function region 2 is electrically conductively connected by way of the first main face 6 thereof to the connecting conductor material 8 via the current spreading layer 5. The connecting conductor material extends in the vertical direction from the first main face to the second main face 13 of the semiconductor function region.

A mirror layer 22 is disposed downstream of the semiconductor function region on the side of the second main face of the semiconductor function region. The mirror layer preferably contains a metal, for example Ti, Au, Pt, Ag, Al or an alloy comprising at least one of these metals, such as AuGe. The mirror layer 22 is preferably designed to reflect a radiation to be generated or received by the optoelectronic component, and advantageously increases the efficiency of the component. The mirror layer can be disposed, in particular directly, on the semiconductor function region.

If the optoelectronic component is designed as a transmitter, for example, radiation is generated in the active zone of the semiconductor function region when the component is in operation. Radiation that is emitted by the active zone in the direction of the mirror is reflected by the mirror layer in the direction of the first main face 6 of the semiconductor function region 2 and can exit the component via the current spreading layer 5, the envelope 4 and, optionally via a window 17 disposed downstream of the envelope. Advantageously, the mirror layer 22 considerably reduces the radiation fraction exiting the component in the direction of the second main face, thereby at least greatly reducing the absorption in

structures, such as a printed circuit board, that may be disposed downstream of the mirror layer as viewed from the semiconductor function region.

On the side facing away from the semiconductor function region, the mirror layer 22 is electrically conductively connected to a solder layer 15. The connecting conductor material 8 is conductively connected to a further solder layer 14 by way of the second main face 13 of the semiconductor function region 2. A further insulation material 10b, for example containing SiN, which reduces the risk of a short circuit of the electrical connections of the optoelectronic component formed by the solder layers, is disposed in the space between the further solder layer 14 and the solder layer 15. The semiconductor function region is electrically contactable externally via the connecting conductor material and the mirror layer, and the connections or solder layers.

The shown optoelectronic component comprises a substantially hermetic encapsulation of the semiconductor function region. The semiconductor function region is surrounded on all sides by protective materials, such as the insulation material, which preferably also serves as a passivating layer or protective layer, in the form of the layers 10, 10a, 10b. Only in the region of the electrical contacts is this protective structure interrupted. During soldering of the connection, the solder layers preferably bond to the insulation material and thereby advantageously further increase the protection of the semiconductor function region. The insulation material can, for example, fuse with the solder layers for this purpose.

Furthermore, the semiconductor function region is at least partially surrounded by or embedded in the envelope 4, which further increases the protection of the semiconductor function region. This is particularly true of the side of the optoelectronic component which,

after mounting on a printed circuit board, is located opposite the printed circuit board, as viewed from the semiconductor function region, and may therefore be exposed to harmful external influences to a greater degree.

The envelope 4 is translucent to radiation that is to be generated or received by the semiconductor function region and can contain a silicone or a BCB, for example, wherein a silicone is characterized by a particularly advantageous resistance to short-wave, and in particular ultraviolet, radiation, or can comprise an envelope material that is different from the aforementioned materials and applied by vapor deposition or spin coating, for example. The window 17 disposed downstream of the envelope can be part of a glass plate, for example, which is joined to the envelope material by way of an adhesive bond, for example likewise by way of a silicone or a siloxane. The envelope 4 and the window 17, however, can also be made of substantially the same material and can, in particular, be designed in one piece, as is indicated by the dotted line (see the corresponding comments regarding the exemplary embodiment according to FIG. 2).

The layer 22a disposed between the solder layer 14 and the connecting conductor material 8, for example, comprises the same material as the mirror layer, which can have advantages in the manufacture of the component on the wafer composite. In particular, the same mask structure can thus be used to apply the solder layers and the mirror layer. Particularly advantageously, the mirror layer and the solder layers can contain the same material, for example AuGe.

Deviating from the illustration in FIG. 3, the optoelectronic component can also comprise an additional encapsulating element, which is provided, for example, on the side of the second

main face, for example corresponding to the encapsulating element 18 shown in FIG. 2. Such an encapsulating element can advantageously further increase the protection of the semiconductor function region against harmful external influences.

The step, shown in FIG. 3, between the current spreading layer 5 and the semiconductor function region 2 can simplify the application of the insulation material 10, as can the beveling of the edge of the semiconductor function region. The risk of breaks in the insulation material, which may occur on steep edges, and thus the risk of a short circuit, can advantageously be reduced by suitably designed steps or bevels, for example in the structures to be coated with the insulation material 10 or additional materials, such as the connecting conductor material 8.

The window 17 and/or the envelope 4 preferably have a stabilizing effect with respect to the semiconductor function region so that, during the production of the component, a carrier layer disposed on the wafer composite on the side of the second main face—for example the growth substrate of the semiconductor function sequence—can be removed completely, and the mirror layer 22 can subsequently be applied to the second main face 13.

FIG. 4, based on various views and intermediate steps, schematically illustrates an exemplary embodiment of a method according to the invention for producing optoelectronic components. The production of a component similar to that shown in FIG. 2 is illustrated. Initially, a semiconductor layer sequence 200 having a lateral main direction of extension and comprising an active zone 400 provided to generate and/or receive radiation is provided

on a carrier layer 300, as shown in FIG. 4a. For example, the carrier layer 300 is provided by the growth substrate on which the semiconductor layer sequence 200 was epitaxially grown. For example, the semiconductor layer sequence is based on at least one III-V semiconductor material system. The growth substrate can, for example, contain GaAs in the case of GaP- or GaAs-based semiconductor layer sequences, or SiC or sapphire in the case of GaN-based semiconductor layer sequences.

The wafer composite, or the semiconductor layer sequence of the wafer composite, thus provided is then structured so as to create a plurality of semiconductor function regions 2, which are disposed on the shared carrier layer 300 spaced apart from one another by spaces 20 (FIG. 4b). The spaces 20 form a substantially lattice-like pattern on the carrier layer, as viewed from above.

The structuring of the semiconductor layer sequence 200 into semiconductor function regions 2 is carried out, for example, by way of photolithographic structuring methods in combination with etching methods, laser structuring or other known structuring methods, such as sawing.

For example, a photoresist layer is initially applied to the side of the semiconductor layer sequence facing away from the carrier layer, and is then exposed to light and developed using a mask structure that corresponds to the intended arrangement of the semiconductor function regions. In the regions where the photoresist layer has been removed from the semiconductor layer sequence by way of developing, the semiconductor layer sequence can be structured from the side opposite the carrier layer by way of wet or dry chemical

etching. Once the semiconductor layer sequence has been structured into a plurality of semiconductor function regions, the photoresist material can be removed.

FIG. 4b schematically illustrates a sectional view of the semiconductor function regions 2, which are spaced apart from one another by spaces 20 and disposed on the carrier layer 300. Deviating from the representation in FIG. 4b, the spaces 20 can also extend into the carrier layer 300.

A current spreading layer 5, for example containing ZnO, SnO₂ or SnO, is then applied to the semiconductor function regions (FIG. 4c). So as to increase conductivity, ZnO can be doped with Al, and SnO₂ or SnO can be doped with Sb. The current spreading layer 5 can be applied in a structured manner to the semiconductor function regions using a mask structure, for example a photoresist mask that is to be removed after the current spreading layer has been applied.

Alternatively, the current spreading layer 5 can be applied, preferably across the full surface area, to the side of the semiconductor layer sequence 200 facing away from carrier layer 300 before the semiconductor layer sequence is structured into semiconductor function regions. Any necessary structuring of the semiconductor layer sequence and of the current spreading layer in this case can advantageously take place in one method step, and in particular using a shared mask.

The current spreading layer is preferably applied to the semiconductor function regions or the semiconductor layer sequence by vapor deposition, and in particular sputtering.

The semiconductor function regions 2 are preferably covered with the current spreading layer almost across the entire surface area. Deviating from the representation in FIG. 4, steps can be formed at the edges of the semiconductor function regions between the semiconductor function regions and the current spreading layer, thereby reducing the risk of damage, for example due to cracking, to elements that are to be disposed in the edge region of the semiconductor function region during subsequent phases of production. Furthermore, the semiconductor function regions or the current spreading layer can be provided for this purpose with a bevel, in particular at the edge.

After the current spreading layer has been applied, the structure comprising the semiconductor function regions and the current spreading layer is structured so as to produce an opening, designed as a cut-out 9, through the active zone. The cut-out 9 extends through the current spreading layer 5 and the semiconductor function region 2 to the carrier layer.

Optionally, the current spreading layer can be applied already in prestructured form to the semiconductor function region or the semiconductor layer sequence or can be accordingly prestructured after being applied. In particular, a cut-out in the current spreading layer can have a larger lateral dimension than a cut-out generated subsequently in the semiconductor function region through the region of the cut-out current spreading layer.

The cut-out 9 in the semiconductor function region 2 and/or in the current spreading layer 5 can be created, for example, by a masking process and a subsequent etching process or another suitable structuring method.

Before or after the structuring of the cut-out 9, a first contact layer 7, for example containing a metal such as Ti, Pt or Au, is applied to the side of current spreading layer 5 facing away from semiconductor function region 2. The application can be carried out, for example, by sputtering or vapor deposition, and in particular using a suitably design mask. The first contact layer is preferably applied in a manner that is structured in accordance with the cut-out 9 or is structured accordingly after being applied. In the latter case, the structuring of the contact layer is preferably carried out in one step with the creation of cut-out 9, and in particular using a shared mask.

So as to increase the contact area between the current spreading layer 5 and the first contact layer 7, a step is preferably formed between the current spreading layer and the semiconductor function region in the region of the cut-out. In contrast to what is shown in FIG. 4c, the first contact layer can then extend along the step of the current spreading layer, from the side of the current spreading layer facing away from the semiconductor function region, vertically down to the semiconductor function region. In particular, the wall of the cut-out in the current spreading layer can be lined with the material of the first contact layer. In this way, the contact area between the current spreading layer and the contact layer can be increased further, without significantly increasing the area of the active zone shadowed by the contact layer. Absorption losses due to the absorption of radiation in the first contact layer can thus be reduced in comparison to a contact layer having an equal surface area, which is disposed entirely on the side of the current spreading layer facing away from the semiconductor function region.

The resulting structure, comprising the carrier layer 300, the semiconductor function regions 2 disposed on the carrier layer, the current spreading layers 5 disposed on the semiconductor function regions, and the first contact layers 7, which extend in a ring-like manner, for example, around the cut-out, is schematically shown in FIG. 4c based on a sectional view.

Thereafter, in the semiconductor function region that forms the opening through the active zone 400, the cut-out 9 is deepened further vertically into the carrier layer, which can again be achieved, for example, via masking and etching processes. The resulting structure is schematically illustrated in FIG. 4d. Preferably, however, the cut-out is structured into the carrier layer concurrently with the creation of the cut-out in the semiconductor function region and the current spreading layer, so that the cut-out 9 shown in FIG. 4c can already extend into the carrier layer.

FIG. 4e shows a top view onto the structure from FIG. 4d. The semiconductor function regions 3 covered by the current spreading layer 5 are designed to be substantially square and are separated from one another by a contiguous network of spaces 20. The cut-outs 9 in the semiconductor function region are substantially circular in this exemplary embodiment and are provided in the regions of the corners of the respective semiconductor function regions.

The first contact layer 7, which preferably extends around the cut-out, is provided around the cut-outs 9. Arranging the cut-outs in the corner regions of the semiconductor function regions advantageously increases the efficiency of a subsequent optoelectronic component, since the central area of the active zone in the middle of the semiconductor function region,

which generally has a particularly high quantum efficiency in terms of radiation generation or reception, is advantageously substantially free of the contact layer 7 and is therefore not covered by the same. Absorption through a metallic contact layer in this central region of high efficiency is therefore largely avoided.

The lateral dimension, such as the diameter or an edge length, of the cut-out 9 can range, for example, from 100 nm to approximately 100 μm . It is also possible for multiple cut-outs to be provided in a semiconductor function region. The lateral dimension can be adapted to the specific requirements within the scope of the production method, depending on the configuration and size of the subsequent optoelectronic component or of the semiconductor function region.

An insulation material 10, containing, for example, a silicon nitride, such as SiN, is applied to the structure shown in FIG. 4d. The insulation material can be applied, for example, across the entire surface area of the structure shown in FIG. 4d. A vapor deposition process, such as sputtering or PECVD, is suitable for applying the insulation material.

The insulation material lines the wall of the cut-out at least in the region in which the wall is formed by the semiconductor function region. The application of the insulation material to the wall of the cut-out can be facilitated by providing the cut-out with a suitably beveled wall or with suitably beveled walls.

The insulation material is then structured, for example by way of a photolithographic process in conjunction with an etching process, in such a way that the first contact layer 7 is free of

insulation material 10 at least in a portion. The structuring can optionally also take place by way of back sputtering. Furthermore, the insulation material can also be applied already in an accordingly structured manner, by means of a suitable mask, to the structure shown in FIG. 4d or 4e.

The resulting structure is schematically shown based on a sectional view in FIG. 4f. Since the insulation material still partially covers the first contact layer on the side thereof facing away from the carrier layer, the risk is reduced that the active zone in the semiconductor function region 2 will be free of insulation material during the structuring of or the structured application of the insulation material. Overall, this reduces the risk of a short circuit of the active zone via a connecting conductor material 8 that is subsequently to be introduced into the cut-out 9.

The connecting conductor material 8 contains a metal, for example, and in particular Sn, and is preferably introduced into the cut-out 9 so as to fill this substantially completely with the connecting conductor material. Tin-containing materials, in particular Sn, are particularly suitable connecting conductor materials, since these can "infiltrate" the cut-out on their own, for example due to capillary forces, and/or can completely fill the cut-out, in particular if the lateral dimensions of the cut-out are relatively small.

The connecting conductor material can be introduced into the cut-out by galvanic filling, filling from the vapor phase or solder alloying. Furthermore, suitably shaping the edge, for example molding, in particular rounding, the edge of the cut-out by wet or dry chemical etching, can facilitate the infiltration of a liquid connecting conductor material, in particular Sn, into the cut-out.

The connecting conductor material is preferably disposed in the vertical direction so as to extend from the side of the semiconductor function region comprising the first contact layer through the region of the active zone of the semiconductor function region. Particularly preferably, however, the connecting conductor material is disposed in the cut-out so as to extend into the carrier layer. For example, the connecting conductor material fills the cut-out. In the region of the first contact layer, which is free of insulation material 10, the connecting conductor material is electrically conductively connected to the first contact layer.

The resulting structure is schematically shown in FIG. 4g based on sectional view. The semiconductor function region 2, by way of the first main face 6, is electrically conductively connected to the connecting conductor material 8 via first contact layer 7. The insulation material 10 forms layer-like in portions around the semiconductor function region 2 or the current spreading layer 5 and moreover forms an advantageous protective or passivating layer for the semiconductor function region, in particular in the vertical direction in the edge region of the semiconductor function region. Furthermore, the insulation material is designed to be electrically insulating with respect to the active zone and the connecting conductor material and advantageously prevents a short circuit of the active zone via the connecting conductor material during the subsequent operation of the component.

In a subsequent method step, an envelope 4, which at least partially envelops the semiconductor function regions and can, in particular, be disposed in the spaces 20 between two semiconductor function regions (FIG. 4h), is applied, preferably across the full surface

area, from the side of the semiconductor function regions located opposite the carrier layer. The envelope can be applied, for example, by spin coating, vapor deposition, or sputtering. A BCB-containing envelope 4, for example, can be provided by spin coating.

The envelope is preferably applied in a liquid and/or plastically deformable phase and subsequently converted into a solid, mechanically stable phase, which can be achieved, for example, by increasing the temperature and partially or completely curing the envelope material. This can preferably be carried out at temperatures that are not damaging to the semiconductor function region. This temperature is preferably below 300°C, and particularly preferably below 200°C.

A window layer 170 is disposed downstream of the envelope, as viewed from the semiconductor function region. The window layer, similarly to the envelope 4, is preferably designed to be translucent with respect to the radiation to be generated or received by the semiconductor function region and is furthermore preferably characterized by high mechanical stability. The window layer 170 can thus, possibly in cooperation with the envelope 4, form a stabilization layer for the semiconductor function regions on the carrier layer 300. The envelope 4 and the window layer 170 are advantageously made of the same material and/or designed in one piece, thereby avoiding the need to additionally apply a stabilizing layer. The envelope is instead designed as a stabilization layer and as a window layer in this case.

A radiation-translucent resist, such as an aluminum-oxide-containing resist, which is applied by spin coating and subsequently cured, is particularly well suited for this purpose due to the high radiation permeability and high mechanical stability. The optionally one-piece

design of the stabilizing window layer and the envelope is indicated in FIG. 4h by the dotted line.

However, it is also possible to provide a separate window layer 170, for example a glass plate, which is joined, preferably in a mechanically stable manner, to the envelope 4. This can be achieved, for example, by way of an adhesive bond, which particularly preferably is formed by way of an envelope 4 that promotes adhesion to the window layer, so that an additional adhesion promoting layer can be dispensed with. This adhesion promoting envelope can, for example, contain a silicone or a BCB.

Such a stabilization layer, formed of the envelope and/or the window layer, can advantageously stabilize the entire wafer composite, comprising the semiconductor function regions and the carrier layer, in such a way that the carrier layer 300 mechanically stabilizing the semiconductor function regions can be dispensed with, and to be at least partially removed or thinned.

Particularly preferably, the stabilization layer has such a stabilizing effect that the entire carrier layer can be removed. This simplifies the production of very thin optoelectronic components.

FIG. 4h shows the resulting structure based on a schematic sectional view, having a greatly thinned carrier layer 300. The stabilizing effect of the envelope and the window layer is illustrated by the structure being oriented rotated by 180° compared to FIG. 4g. The carrier layer is preferably thinned at least to such an extent that the connecting conductor material in the cut-out 9 is electrically connectable from the second main face 13 of the semiconductor function region 2. The thinning or complete removal of the carrier layer can be achieved, for example, by grinding or other, for example mechanical or chemical,

structuring methods, such as etching.

The structure shown in FIG. 4h can then be structured, from the second main face 13 of the semiconductor function regions, such that the carrier layer 300 and/or the insulation material 10 are removed in the regions of the spaces 20 (FIG. 4i). This can be achieved, for example, by masking and etching. The structuring is preferably taken at least to or into the material of the envelope 4, for example by completely removing the carrier layer in some regions. The region from which the carrier layer is removed can extend, preferably all the way, around the semiconductor function region.

Before or after this structuring, working from the side of the second main face 13 of the semiconductor function region, an insulation layer 10a is provided, downstream of which, as viewed from the semiconductor function region, a first connection 11 is provided, which when the carrier layer is completely removed is electrically insulated by the insulation layer 10a from the second connection 12, which is likewise applied to the carrier layer or the semiconductor function region by way of the second main face. The semiconductor function region 2 is conductively connected via the connecting conductor 8 to the first connection 11 and the current spreading layer 5 by way of the first main face 6, whereas the second main face 13 of the semiconductor function region is conductively connected to the second connection 12, optionally via the carrier 3 resulting from the structured carrier layer.

An encapsulating material 180 is provided thereon, working from the second main face 13 of the semiconductor function region. The encapsulating material is preferably disposed so

as to make direct contact with the envelope material 4. For example, the encapsulating material can be applied by spin coating and then optionally cured.

In the region of the connections 11 and 12 for contacting the optoelectronic component, the encapsulating material, which is preferably initially applied across the entire surface area, is provided with a structure that allows solder layers 14 and 15 to be applied to the connections. For example, the encapsulating material is removed or recessed regionally over the connections 11 and 12 for this purpose. The encapsulating element is advantageously designed so as to be photostructurizable for this purpose, so that an additional photoresist layer may be dispensed with. The solder layers 14, 15, for example containing AuGe, are preferably electrically conductively connected to the connections 11 and 12 and/or can be generated by vapor deposition or a galvanic process.

The resulting structure is shown based on a schematic sectional view in FIG. 4i. If singulation takes place, for example on film, along the dotted lines 21 shown in FIG. 4i, a component is created that is produced entirely on the wafer level, is electrically connectable from the side of a main face and comprises an encapsulation that is hermetically sealed with respect to the active zone. In particular, the component is designed to be surface-mountable.

The singulation in this case takes place through the stabilization layer, and in particular the envelope, and optionally through the window layer and the encapsulating element. Dicing tracks, such as saw tracks, can be formed in the aforementioned elements for the purpose of singulation.

An optical element, such as a lens corresponding to the component shown in FIG. 2 or a microstructure that enhances the incoupling or outcoupling of light, can also be formed on the wafer composite in the window layer 170, for example using a microlithographic process, for instance etching, or by punching.

It shall be noted that a stabilization layer that stabilizes the wafer composite can also be used multiple times. A first stabilization layer, which is preferably photostructurizable, can be removed after the application and optionally the curing of a second stabilization layer. It is expedient if the first stabilization layer is removed after the second stabilization layer has cured and disposed on the side of the semiconductor function region located opposite the first stabilization layer.

The method outlined here based on the exemplary embodiment, of course, is not limited to this exemplary embodiment.

Furthermore, alternatively or additionally an, in particular metal-containing, mirror layer can be applied to the side of the semiconductor layer sequence facing away from the carrier layer 300, and the semiconductor layer sequence can subsequently be disposed on and/or attached to a supplemental carrier layer associated with the mirror layer, for instance by gluing or a wafer bonding process. The carrier layer can then be removed, so that a mirror layer is disposed between the supplemental carrier layer and the semiconductor layer sequence. The supplemental carrier layer and/or the mirror layer can be processed during the further method analogously to the carrier layer from FIG. 4. The growth substrate of the semiconductor layer sequence, which can be surrounded by the carrier layer, is preferably

detached (see the exemplary embodiment shown in FIG. 7, in which the carrier 3 would then result from the supplemental carrier layer on singulation, as described above).

Furthermore, a device comprising a plurality of optoelectronic components can be produced according to this method.

FIG. 5 shows an exemplary embodiment of a device according to the invention based on a schematic sectional view.

The connections 11 and 12 of the, for example three, optoelectronic components 1 juxtaposed in the lateral direction are each conductively connected to external connections 23 and 24. The arrangement of the optoelectronic components corresponds to that of the semiconductor function regions 2 in the wafer composite. The shown device is mechanically stabilized and protected against harmful external influences by the encapsulation 16 formed by the one-piece, continuous envelope 4 and/or the encapsulating element 18. Such a device can result from the structure shown in FIG. 4i if this structure is singulated such that the resulting optoelectronic component or subsequently the device comprises a plurality of semiconductor function regions, which can be arranged, in particular in a planar manner, as an array. For the sake of clarity, the active zone of the semiconductor function regions was dispensed with in the illustration.

As stated above, the carrier 3 of the semiconductor function regions can also be dispensed with if the envelope 4 is suitably designed as a stabilization layer or if an additional stabilization layer, for example a window layer, is also provided.

If the encapsulating element is designed to be sufficiently thin, the creation of high-performance components or of an array of high-performance components is facilitated, since the dissipation of the lost heat generated during operation through the encapsulating element to, for example, an external heat sink, on which the high-performance component can be disposed and/or to which it can be attached, is improved. The high-performance component can be implemented, for example, as a laser or a high-performance light-emitting diode.

The external connections that conductively connect the individual semiconductor function regions can optionally be integrated into the composite shown in FIG. 5, and in particular into the encapsulating element, by lithography, and in particular microlithography, whereby a small and compact configuration for the device can be attained in a simpler manner. To this end, for example, the surface of the encapsulating element facing away from the semiconductor function regions can be suitably structured, and the external connections can be disposed, for example as metallizations, in the formed structure. The metallization can be carried out, for example, by a galvanic process.

Furthermore, a plurality of devices or a device comprising one or more individual optoelectronic components can be conductively connected. The device and the component can optionally be operated jointly.

An optoelectronic component substantially equivalent to that shown in FIG. 3 can also be produced according to a method that is slightly modified over that shown in FIG. 4. For this purpose, the connecting conductor material and the insulation material are disposed, for example, in the region of the opening through the active zone in the spaces 20 of FIG. 4b.

The edge regions of the semiconductor function regions are preferably suitably stepped or beveled to facilitate the arrangement of the insulation material and/or of the connecting conductor material. The carrier layer is preferably completely removed from the structure held by the stabilization layer, so that subsequently a metal-containing, and in particular metallic, mirror layer can be applied to the semiconductor function region associated with the second main face.

A corresponding exemplary embodiment of a production method for an optoelectronic component is shown in FIG. 6 based on intermediate steps schematically illustrated in FIGS. 6a to 6e.

Initially, as is illustrated based on the sectional view shown in FIG. 6a, a wafer composite is provided, comprising a semiconductor layer sequence 200 that is disposed on a carrier layer 300 and includes an active zone 400 provided to generate or receive radiation. The carrier layer can, for example, be formed by the growth substrate onto which the semiconductor layer sequence was epitaxially grown.

Thereafter, the semiconductor layer sequence 200 is structured, for example by way of a photolithographic process in conjunction with an etching process, into a plurality of semiconductor function regions 2 that are spatially separated from one another by spaces 20 (see FIG. 6b). The side faces 26 laterally bounding the active zone of the semiconductor function regions are formed during this step. For the sake of clarity, only one semiconductor function region 2 is shown in FIG. 6.

A current spreading layer 5, for example containing ZnO:Al, is applied to the semiconductor

function regions 2 or to the still unstructured semiconductor layer sequence 200 (FIG. 6b). Sputtering, for example, is particularly suited for this purpose. If the current spreading layer is applied to the unstructured semiconductor layer sequence, it can be applied in a structured manner according to the desired structure for the semiconductor function regions, or it can be applied across the entire surface area and in an unstructured manner. In the latter case, the structuring of the semiconductor layer sequence into semiconductor function regions and the current spreading layer can be carried out in one method step, for example using a shared mask.

It shall be noted that the current spreading layer need not necessarily contain a TCO material. Alternatively or additionally, a metal-containing, and in particular a metallic and/or absorbing, current spreading structure can optionally be provided, which can be designed for uniform current input into the active zone. Uniform current input can be achieved by suitably configuring the current spreading structure, for example with metallic fingers extending outward from a metallic central region and/or a metallic framing structure that extends, preferably completely, around the edge region of the semiconductor function region. The current spreading structure preferably does not completely cover the surface of the semiconductor function region facing away from the carrier layer, so that at least a portion of the surface, and in particular the first main face 6, of the semiconductor function region is free of the current spreading structure. Uniform current input into the semiconductor function region can be achieved in this way, accompanied by moderate absorption in the regions of the active zone covered or shadowed by the structure and substantially complete transmission of radiation into the regions of the surface of the semiconductor function region that are free of the structure.

An insulation material 10, such as a silicon nitride, a silicon oxide or a silicon oxynitride, is then disposed in the region of the side faces 26.

The insulation material preferably extends, in particular directly, along the side face 26 of the semiconductor function region 2, from the first main face 6 of the semiconductor function region which is located opposite the carrier layer 300, in the vertical direction past the active zone toward or to the carrier layer. The insulation material is preferably initially applied across the entire surface area, for example by sputtering, and is thereupon removed regionally from a region overlapping the surface of the semiconductor function region, and in particular of the current spreading layer, facing away from the carrier layer, and/or from the region of the spaces 20. The beveling of the semiconductor function region or the step between the current spreading layer and the semiconductor function region facilitates the application of the insulation material and reduces the risk of cracking in the insulation material layer formed by the insulation material.

A connecting conductor material 8, for example containing Ti, Pt, Au or an alloy comprising at least one of these metals, is disposed in the regions from which the insulation material has been removed and is electrically conductively connected via the current spreading layer to the semiconductor function region by way of the first main face 6 thereof. A suitable method for this purpose is, for example, vapor deposition, in particular using a suitably designed mask.

In the edge region of the semiconductor function region, the connecting conductor material extends along the insulation material and the side faces 26, across the region of active zone

400, to the second main face 13 of the semiconductor function region 2. The insulation material prevents direct contact, causing short circuits, between the connecting conductor material and the active zone.

The side of the structure in FIG. 6b facing away from the carrier layer can optionally also be provided with an antireflective coating or other type of optical coating, comprising one or a plurality of layers. An antireflective coating can reduce excessive jumps in the refractive index at the interface with a subsequently to be applied material, which are associated with reflection losses from radiation to be emitted or received by a completed optoelectronic component. The insulation material can, in particular, be implemented as an antireflective layer, such as a $\lambda/4$ layer.

A radiation-translucent stabilization layer 500 is subsequently disposed on the structure from FIG. 6b, working from the side of the semiconductor function regions 2 facing away from the carrier layer 300. For example, the stabilization layer is applied by spin coating and solidified, for example by way of subsequent, and in particular thermal, curing. A spin-on oxide or a resist is a particularly suitable material for the stabilization layer. The stabilization layer is preferably designed in one piece. Optionally, the stabilization layer can also be designed in two or more pieces, for example formed of a window layer and an envelope, preferably one that promotes adhesion to the window layer, for instance according to the exemplary embodiment described in conjunction with FIG. 4. This is indicated by the dotted line in the schematic sectional view of FIG. 6c.

The stabilization layer partially forms around the semiconductor function regions and stabilizes the wafer composite mechanically so as to eliminate the need for the stabilizing

carrier layer. The carrier layer is subsequently removed completely, for example by way of an etching process or a laser ablation or laser cutting process, rendering the composite accessible for further processing from the side of the second main face 13 of the semiconductor function regions.

A mirror layer 22, and in particular an electrically conductive mirror layer, for example containing a metal or an alloy, such as AuGe, is thereupon disposed on the semiconductor function region on the side of the composite facing away from the stabilization layer. The resulting structure is shown based on a schematic sectional view in FIG. 6d.

The mirror layer 22 can be applied, for example, by vapor deposition or sputtering, and in particular by way of a suitably designed mask. The mirror layer is preferably applied such that layers 22a made of the material of the mirror layer, having a thickness that particularly preferably is comparable or identical to that of the mirror layer, are disposed on the exposed connecting conductor 8 associated with the second main face. The mirror layer is conductively connected to the semiconductor function region by way of the second main face 13 thereof, and the layer 22a is conductively connected thereto by way of the first main face 6 thereof. The use of comparable, and in particular identical, thicknesses for the mirror layer and the layer 22a makes it possible to evenly raise the structures, these being the mirror layer and the layer 22a, intended for the electrical contacting of the subsequent component over the semiconductor function region, which facilitates the application of subsequent structures, for example those likewise used for contacting. AuGe is characterized by particularly advantageous electrical contact properties to semiconductor materials, and in particular III-V materials, for example GaP-based materials, on the one hand, and to metal-containing materials, such as the connecting conductor material on the

other hand, while offering high reflectivity at the same time.

The mirror layer is advantageously designed to reflect radiation to be generated or received by the semiconductor function region. The efficiency, for example of a radiation emitting component, can thus be increased as a result of enhanced and more directional outcoupling of radiation out of the component.

A further insulation material 10a is thereafter disposed, preferably initially across the entire surface area, on the side of the composite located opposite the stabilization layer. The material is preferably identical to the insulation material 10 and/or the further insulation material 10a contains a silicon nitride, a silicon oxide or a silicon oxynitride. An insulation material 10a that is initially applied across the entire surface area can be removed regionally, for example by wet or dry chemical etching, from a region overlapping the connecting conductor material 8 or the semiconductor function region 2. A solder material can subsequently be disposed in the stripped regions such that a first solder layer 14 and a second solder layer 15 are formed. The first solder layer is conductively connected to the semiconductor function region by way of the first main face, via the layer 22a, the connecting conductor material 8 and the current spreading layer 5, and the second solder layer is conductively connected via the mirror layer 22 to the semiconductor function region by way of the second main face 13.

As illustrated by the schematic sectional view of FIG. 6e, the semiconductor function region is surrounded on all sides by protective structures, and in particular the insulation materials 10 and 10a and the mechanically stable stabilization layer, and is therefore encapsulated, for example hermetically. The encapsulation is omitted only in portions, for contacting purposes.

Singulation can take place, for example by sawing or on film, along the lines 21 to yield optoelectronic components comprising a single semiconductor function region or a device comprising a plurality of semiconductor function regions. The singulation takes place in the region of the spaces 20, and in particular through the stabilization layer and the insulation materials 10 and 10a.

The component or the device is thus fabricated completely on the wafer composite, and due to the hermetic encapsulation, an additional protective housing can be dispensed with. For the purpose of further protection, an additional encapsulating element, for example similar to element 180 from FIG. 4, can be provided, optionally while still in the wafer composite phase. However, since the component is to be contacted or mounted on a carrier board, for example a printed circuit board, by way of the second main face, and this mounting side is not exposed to harmful external influences nearly as much as the first main face, an additional encapsulating element can be dispensed with, without significantly increasing the risk of damage to the component.

The encapsulation of the semiconductor function region can be further sealed by, in particular intimately, joining the further insulation material 10a to the solder material during the mounting, and in particular the surface mounting, of the thin film component, for example by soldering it to a printed circuit board.

It shall be noted that in the method according to FIG. 6, an optical element can also be formed in the stabilization layer, or a luminescence conversion material can be disposed in the material of the stabilization layer. Additional features described in the preceding

exemplary embodiments can also relate to the method according to FIG. 6.

FIG. 9 illustrates different variants for the implementation of the contact structure for electrically contacting the semiconductor function region, based on schematic sectional and top views shown in FIGS. 9a to 9i.

The elements shown in FIG. 9 can all be implemented entirely on the wafer composite.

FIG. 9a shows a schematic top view onto the first main face 6 of the semiconductor function region 2, and FIG. 9b shows a corresponding schematic sectional view of a section along line A-A.

In FIGS. 9a and 9b, the opening through the active zone 400 of the semiconductor function region 2 is designed as a lateral depression 27. The depression 27 is designed, in particular, as an indentation in a side face 28 of the semiconductor function region 2. The insulation material 10 insulates the active zone 400 from the connecting conductor material 8, which is disposed in the lateral depression and connected electrically conductively to the first contact 7 by way of the first main face 6 of the semiconductor function region. In the vertical direction, the connecting conductor material extends along the semiconductor function region in the direction of the second main face located opposite the first main face 6 relative to the active zone, or in the direction of the carrier layer of the wafer composite. The carrier layer and the second main face are not explicitly shown in FIGS. 9a and 9b (in this regard, see the exemplary embodiments described above in more detail). The variant shown here is particularly suitable for a component according to the exemplary embodiments shown in

FIGS. 1, 2, 7 and 8, but can optionally also be used with a component according to FIG. 3.

During the production of such a contact structure, the semiconductor layer sequence 200 of the wafer composite can first be provided with openings, which are preferably designed as cut-outs 9, in particular cut-outs bounded laterally on all sides by the semiconductor layer sequence (see the schematic top view onto a wafer composite shown in FIG. 9c). The openings are then preferably filled with connecting conductor material 8. Particularly preferably, an insulation material 10 is disposed beforehand in the region of the opening, and can line a wall of the opening and/or electrically insulate the perforated active zone from the connecting conductor material. This can be followed by a structuring the semiconductor layer sequence 200 into semiconductor function regions 2. The structuring is preferably carried through the openings such that the semiconductor function regions 2 comprise a depression in the lateral direction, for example according to FIGS. 9a and 9b. This is indicated in FIG. 9c by the dotted lines along which the semiconductor layer sequence is preferably structured into semiconductor function regions 2.

The arrangement of the connecting conductor material 8 and/or the insulation material 10 in the region of the openings can optionally also take place after the semiconductor layer sequence has been structured into semiconductor function regions.

In contrast to the above-described variant, in the variant shown in a top view in FIG. 9d and in a sectional view along line D-D in FIG. 9e the semiconductor function region 2 does not include a depression in the lateral direction. The insulation material 10 is disposed on a planar side face 26 laterally bounding the active zone 400. The connecting conductor

material 8 is electrically conductively connected to the first main face 6 and extends in the vertical direction to the second main face 13 of the semiconductor layer sequence 2. By way of the second main face, the connecting conductor material is electrically conductively connected to the first connection 11. Direct electrical contact between the connecting conductor material 8 or the first connection 11 and the second main face 13 is avoided by the insulation material 10. The second main face is electrically conductively connected to the second connection 12. So as to further reduce the risk of a short circuit of the active zone, the insulation material 10 preferably has a greater extent in a direction parallel to the side face 26 than connecting conductor material 8 has. Such a contact structure is particularly suitable, for example, for a component shown in FIG. 3.

In contrast to the component shown in FIG. 3, in FIGS. 9d and 9e the connecting conductor material extends in the vertical direction on one side, which is to say along a single side face 26 of the semiconductor function region 2.

In contrast thereto, in the variant shown in a schematic top view in FIG. 9f and a schematic sectional view along line F-F in FIG. 9g, the connecting conductor material is disposed laterally all the around semiconductor function region 2.

FIG. 9h shows a sectional view of a further variant of the contact structure. The connecting conductor material 8 is electrically conductively connected to the first main face 6 of the semiconductor function region, and by way of the second main face is insulated via the insulation material 10 with respect to direct electrical contact with the semiconductor function region 2 on the side of the second main face 13 thereof. By way of the second main face,

the connecting conductor material forms a first connection 11. Optionally, a separate first connection and/or a separate further insulation material can be provided instead of a respective one-piece design of the first connection 11 and/or of the connecting conductor material 8 (see in this regard FIG. 1, for example). The counter pole of the diode contact forms the second connection 12, which is electrically conductively connected, in particular directly, to the second main face 13. The connecting conductor material 8 preferably encloses the semiconductor function region 2 in a pincer-like manner. If the connecting conductor material is disposed through active zone 400 in the region of an opening 29, the shown contact structure is particularly suitable for a component according to FIG. 1, 2, 7 or 8. If the connecting conductor material extends along a side face 26 bounding the active zone in the lateral direction, the contact structure shown in FIG. 9h is particularly suitable for a component according to FIG. 3.

FIG. 9i schematically illustrates a further variant of the contact structure of the semiconductor function region 2 in a sectional view.

In contrast to the further contact structures shown in FIG. 9, here the first contact 7 and a second contact 30 are disposed on a shared side of the semiconductor function region 2, and in particular on the side facing away from the carrier layer in the wafer composite or away from a carrier of the component. So as to enable the semiconductor function region to be contacted by way of the second main face thereof (not shown), a connecting conductor material 8, which is connected to the first contact and insulated from the active zone 400 by way of the insulation material 10, extends in the direction of the second main face, and a further connecting conductor material 8a, which is connected to the second contact 30, extends in the direction of the second main face. Furthermore, on the first main face 6 a

further insulation material 10a is disposed, which has both a protective and a passivating effect with respect to the semiconductor function region 2, and in particular on the flanks thereof, and also reduces the risk of a short circuit of the active zone via the second contact 30.

The semiconductor function region or the semiconductor layer sequence can be structured, for example by suitable etching on the wafer composite, such that the active zone, as shown in FIG. 9i, is electrically contactable by way of the contacts 7 and 30 disposed on a shared side of the semiconductor function region. The contacts 7 and 30 are electrically conductively connected to the active zone 400, and in particular from different sides of the active zone.

The connecting conductor material 8 can extend either in the region of the opening 29 or along the side face 26 laterally bounding the active zone, wherein the opening is preferably designed as a cut-out in the semiconductor function region, which is bounded laterally on all sides by the semiconductor function region.

FIG. 10 shows a third exemplary embodiment of a method according to the invention for producing an optoelectronic component based on intermediate steps schematically shown in FIGS. 10a to 10k.

Initially, as is illustrated based on the schematic sectional view of FIG. 10a, a semiconductor layer sequence 200, which is disposed on a carrier layer 300 and comprises an active zone 400 provided to generate or receive radiation, is provided on the wafer composite.

The carrier layer 300 is preferably formed from the growth substrate on which the semiconductor layer sequence 200 was epitaxially grown. For example, the semiconductor

layer sequence is based on GaN. An SiC or a sapphire carrier layer is a particularly suitable growth substrate for this purpose. However, sapphire-containing growth substrates are usually less expensive than silicon-carbide-containing growth substrates, although sapphire often has a considerably lower electrical conductivity than SiC. If the carrier layer 300 is removed in the course of the production process and/or if the carrier layer is not involved in the electrical contacting of the optoelectronic component to be produced, it is expedient to use a sapphire substrate.

The semiconductor layer sequence, and in particular the active zone, preferably contains InGaN. Furthermore, for the purpose of efficient radiation generation or efficient radiation reception, the active zone can be designed as a multiple quantum well structure.

The thickness of the semiconductor layer sequence can be 10 μm or less, for example, and preferably 6 μm or less.

The semiconductor layer sequence 200 furthermore comprises a first main face 6 and a second main face 13 disposed opposite the first main face relative to the active zone 400, wherein the semiconductor layer sequence 200 is disposed on the carrier layer 300 associated with the second main face 13.

Thereafter (FIG. 10b), a first contact layer 700 is applied to the semiconductor layer sequence 200 on the side located opposite the carrier layer 300, and in particular to the first main face 6. Preferably, initially a first layer 710 of the first contact layer 700, which advantageously is particularly suitable for creating an electrical contact to the semiconductor layer sequence, is applied to the semiconductor layer sequence.

A second layer 720 of the contact layer 700 is applied thereafter to the first layer, wherein the material of the second layer, in contrast to that of the first layer, can advantageously be selected relatively freely. The material used for the second layer can, in particular, be less expensive than that of the second layer.

The first layer 710 is disposed between the semiconductor layer sequence 200 and the second layer 720. The contact layer 700 is applied to the semiconductor layer sequence 200 by vapor deposition, for example.

A first layer 710 comprising or consisting of Pt, for example, is particularly suitable for establishing good electrical contact with GaN-containing materials. So as to establish a high-quality contact, this layer can be designed to be relatively thin, for example having a thickness of 100 nm, and preferably 40 nm, or less. Particularly suitable for the second layer is for example an Au-containing layer. Au is relatively cost-effective in comparison to Pt. The second layer 720 preferably has a thickness that is greater than that of the first layer 710. Due to the greater thickness, the second layer 720 preferably determines the ampacity of the contact. The second layer preferably has a thickness greater than 500 μm , and particularly preferably greater than 800 μm . A second layer having a thickness of 1000 μm has proven particularly suitable.

The semiconductor layer sequence 200 preferably comprises different conduction types on the two sides disposed opposite each other relative to the active zone 400. For example, the semiconductor layer sequence 200 is designed to be p-conducting on the side opposite the carrier layer 300 and n-conducting on the side facing the carrier layer 300. This can be

achieved by suitable doping of the semiconductor layer sequence, in particular during the epitaxy process. Pt is particularly suitable for forming electrical contacts to p-conducting materials based on GaN.

The first contact layer 700 is applied to substantially the entire surface of semiconductor layer sequence 200 facing away from the carrier layer, preferably fully covering the same.

The contact layer 700 is thereupon structured (FIG. 10c) such that a plurality of first contacts 7 is formed. Such structuring can be carried out, for example, by an etching process, such as wet or dry etching, and/or back sputtering, optionally in combination with a suitably designed mask, such as a photoresist or resin mask, and in particular a metal mask. Etching is particularly suitable for structuring an Au-containing second layer 720, and back sputtering is particularly suitable for structuring a Pt-containing first layer 710. In particular, a shared mask can optionally be used to structure the first and second layers.

The first contact layer 700 is preferably structured into first contacts 7 such that essentially every region of the surface of the semiconductor layer sequence that is intended to serve as the surface of a subsequent semiconductor function region is provided with at least one such first contact. An exemplary semiconductor function region comprising a first contact 7 is delimited in FIG. 10c by the dotted lines.

Two, preferably arbitrary, first contacts disposed adjoining one another on the semiconductor layer sequence preferably have no direct electrically conductive connection to each other. The first contacts 7, in particular each of them, comprise a central region 70 and preferably

at least one subregion, and particularly preferably a plurality of subregions 71 that are spaced apart laterally from the central region and connected electrically conductively thereto.

Subregions of the surface of the semiconductor layer sequence spanned by the first contact can thus in particular be free of any contact structure covering the same, so that radiation outcoupling via these portions not covered by the first contact is not reduced by absorption in the first contact. At the same time, extensive comparatively uniform current injection into the active zone 400 via the first contact 7 is achieved, since a plurality of contact points, for example the contact points formed by way of the subregions 71, are established between the first contact and the semiconductor layer sequence. Since GaN-based semiconductor materials usually have a relatively low conductivity in the lateral direction, the contact points of the first contact are preferably disposed comparatively close together to ensure uniform current feed laterally into the active zone. Uniform current feed into the active zone can optionally also be achieved through the use of a current spreading layer containing a radiation-translucent conductive oxide.

FIGS. 10d and 10e show two variants of a first contact 7 based on schematic partial top views onto the first main face 6 of the semiconductor layer sequence 200.

The subregions 71 are each connected via a land 72 to the central region 70.

In the variant according to FIG. 10d, a shared land 72 electrically conductively connects the subregions 71 extending away from the land in a finger-like manner, in particular on both sides of the land, to the central region.

In the variant according to FIG. 10e, by contrast, the subregion 71 is designed as a frame, which surrounds the central region 70 and is electrically conductively connected to the central region 70 via a plurality of lands 72 that extend outward, in particular radially, from the central region.

The dotted lines in FIGS. 10d and 10e each delimit a region of the semiconductor layer sequence 200 that is provided for forming a semiconductor function region.

As an alternative to the designs of the contact shown in FIGS. 10d and 10e, the first contact 7 can also be implemented as a lattice contact, for example in the form of a regular lattice, such as a rectangular or square lattice. Different subregions 71 can therefore intersect at lattice points of the lattice. A lattice point is preferably designed as a central region 70 having a larger lateral extent than that of the subregions 71.

Thereafter (FIG. 10f), a window layer 170, for example a glass plate, and in particular a borosilicate glass plate, is disposed downstream of semiconductor layer sequence 200 on the side thereof facing away from the carrier layer 300, and in particular by way of the first main face 6.

The window layer 170 is preferably attached to the semiconductor layer sequence 200, and in particular to the wafer composite, by way of an adhesion promoting layer 800, for example containing BCB.

Preferably, both the window layer 170 and the adhesion promoting layer 800 are designed to be translucent to radiation that is to be received or generated by the active zone 400.

The adhesion promoting layer can be applied to the wafer composite or the window layer for example in the liquid phase, such as by spin coating. The window layer is subsequently attached to the semiconductor layer sequence by way of the adhesion promoting layer 800. For this purpose, for example, the window layer can be pressed, by the exertion of pressure, against the composite provided with the adhesion promoting layer. The adhesion promoting layer 800 is preferably characterized by an adhesion promoting effect not only on the window layer 7, but also on the semiconductor layer sequence 200 and/or the first contact 7. The adhesion promoting layer can optionally be partially or completely cured, for example, by way of a thermal method, such as by heating to a temperature between 200°C and 300°C. The stability of the mechanical connection of the window layer to the semiconductor layer sequence or the wafer composite can thus be increased.

The adhesion promoting layer can have a thickness of 500 nm or less, and preferably 300 nm or less. A thickness of approximately 100 nm has been found to be particularly suitable.

The window layer 170 can mechanically stabilize semiconductor layer sequence 200 such that the mechanically stabilizing action of the carrier layer 300 can be dispensed with. To this end, the window layer is expediently designed to be self-supporting, and in particular to have a suitably large thickness. For example, the window layer has a thickness of 200 µm or less, and preferably of 100 µm or less. The window layer is therefore preferably implemented as a stabilization layer.

Due to the now present stabilization layer, the carrier layer 300 can subsequently be detached (FIG. 10g). The detachment can take place, for example, by way of a laser liftoff

method. Such a method is particularly suitable for detaching a sapphire-containing carrier layer from a GaN-containing semiconductor layer sequence.

Due to the detachment of the entire carrier layer 300, the semiconductor layer sequence 200 is accessible to direct structuring across the entire surface area on the side thereof facing away from the stabilization layer, and in particular by way of the second main face 13, without prior penetration of the carrier layer.

Alternatively, the carrier layer can optionally be thinned or regionally removed, since the mechanically stabilizing effect thereof can be dispensed with. However, detaching the entire carrier layer advantageously facilitates the fabrication of thin optoelectronic components.

In a further method step (FIG. 10g), the semiconductor layer sequence is structured, in particular from the side thereof facing away from the stabilization layer, such that a plurality of semiconductor function regions 2 spatially separated from one another by spaces 20 is formed. Such structuring can take place by etching, for example wet or dry etching, optionally using a suitably designed mask, and in particular a photoresist mask. To this end, the mask can be disposed on the second main face 13 and removed after structuring. Dry etching is particularly suitable for creating relatively narrow spaces, for instance having a lateral extent of 50 μm or less. Structures having a lateral dimension up to approximately 10 μm can be produced particularly efficiently by dry etching. Advantageously, the narrower the space, the lower is the loss of semiconductor material caused by structuring.

Furthermore, an opening is created through the active zones 400 of the semiconductor function regions 2, preferably in a joint method step with the creation of the semiconductor function regions 2. The opening is preferably designed as a cut-out 9 in the respective semiconductor function region 2. The creation of the openings and of the semiconductor function regions can advantageously take place using a shared mask.

The opening through the active zone is expediently generated such that the cut-out 9 extends from the second main face 13 to the first main face 6, and the first contact 7, and in particular the central region 70 thereof, covers the opening at least partially, and preferably completely. The structuring in this case can optionally extend into or up to the first layer of first contact 7 facing the first main face.

After the opening has been created, an insulation material 10 is applied to the composite (FIG. 10g), from the side of the composite facing away from the stabilization layer. The insulation material can, for example, comprise or consist of Si_3N_4 . Particularly suitable methods for applying the insulation material are, for example, sputtering or a PECVD process. The insulation material is preferably applied across the entire surface area of the side of the composite facing away from the stabilization layer. For example, the insulation material 10 forms an insulation layer, in particular having a thickness of less than 500 nm, and preferably of 400 nm or less. A thickness of 300 nm has proven to be particularly advantageous. The insulation material 10 preferably lines the wall of the cut-out substantially completely and has a protective and passivating effect at the flanks of the semiconductor function region with respect to the active zone 400, which is exposed at that location. Preferably, essentially the entire exposed surface of the semiconductor function region 2,

and in particular the entire exposed surface of the composite, is coated with the insulation material 10.

The insulation material is then removed regionally from the composite (FIG. 10h).

Preferably at least a portion of the first contact 7, and in particular a portion of the central region 70, of the semiconductor function regions is stripped of the insulation material 10.

Furthermore, the insulation material 10 can also be removed regionally from the composite in the region of the spaces 20 so as to expose the adhesion promoting layer 800 in the region of the spaces. The insulation material is preferably removed from the spaces extending laterally around the, in particular respective, entire semiconductor function region 2 such that the adhesion promoting layer 800 is exposed circumferentially around the respective semiconductor function region 2. The lateral flanks of the semiconductor function region 2, however, preferably remain covered with insulation material 10 and are therefore protected.

Moreover, the insulation material 10 is preferably removed regionally on the side of the second main faces 13 of the semiconductor function regions 2 such that the second main face 13 of the respective semiconductor function region 2 is exposed in a portion.

These structurings of the insulation material 10 can be carried out, for example, by etching, and in particular wet or dry etching, optionally in combination with a suitably designed mask. Dry etching is particularly suited for this purpose.

After the removal of the insulation material, a second connection 12, containing a metal for example, such as Ti, Pt, Au, Al, Ag or an alloy comprising at least one of these materials, is disposed in the region of the semiconductor function region 2 freed of insulation material associated with the second main face 13, and is directly connected electrically conductively to the semiconductor function region associated with the second main face.

Alternatively to the illustration in FIG. 10, in which the second connection has a monolayer design, the second connection 12 can also have a multilayer design, comprising a plurality of individual layers.

In a preferred embodiment, the second connection comprises a first connection layer, which is designed for efficient electrical contact formation by way the second main face 13 to the semiconductor material, and a second connection layer disposed on the side of the first connection layer located opposite the semiconductor material, for example the semiconductor function region 2. The second connection layer can protect the first connection layer. If, for example, a solder layer, by way of which a component can be soldered to external connection means, is applied to the side of the second connection layer facing away from the first connection layer, the second connection layer advantageously protects the first connection layer against damage from the molten solder. The second connection layer can therefore be implemented as a barrier, and in particular a solder barrier. The risk of damaging the electrical contact between the first connection layer and the semiconductor material is consequently reduced.

The first connection layer of the second connection can, for example, include two sublayers, such as a first sublayer, disposed on the side of the semiconductor material, and a second

sublayer, disposed on the side of the semiconductor material located opposite the first sublayer.

For GaN-based semiconductor materials, a first sublayer, for example 3 nm thick, made of Ti, followed by a second sublayer, for example 200 nm thick, made of Al are particularly suitable. Moreover, a first connection layer comprising a titanium-containing first sublayer and an aluminum-containing second sublayer is particularly suitable for forming an efficient electrical contact to n-conducting GaN-based semiconductor materials.

The second connection layer of the second connection can also comprise a plurality of sublayers. A second connection layer including three sublayers is particularly suitable for GaN-based semiconductor materials. For example, a first, such as 50 nm thick, sublayer made of Ti is disposed on the side of the first connection layer. Preferably disposed on this first sublayer is a second, such as 100 nm thick, sublayer made of Pt, followed in turn by a third, such as 1000 nm thick, sublayer made of Au. A second connection layer thus designed is a particularly suitable solder barrier.

Furthermore, in the region of the opening, a connecting conductor material 8, for example a metal, such as Ti, Pt, Au, Al, Ag, Sn or an alloy comprising at least one of these materials, is disposed such that the connecting conductor material 8 is electrically conductively connected to the first contact 7, and thus to the first main face 6 of the semiconductor function region 2. The connecting conductor material is preferably in direct mechanical contact with the first contact. The connecting conductor material can be disposed in the opening by vapor deposition for example. Au is particularly suitable for use as the connecting

conductor material.

The cut-out 9 is preferably filled with connecting conductor material in such a way that the cut-out is filled completely, and the connecting conductor material by way of the second main face 13 forms a first connection 11, preferably having a greater lateral extent than that of the opening. The first connection and the connecting conductor can thus, in particular, be implemented in one piece. The connecting conductor material 8 is electrically insulated from the active zone, and the first connection is electrically insulated from the second main face 13, by way of the insulation material 10, whereby a short circuit of the active zone via the connecting conductor material, or a short circuit of the two connections via the second main face, upon activation of the component is avoided. Furthermore, the first and second connections are disposed by way of the second main face 13 and are spaced apart from one another in the lateral direction.

In contrast to the illustration in FIG. 10, the connecting conductor formed by the connecting conductor material 8 and/or the first connection 11 can also be implemented in a multilayer design. The connecting conductor is preferably implemented as a single layer and/or contains Au, for example.

A first connection 11, which can comprise a plurality of connection layers, such as is described above with respect to the second connection, is disposed on the connecting conductor by way of the second main face 13. Preferably, however, a second connection layer of the first connection can be dispensed with, so that a first connection layer, which comprises a first sublayer, for example made of Ti, and a second sublayer, for example made of Al, can be disposed downstream of the connecting conductor material by way of the second main face.

The connecting conductor material and/or the connections can be applied to the composite by a liftoff process, for example.

In a subsequent method step, an encapsulating layer 180 is applied to the composite (FIG. 10i). In particular, the encapsulating layer 180 is applied to the semiconductor function regions from the side of the composite facing away from the stabilization layer. The encapsulating layer forms around the semiconductor function regions 2. In particular, the encapsulating layer preferably encloses the semiconductor function regions in a pincer-like manner.

The encapsulating layer 180 is preferably designed to be radiation-translucent, since it extends vertically beyond the region of the active zone 400, and thus radiation that is to be received or generated by the active zone impinges upon the encapsulating layer to a greater extent. Absorption losses in the encapsulating layer 180 can thus be reduced.

The encapsulating layer 180, for example a BCB-containing layer, is preferably applied to the composite, in particular across the entire surface area, by spin coating, and optionally is partially or preferably completely cured, for example by increasing the temperature. The encapsulating layer preferably covers the entire side of the composite facing away from the stabilization layer and is, in particular, disposed in the region of the spaces 20. Furthermore, the encapsulating layer 180 is preferably in direct mechanical contact with the adhesion promoting layer 800.

So as to expose the first connection 11 and the second connection 12, which may be covered by the encapsulating layer 180 applied across the entire surface area, the encapsulating layer can be removed in the region of the connections. The removal can take place by etching, for example, such as dry etching using a suitably designed hard mask, for example

a metal-containing hard mask, and in particular one comprising or consisting of aluminum. A particularly suitable etching agent for this purpose is a fluorine-based etchant such as freon.

So as to create a suitably structured hard mask for the dry etching process, for example an aluminum layer can initially be disposed across the entire surface area of the side of the composite facing away from the stabilization layer, and in particular on the encapsulating layer 180. A photoresist layer is subsequently applied to the side of the hard mask facing away from the semiconductor function region and is structured by suitable exposure to light and development such that the regions in which the encapsulating layer is to be removed are free of photoresist. The aluminum layer can subsequently be removed, for example by wet chemical etching, from the regions not covered by photoresist, thus creating the hard mask. The encapsulating layer can be removed thereafter by dry etching from the regions not covered by the hard mask layer. The hard mask is preferably then removed from the composite.

In the exposed regions, solder layers 14 and 15, for example containing Au or Sn or an alloy comprising at least one of these materials, such as AuSn, which are electrically conductively connected to the respective connection, can be applied to the connections. The solder layers can, for example, be applied by way of a liftoff process.

This can be followed by singulation along the lines 21 into ready-to-use, surface-mountable and, in particular hermetically, encapsulated optoelectronic components, which can be connected to an external printed circuit board immediately after being singulated from the wafer composite. The optoelectronic component is implemented, in particular, as a thin-film

component and is produced entirely on the wafer composite on the wafer level. Cost-intensive individual processing steps and wire bondings can advantageously be dispensed with.

In a preferred variant of the singulation, dicing lines are generated during the process, which preferably extend from the side of the composite disposed opposite the layer stabilizing the composite, in the present exemplary embodiment this being the window layer 170, into the stabilizing layer. The dicing lines are generated, for example, in the region of the spaces 20 and/or by dry etching. In the above-described method, such dicing lines are preferably designed so as to extend through the encapsulating layer, the adhesion promoting layer, and into the window layer, however not completely penetrating the same. The stabilizing effect of the window layer is preferably not adversely affected by these dicing lines extending in to the same. For singulation, the layer stabilizing the composite can be thinned on the side opposite the semiconductor function regions. If the stabilizing layer is thinned to the dicing lines, the wafer composite is singulated into or falls apart into optoelectronic components, since there is no longer any mechanical connection between the individual components. After the creation of the dicing lines and prior to singulation, a mechanical connection of the wafer composite was preferably ensured essentially only by the stabilizing layer. After the stabilizing layer has been thinned to the dicing lines, a mechanical connection of the composite is therefore absent, and individual optoelectronic components are formed. Such a method of separating a composite into individual components is known as "dicing by

thinning." The singulation can, in particular, be carried out on a film.

FIGS. 10j and 10k schematically show such an optoelectronic component 1 after singulation in a sectional view (FIG. 10j) and a top view onto the solder layer side. FIG. 10j corresponds to a sectional view along line A-A from FIG. 10k.

The encapsulation of the active zone 400 of the component is formed by the section 80, which results from adhesion promoting layer 80 during singulation, and by the encapsulating element 18, which results from the encapsulating layer 180 during singulation. The window 17 resulting from the window layer 170 during singulation preferably stabilizes the component 1 mechanically.

Furthermore, dimensions of the optoelectronic component, in μm , are provided by way of example in FIGS. 10j and 10k. The semiconductor function region 2 can be designed as square, as viewed from above, having an edge length of 1000 μm , as may be inferred from FIG. 10j. The height of the component is 120 μm , for example. Based on the top view of FIG. 10k, the edge length of the entire component, which can, in particular, have a substantially square design, can be 1010 μm to 1050 μm . It goes without saying that the information provided in FIGS. 10j and 10k shall be considered to be only exemplary, without limitation.

The first connection, the second connection and/or the connecting conductor can furthermore be implemented as a mirror layer reflecting the radiation to be generated or received by the component, thereby advantageously increasing the efficiency of the component.

As an alternative or in addition to the exemplary embodiment according to FIG. 10, more extensive modifications may also be made, for example according to the components,

methods or devices described in the above exemplary embodiments, in a correspondingly modified method according to FIG. 10.

FIG. 11 shows a fourth exemplary embodiment of a method according to the invention for producing an optoelectronic component based on intermediate steps shown schematically in FIGS. 11a to 11g.

First, a wafer composite is provided (FIG. 11a), comprising a semiconductor layer sequence 200 that is disposed on a carrier layer 300 and includes an active zone 400 provided to generate or receive radiation. The wafer composite is designed as is described with respect to FIG. 10, for example.

A first contact layer 700, preferably comprising a first layer 710 and a second layer 720 (see the description with respect to FIG. 10), is applied to the side of the semiconductor layer sequence 200 facing away from the carrier layer 300.

In a subsequent method step, the first contact layer 700 is structured into a plurality of regions that are spatially separated from one another by spaces 31 (FIG. 11b). For example, etching and/or back sputtering are suitable for this purpose. During this structuring, in particular the first main face 6 of the semiconductor layer sequence 200 facing away from the carrier layer is exposed in the region of the spaces 31. The subregions of the first contact layer 700 form a plurality of first contacts 7 to the semiconductor layer sequence 200. Particularly preferably, a first contact 7 is associated with at least every region of semiconductor layer sequence 200 provided for the creation of a semiconductor function region.

The semiconductor layer sequence is preferably designed to be p-conducting by way of the first main face 6, and preferably to be n-conducting by way of the second main face 13 located opposite the first main face 6 relative to the active zone 400. The thickness of the p-conducting side, for example 0.5 μm , is preferably smaller than that of the n-conducting side, for example 5 μm .

The semiconductor layer sequence 200 is subsequently structured, in particular in the regions from which the first contact layer 700 has been removed, such that a plurality of semiconductor function regions 2 juxtaposed on the carrier layer 300 is formed (FIG. 11c). A dry etching process, for example, is particularly suitable for this purpose. The semiconductor function regions 2 are spaced apart from one another by spaces 20, which can optionally extend into the carrier layer 300.

Thereafter (FIG. 11d), a cut-out 32 is created in the first contact of the semiconductor function regions. The cut-out 32 can be made already during the creation of the spaces 31 in the first contact layer in a joint method step, and in particular using a shared mask.

Thereafter (FIG. 11e), an opening is generated through the active zone 400 of the semiconductor function regions 2. Preferably, essentially every semiconductor function region has at least one opening. The opening can be generated, for example, by dry etching. Furthermore, the opening is preferably designed as a recess 33 that does not extend vertically all the way through the semiconductor function region 2. The opening is thus bounded in the vertical direction on the side of the second main face 13, and in particular on the side of the carrier layer 300, by the semiconductor material of the semiconductor function

region. The opening can, for example, have a diameter of 10 μm .

After the opening has been created, an insulation material 10 is applied to the wafer composite, preferably across the entire surface area, on the side of the semiconductor function regions facing away from the carrier layer 300. The insulation material lines the wall of the opening, in particular in the region of the active zone, preferably however completely.

The insulation material is then removed regionally from the composite. Particularly suitable for this purpose is, for example, a dry etching process in combination with a suitable mask. During the removal of the insulation material, a semiconductor material of semiconductor function region 2, which is preferably disposed on the side of the active zone 400 located opposite the point of penetration of the opening into semiconductor function region 2, is exposed in the region of the opening, and in particular at the base of the recess.

Furthermore, the insulation material is preferably removed regionally in the region of the spaces. The carrier layer 300 may be exposed in this process. Particularly preferably, the insulation material 10 remains on the flanks of the semiconductor function regions, so that these are protected by the insulation material.

Furthermore, the insulation material 10 is removed from the first contact 7 in a connection region that is preferably spaced apart laterally from the opening.

A connecting conductor material 8 is then disposed in the recess 33. The connecting conductor material 8 enters into conductive contact with the semiconductor function region, in particular at the base of the recess, in the region of the opening from which the insulation

material 10 was removed. The connecting conductor material is electrically insulated from the active zone 400 and the first main face 6. The recess is preferably filled with the connecting conductor material 8 such that the connecting conductor material substantially completely fills the recess and is disposed on the side of the insulation material 10 facing away from the semiconductor function region, on the first main face 6 of the semiconductor function region. The lateral extent of the connecting conductor material associated with the first main face is preferably greater than the lateral extent of the opening.

Thereafter, a further insulation material 10a is applied to the composite, preferably across the entire surface area, from the side of the composite facing away from the carrier layer 300 that mechanically stabilizes the composite. Thereafter, the insulation material 10a is preferably removed regionally such that the first contact 7 is re-exposed, in particular in the connection region from which the insulation material 10 was already previously removed. Furthermore, the insulation material 10a is removed from the connecting conductor so as to render the same accessible for further processing.

The further insulation material 10a preferably extends in the vertical direction on the edge of the connecting conductor material. The further insulation material 10a is preferably in direct mechanical contact with the insulation material 10 in the region of the connecting conductor.

A first connection 11 and a second connection 12 are then applied to the semiconductor function regions 2 of the composite such that, in the connection region, the first connection 11 is electrically conductively connected, in particular directly, to the first contact 7, and the

second connection 12 is electrically conductively connected, in particular directly, to the connecting conductor material 8 (FIG. 11f). Preferably, only the portion of the first contact layer provided for contacting with the first connection 11 is free of insulation materials 10 and/or 10a. The remaining region of the first contact 7 can be covered with insulation material 10 and/or 10a. The second connection 12 can thus advantageously be designed to be larger than the connecting conductor associated with the first main face 6 and is electrically insulated from the first contact 7 or the first connection 11 by way of the insulation material 10 and/or 10a. In particular, a track-like connection structure of the first and/or second connections 12 can thus be implemented, without significantly increasing the risk of a short circuit.

Thereafter, an envelope 4 is applied to the composite from the side of the composite facing away from the carrier layer 300. The envelope is applied by spin coating, for example, and/or contains BCB. After being applied, the envelope can be cured, for example by way of heating, and in particular in a furnace. The envelope 4 preferably covers the composite, particularly preferably completely.

The envelope 4 can then be structured such that the first connection 11 and the second connection 12 are exposed (FIG. 11g).

The procedure used for this purpose can, for example, be the structuring of the encapsulating layer 180 described in connection with FIG. 10.

Furthermore, dicing lines 34 are preferably formed, which extend from the side of the envelope 4 facing away from the carrier layer into the carrier layer 300 stabilizing the composite. However, the dicing lines preferably do not penetrate all the way through the

carrier layer. In particular, the carrier layer preferably continues to ensure the mechanical stability of the composite. The dicing lines 34 are expediently generated in a joint method step, and in particular using a shared mask, with the exposure of the first and second connections.

Solder layers 14 and 15 are subsequently applied to the first connection 11 and the second connections 12.

Thereafter, the carrier layer 300 can be thinned from the side thereof facing away from the semiconductor function regions 2 to the dicing lines 34 or into the same, such as to the dotted line in FIG. 11g, thereby singulating the composite into optoelectronic components. To this end, the dicing lines are preferably disposed so as to extend around the semiconductor function regions 2.

The singulation can optionally also take place by sawing or breaking.

The carrier layer 300 is preferably translucent to the radiation to be generated in or received by the active zone 400. Sapphire, for example, is cost-effective and radiation-translucent, in particular to radiation generated by GaN-based semiconductors. Radiation can thus be coupled into or out of the component via the carrier layer or a carrier layer portion formed therefrom during singulation.

Particularly advantageously, the first contact, the first connection, the second connection and/or the connecting conductor material can be designed to reflect radiation generated in

or received by the active zone. The efficiency of the optoelectronic component can be further increased in this way. The aforementioned elements, and in particular the first contact, can thus be implemented as a mirror layer.

The insulation materials and/or the envelope are preferably translucent to radiation.

In the method described in connection with FIG. 11, it is not absolutely necessary to remove the carrier layer 300, so that a method step for removing the carrier layer can be dispensed with. Due to the lower number of steps, the method not entailing the removal of the carrier layer advantageously becomes more cost-effective than a method in which the carrier layer is removed.

As an alternative to or in addition to the exemplary embodiment according to FIG. 11, more extensive modifications can also be made, for example according to the components, methods or devices described in the above exemplary embodiments, to arrive at a correspondingly modified method according to FIG. 11.

The present patent application claims the priority of the German patent application DE 10 2004 008 853.5 of February 20, 2004, the entire disclosure of which is hereby explicitly incorporated by reference in the present patent application.

The invention is not limited by the description thereof with based on the exemplary embodiments. Rather, the invention covers any novel feature and any combination of features, including in particular any combination of features recited in the claims, even if that

feature or combination itself is not explicitly described in the claims or exemplary embodiments.

Claims

1. An optoelectronic component (1) comprising a semiconductor function region (2) including an active zone (400) and a lateral main direction of extension, characterized in that the semiconductor function region comprises at least one opening (9, 27, 29) through the active zone, and a connecting conductor material (8) that is electrically insulated from the active zone at least in a portion of the opening is disposed in the region of the opening.
2. An optoelectronic component (1) comprising a semiconductor function region (2) including an active zone (400) and a lateral main direction of extension, characterized in that the semiconductor function region comprises a lateral side face bounding the active zone, and a connecting conductor material (8) that is electrically insulated from the active zone at least in a portion of the side face is disposed after downstream of the side face in the lateral direction.
3. The optoelectronic component according to claim 1 or 2, characterized in that the connecting conductor material (8) is at least partially electrically insulated from the active zone (400) by an insulation material (10).
4. An optoelectronic component according to any one of the preceding claims, characterized in that the opening is designed as a depression (27) in the lateral direction or the side face (26) comprises a depression in the lateral direction.

5. An optoelectronic component according to any one of the preceding claims, characterized in that the insulation material (10) at least partially lines the opening (9, 27, 29) or is at least partially disposed on the side face (26).
6. An optoelectronic component according to any one of the preceding claims, characterized in that the opening (9, 27, 29) extends in the vertical direction through the entire semiconductor function region (2).
7. An optoelectronic component according to any one of the preceding claims, characterized in that the semiconductor function region (2) comprises a first main face (6) and a second main face (13) located opposite the first main face relative to the active zone (400), and the semiconductor function region is electrically conductively connected to the connecting conductor material (8) by way of the first main face.
8. The optoelectronic component according to claim 7, characterized in that the connecting conductor material (8) is electrically insulated from the second main face (13) of the semiconductor function region (2).
9. An optoelectronic component according to any one of the preceding claims, characterized in that a lateral dimension of the opening (9, 27, 29) is 100 μm , and preferably 50 μm , or less.
10. An optoelectronic component according to any one of the preceding claims,

characterized in that an envelope (4) forms at least partially around the semiconductor function region (2).

11. The optoelectronic component according to claim 10, characterized in that the envelope (4) is translucent to a radiation to be generated or received by the active zone (400).

12. An optoelectronic component according to any one of the preceding claims, characterized in that the active zone (400) is surrounded by an encapsulation that is substantially hermetically sealed.

13. An optoelectronic component according to any one of the preceding claims, characterized in that the semiconductor function region (2) is disposed on a carrier (3).

14. The optoelectronic component according to claim 13, characterized in that the connecting conductor material (8) extends to a side of the carrier located opposite the semiconductor function region.

15. An optoelectronic component according to any one of the preceding claims, characterized in that the component (1) can be implemented on the wafer composite (300, 200).

16. A device comprising a plurality of optoelectronic components according to any one of the preceding claims, characterized in that the semiconductor function regions (2) are at least

partially juxtaposed in the lateral direction.

17. The device according to claim 16 directly or indirectly depending from claim 10, characterized in that the envelope (4) is designed in one piece and at least partially forms around the semiconductor function regions.

18. The device according to claim 16 or 17, characterized in that the semiconductor function regions (2) are mechanically stabilized by a stabilization layer (4, 18).

19. The device according to claim 18, characterized in that the envelope (4) is designed as a stabilization layer (500) or part of the stabilization layer.

20. A device according to any one of claims 16 to 19, characterized in that the device can be implemented on the wafer composite.

21. A method for producing an optoelectronic component, characterized by the following steps:

- a) providing a wafer composite, comprising a semiconductor layer sequence (200) that is disposed on a carrier layer (300) and has an active zone (200) and a lateral main direction of extension;
- b) structuring the semiconductor layer sequence such that at least one opening (9, 27, 29) through the active zone is created or at least one lateral side face (26) bounding the active zone in the lateral direction is formed;
- c) disposing a connecting conductor material (8) in the region of the opening or the side face such that the active zone is electrically insulated from the connecting conductor

material at least in a portion of the opening or of the side face;

d) singulating into optoelectronic components (1), the electrical contacting of which takes place at least partially via the connecting conductor material.

22. The method according to claim 21, characterized in that the active zone (400) is electrically insulated from the connecting conductor material (8) via an insulation material (10).

23. The method according to claim 21 or 22, characterized in that the insulation material (10) is disposed in the region of the opening (9, 27, 29) or of the side face (26).

24. A method according to any one of claims 21 to 23, characterized in that at least one depression (27), which comprises the semiconductor layer sequence (200) in the lateral direction, at least partially surrounds the opening or the opening is designed as a depression in the semiconductor layer sequence in the lateral direction.

25. A method according to any one of claims 21 to 24, characterized in that a wall of the opening (9, 27, 29) is at least partially lined with the insulation material or the insulation material is at least partially disposed on the side face (26).

26. A method according to any one of claims 21 to 25, characterized in that the opening (9, 27, 29) extends in the vertical direction through the entire semiconductor layer sequence (200).

27. A method according to any one of claims 21 to 26, characterized in that the opening is designed as a cut-out (9) in the semiconductor layer sequence (200).

28. A method according to any one of the preceding claims, characterized in that the semiconductor layer sequence (200) is structured such that a plurality of semiconductor function regions (2) are created.

29. The method according to claim 28, characterized in that the semiconductor function regions (2) are spatially separated from one another by spaces (20).

30. The method according to claim 28 or 29, characterized in that a plurality of openings (9, 27, 29) through the active zone (400) are generated, and a plurality of semiconductor function regions (2) comprise at least one opening through the active zone.

31. A method according to any one of claims 28 to 30, characterized in that a plurality of semiconductor function regions (2) each comprise at least one depression (27) in the lateral direction, which at least partially surrounds the opening, or, if a plurality of semiconductor function regions are present, the opening is designed as a depression in the lateral direction in the respective semiconductor function region.

32. A method according to any one of claims 28 to 31, characterized in that a plurality of the semiconductor function regions each comprise at least one lateral side face (26) bounding

the active zone (400) of the corresponding semiconductor function region.

33. The method according to claim 32, characterized in that the side face (26) bounds the corresponding semiconductor function region (2) in the lateral direction.

34. A method according to any one of claims 28 to 33, characterized in that the side face (26) is downstream of the connecting conductor material (8) in the lateral direction, which is electrically insulated from the active zone (400) of the semiconductor function region (2) at least in a portion of the side face bounding the active zone of the semiconductor function region.

35. A method according to any one of claims 21 to 34, characterized in that a first electrical contact (7) is applied to the side of the semiconductor layer sequence (200), or of the semiconductor function regions (2), facing away from the carrier layer (300).

36. The method according to claim 35, characterized in that the connecting conductor material (8) is disposed in the region of the opening (9, 27, 29) or of the side face (26) such that an electrically conductive connection is formed between the connecting conductor material and the first contact (7).

37. The method according to claim 35 or 36, characterized in that the opening (9, 27, 29) or the side face (26) is designed such that the first contact (7) can be connected electrically

from the side of the semiconductor layer sequence (200), or of the semiconductor function region (2), located opposite the first contact.

38. A method according to any one of claims 21 to 37, characterized in that a stabilization layer (4, 170, 500) is disposed downstream of the semiconductor layer sequence (200) or of the semiconductor function regions (2) on the side facing away from the carrier layer (300).

39. The method according to claim 38, characterized in that stabilization layer (4, 170, 500) is applied to the semiconductor layer sequence (200) or the semiconductor function regions (2).

40. The method according to claim 38 or 39, characterized in that the stabilization layer (4, 170, 500) is disposed downstream of the semiconductor layer sequence or of the semiconductor function regions prior to the formation of the opening (9, 27, 29) or the side face (26).

41. A method according to any one of claims 38 to 40, characterized in that the opening (9, 27, 29) or the side face (26) is formed in the semiconductor layer sequence or the semiconductor function regions (2) from the side located opposite the stabilization layer (4, 170, 500).

42. A method according to any one of claims 21 to 41, characterized in that the opening (9, 27, 29) or the side face (26) is formed in the semiconductor layer sequence (200) or the

semiconductor function regions (2) from the side located opposite the carrier layer.

43. The method according to claim 38, 39, 41 or 42, characterized in that the stabilization layer (4, 170, 500) is disposed downstream of semiconductor layer sequence (200) or the semiconductor function regions (2) after the creation of the opening (9, 27, 29) or the side face.

44. A method according to any one of claims 38 to 43, characterized in that the stabilization layer (4, 170, 500) forms at least partially around the semiconductor function regions (2).

45. A method according to any one of claims 38 to 44, characterized in that the stabilization layer (4, 170, 500) is self-supporting.

46. A method according to any one of claims 38 to 45, characterized in that the stabilization layer (4, 170, 500) is translucent to a radiation that is to be generated or received by the active zone (400).

47. A method according to any one of claims 38 to 46, characterized in that the stabilization layer (4, 170, 500) is at least partially provided by spin coating.

48. A method according to any one of claims 38 to 47, characterized in that the stabilization layer (4, 170, 500) is at least partially provided by vapor deposition.

49. A method according to any one of claims 38 to 48, characterized in that the stabilization

layer (4, 170, 500) is disposed downstream of the semiconductor layer sequence (200) or the semiconductor function regions (2) via an adhesion promoting layer (4).

50. A method according to any one of claims 38 to 49, characterized in that the stabilization layer (4, 170, 500) mechanically stabilizes the semiconductor layer sequence (200) or the structure comprising the semiconductor function regions (2).

51. A method according to any one of claims 21 to 50, characterized in that the carrier layer (300) is at least partially thinned or removed.

52. The method according to claim 51, characterized in that, following the thinning or removal of the carrier layer, the semiconductor layer sequence is structured into a plurality of semiconductor function regions.

53. A method according to any one of claims 21 to 52, characterized in that the carrier layer (300) is structured according to the arrangement of the semiconductor function regions (2), so that carrier layer regions are created which at least partially form a carrier (3) for the semiconductor function region (2) of the optoelectronic component (1).

54. A method according to any one of claims 21 to 53, characterized in that the carrier layer is removed at least in a portion, and the opening or the side face is formed in the semiconductor layer sequence or the semiconductor function regions from the side facing away from the stabilization layer.

55. A method according to any one of claims 21 to 54, characterized in that the optoelectronic component (1) comprises an encapsulation (16) that surrounds the semiconductor function region (2) in a substantially hermetically sealed manner.

56. A method according to any one of claims 38 to 55, characterized in that the optoelectronic component comprises an envelope (4) that at least partially envelops or forms around the semiconductor function region (2), and on singulation the envelope results at least partially from the stabilization layer (4, 170, 500).

57. A method according to claims 55 and 56, characterized in that the encapsulation (16) comprises the envelope (4) and at least one further encapsulating element (18).

58. A method according to any one of claims 21 to 48, characterized in that the method is carried out on the wafer composite.

FIG 1

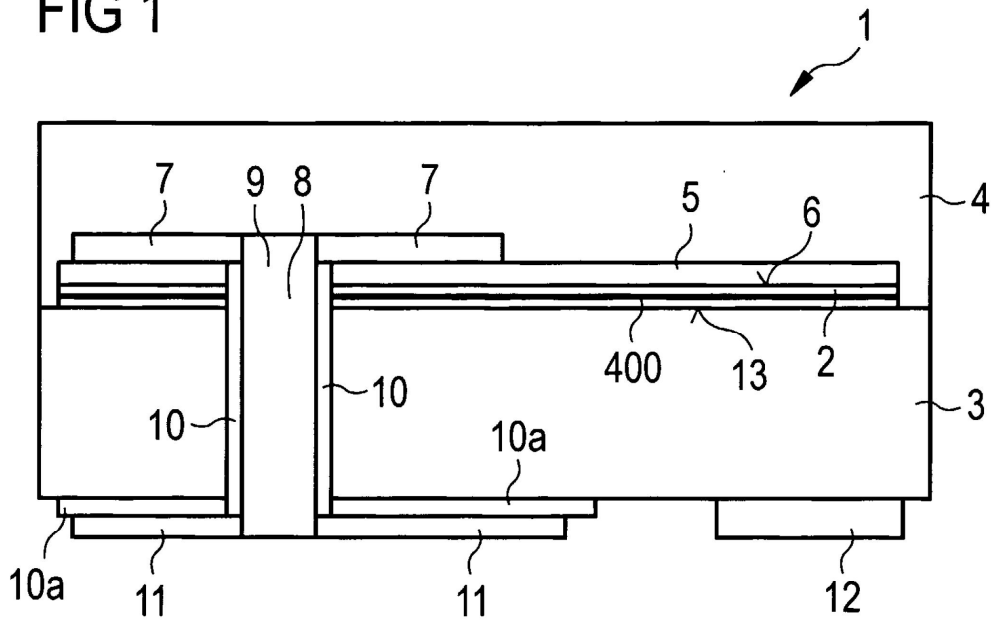


FIG 2

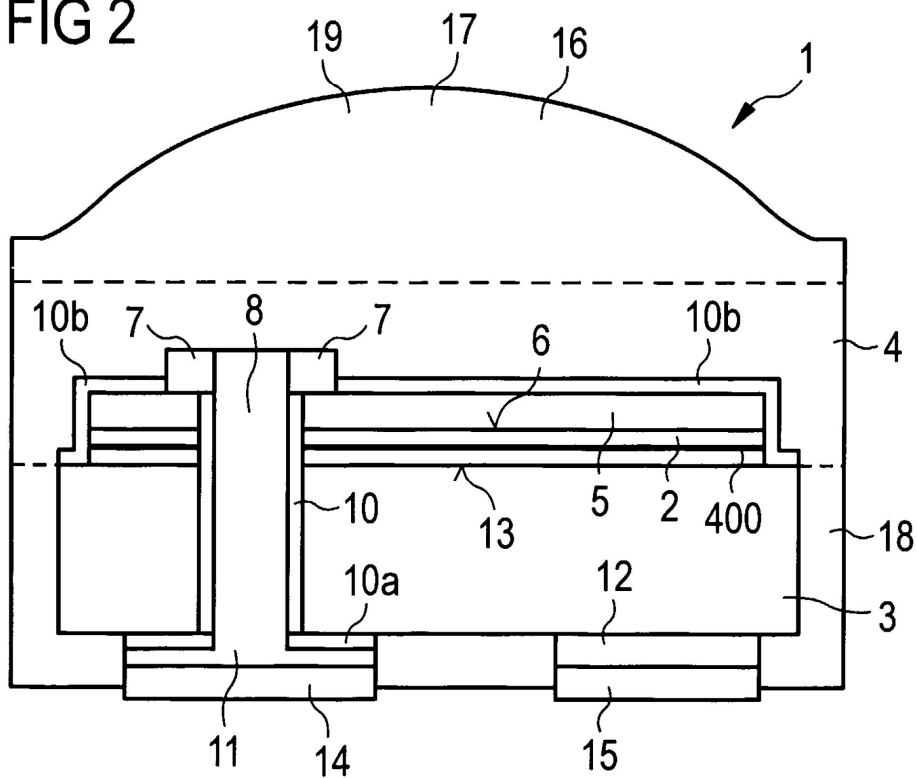


FIG 3

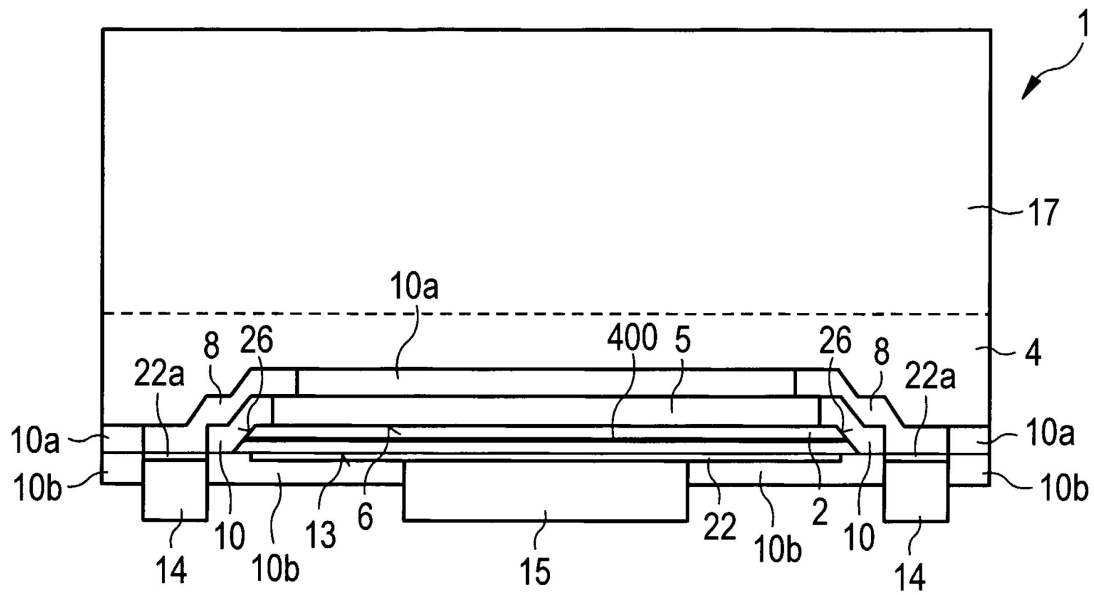


FIG 4A

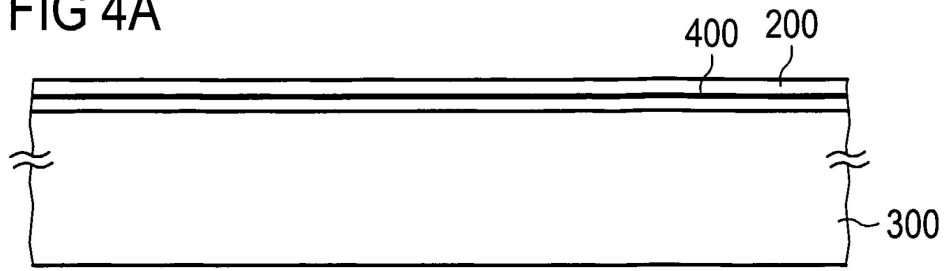


FIG 4B

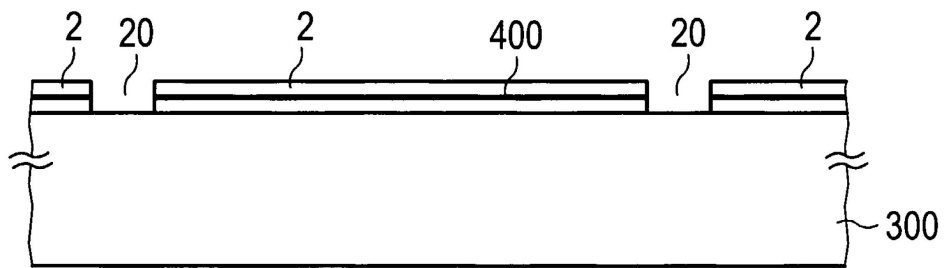


FIG 4C

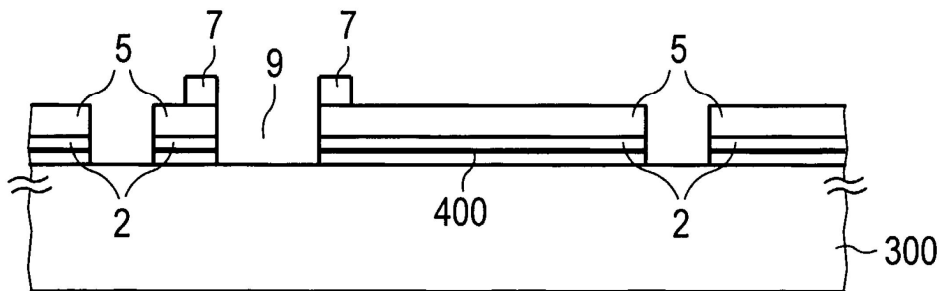


FIG 4D

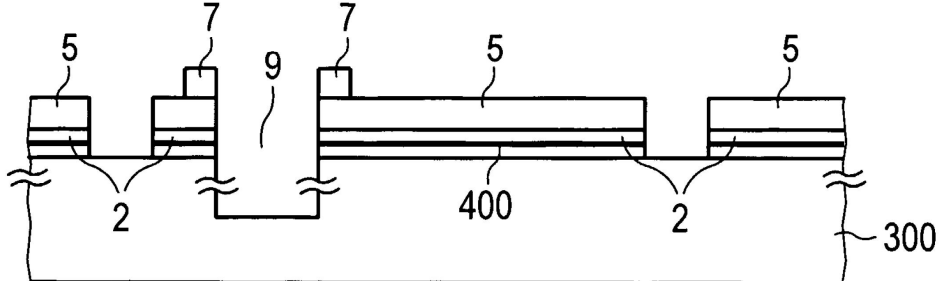


FIG 4E

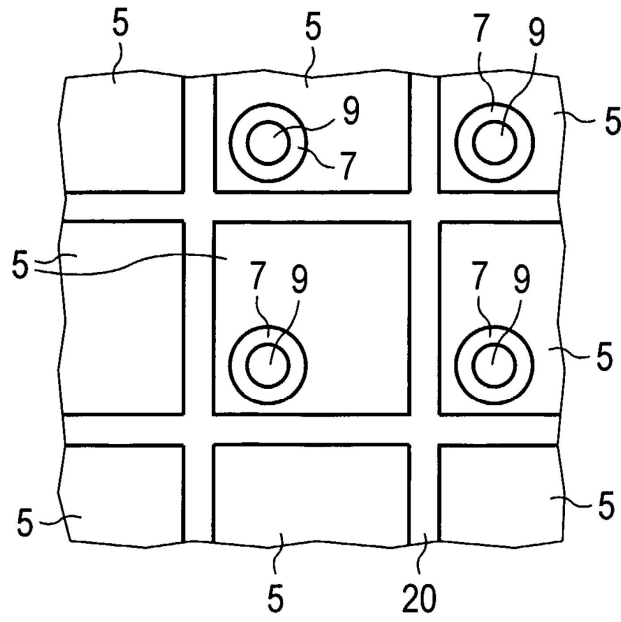


FIG 4F

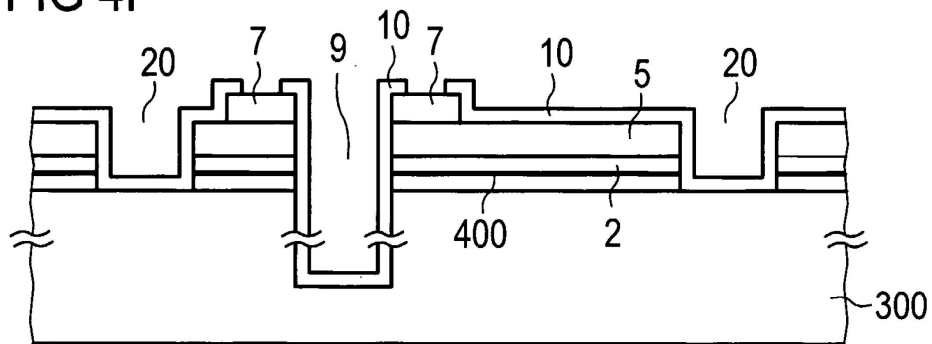


FIG 4G

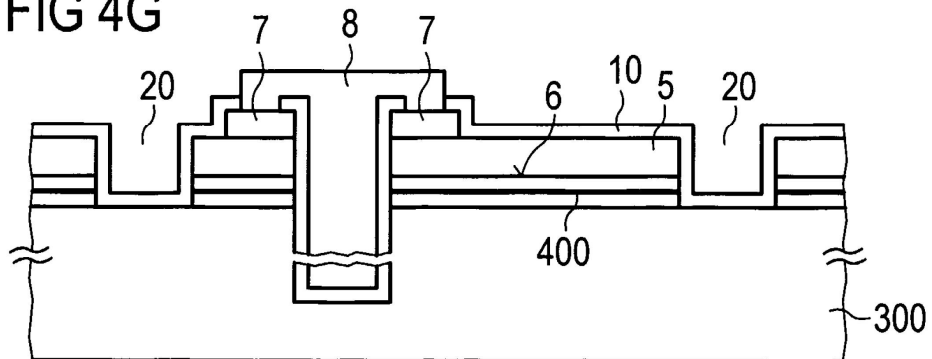


FIG 4H

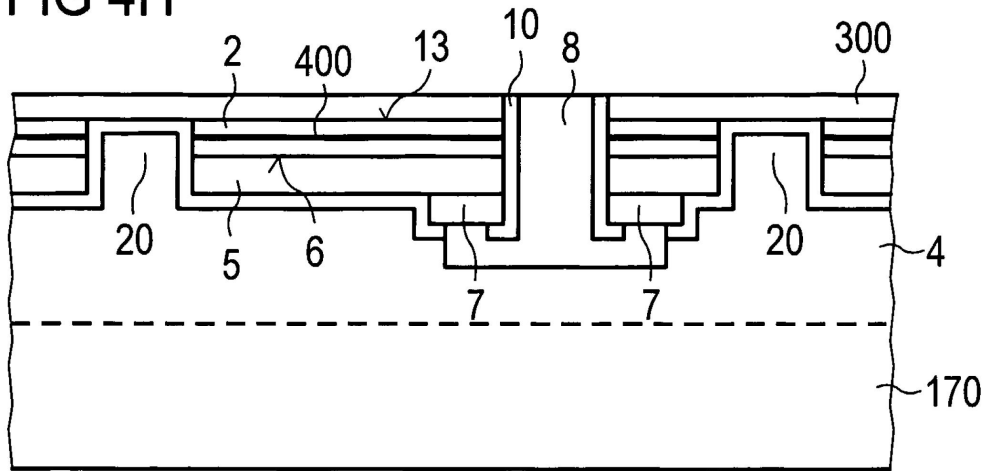


FIG 4I

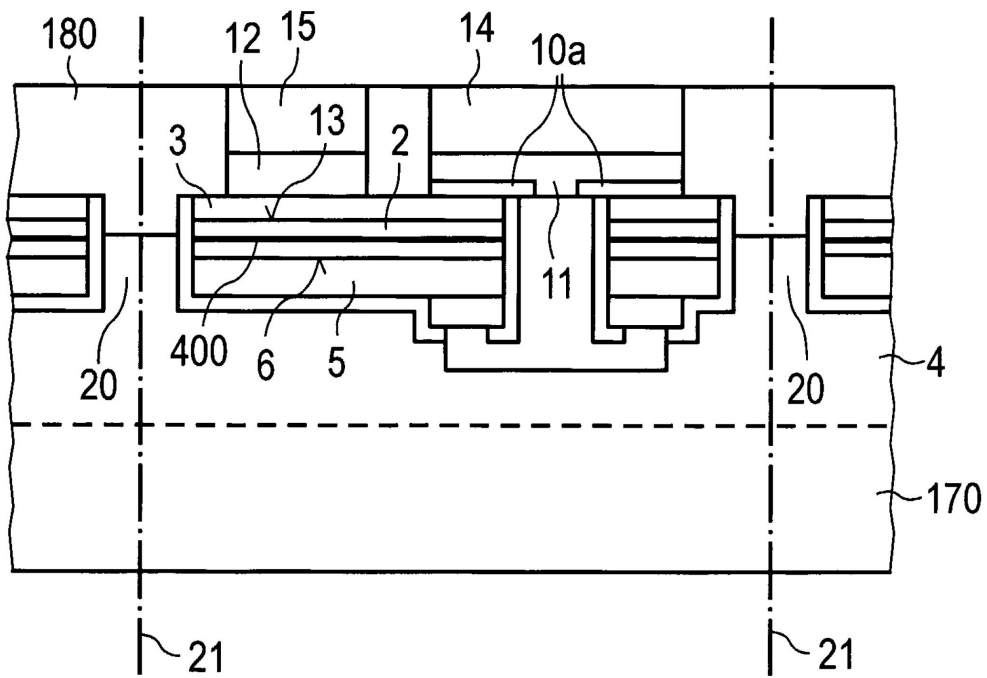


FIG 5

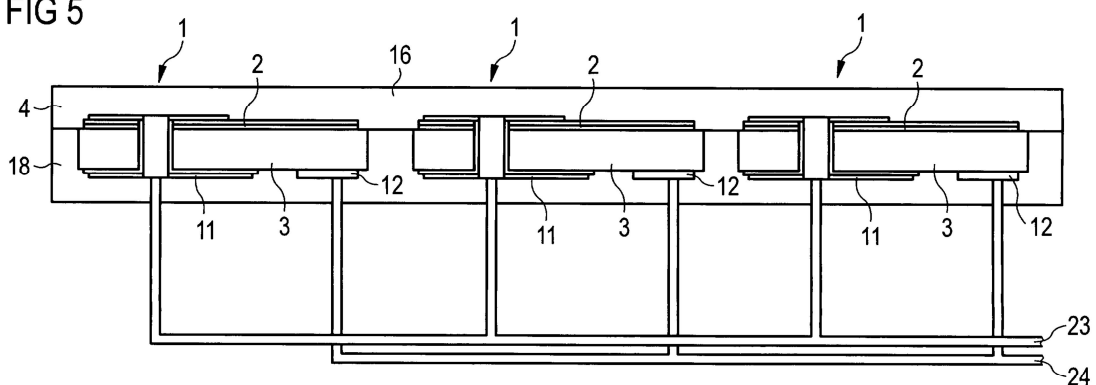


FIG 6A

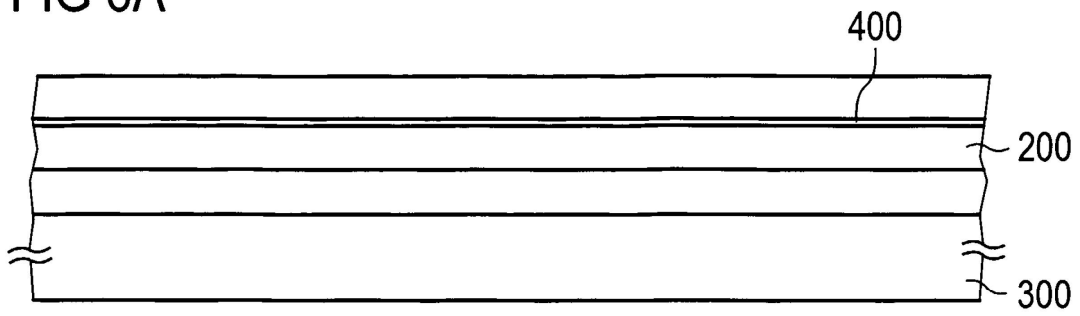


FIG 6B

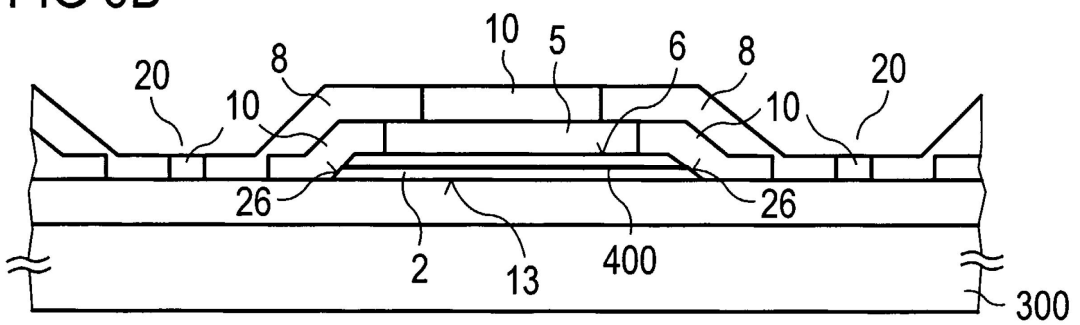


FIG 6C

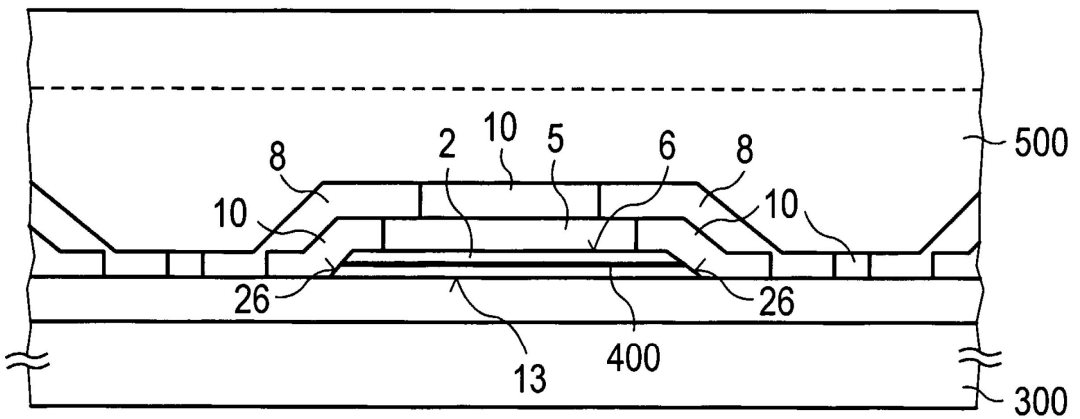


FIG 6D

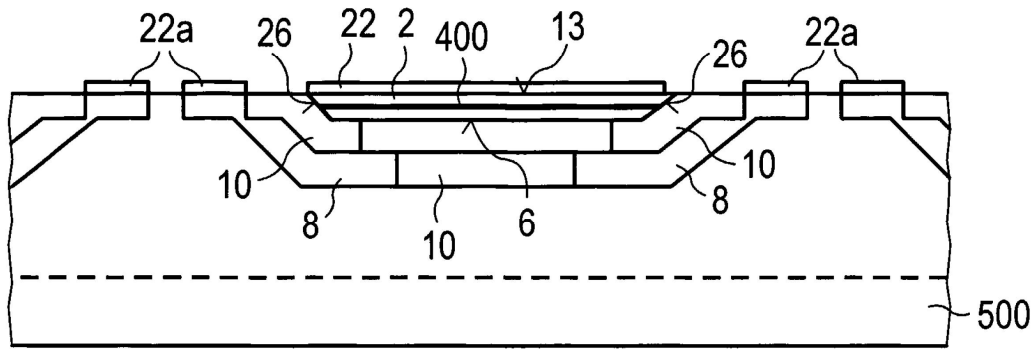


FIG 6E

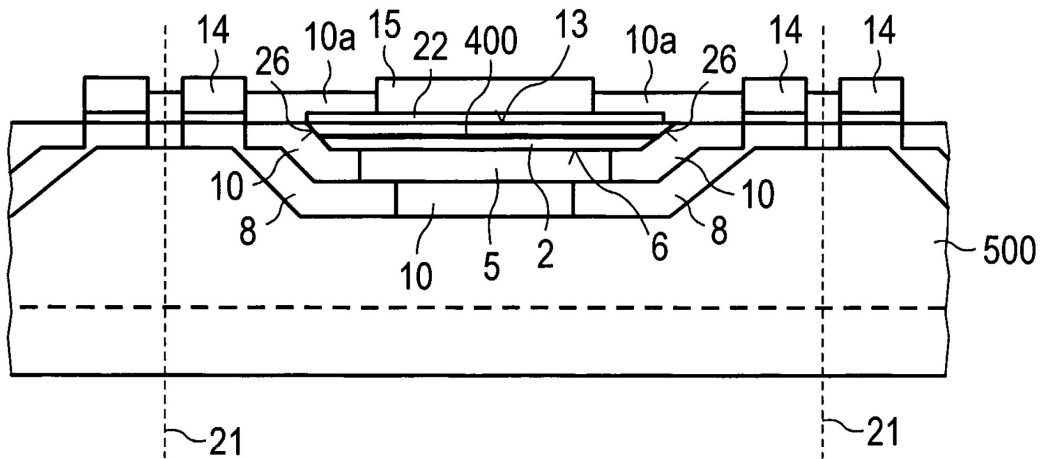


FIG 7

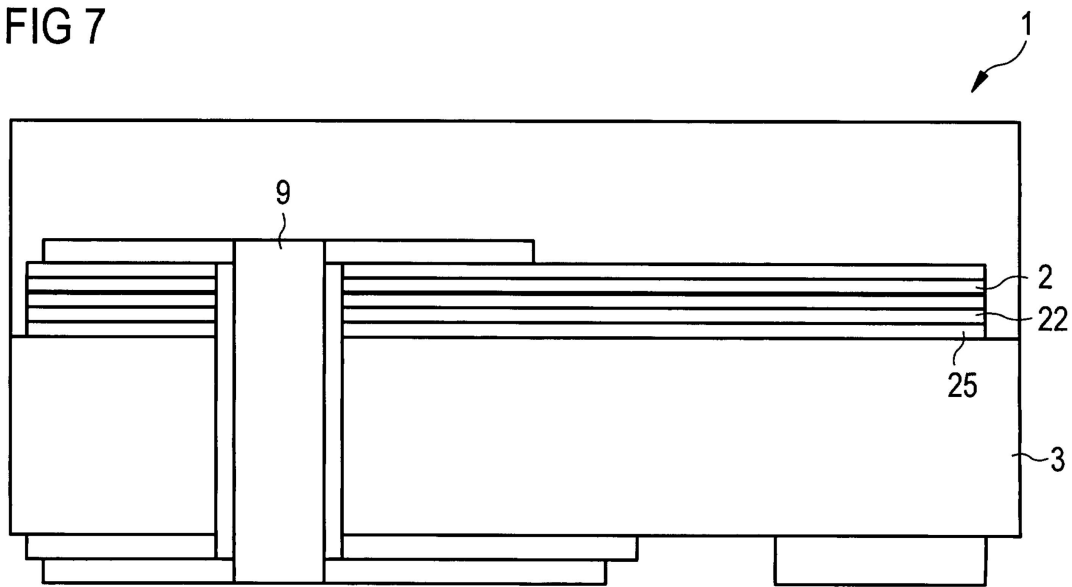
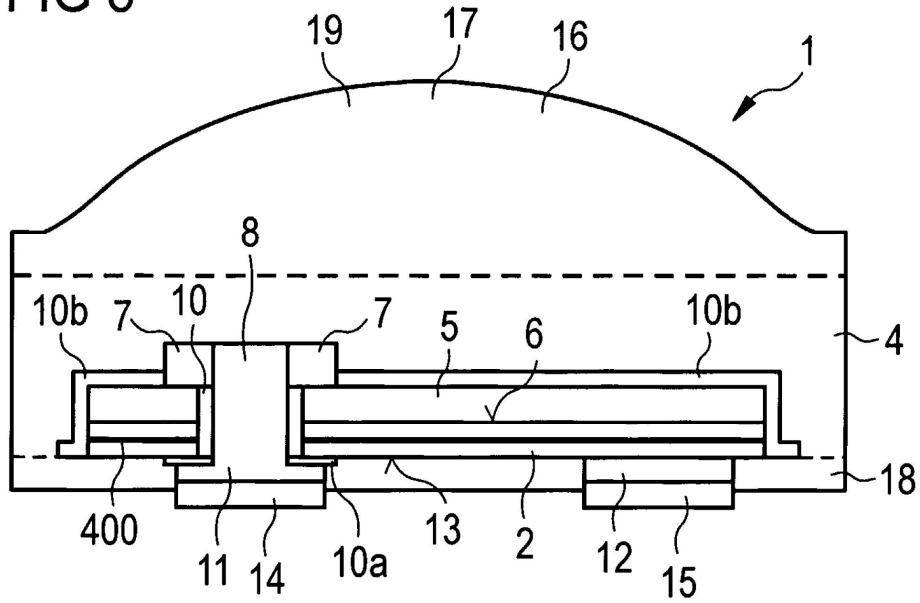


FIG 8



11/20

FIG 9A

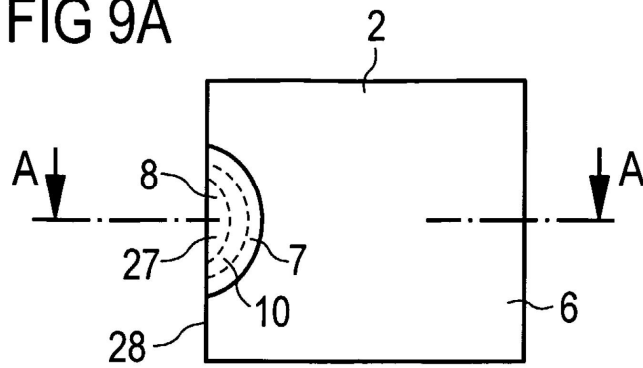


FIG 9B

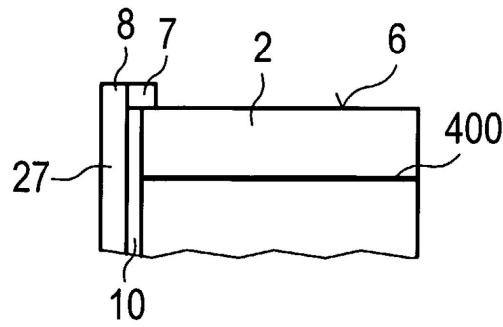
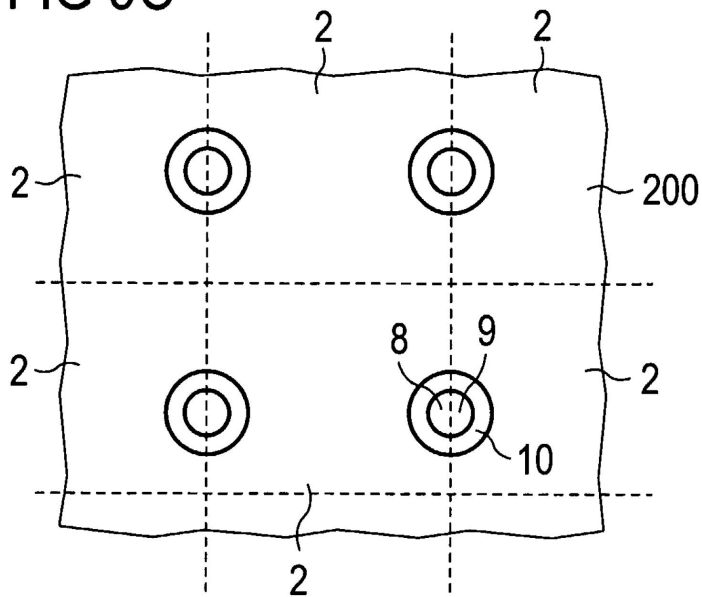


FIG 9C



12/20

FIG 9D

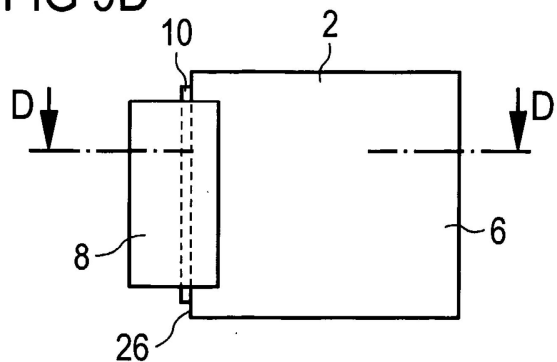


FIG 9E

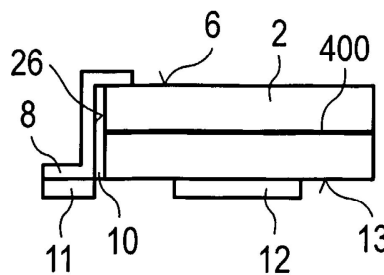


FIG 9F

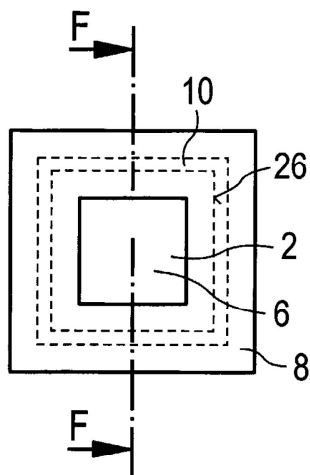


FIG 9G

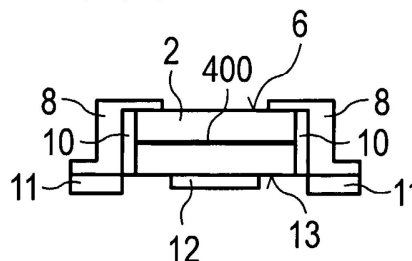


FIG 9H

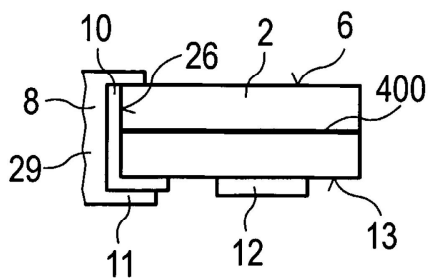


FIG 9I

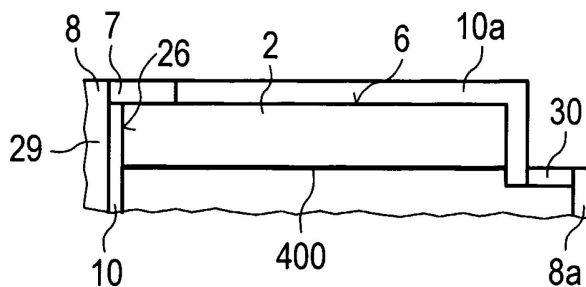


FIG 10A

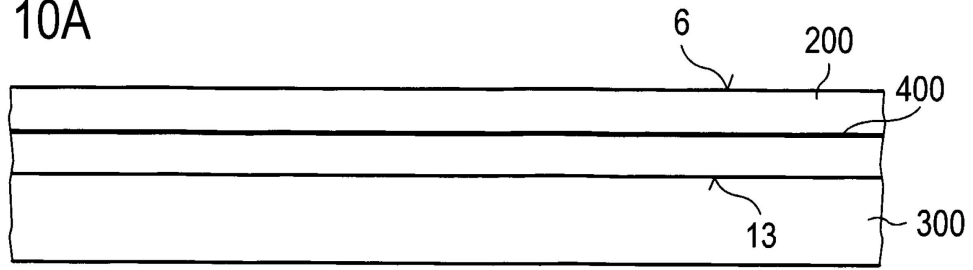


FIG 10B

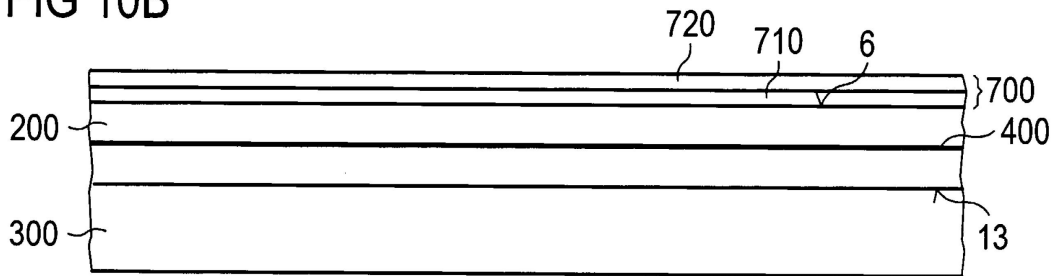


FIG 10C

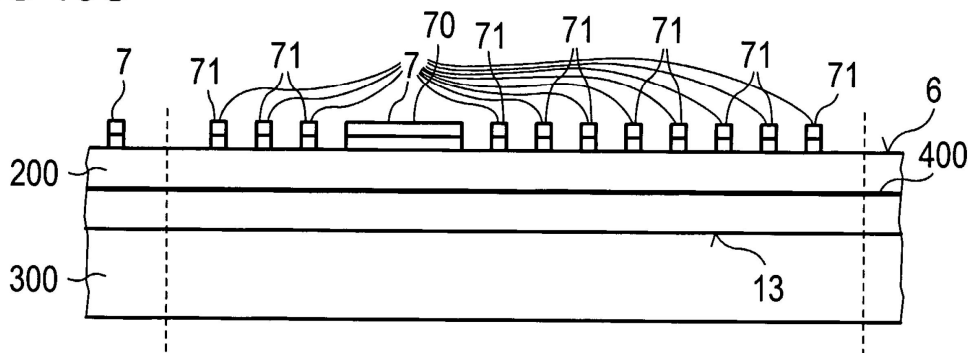


FIG 10D

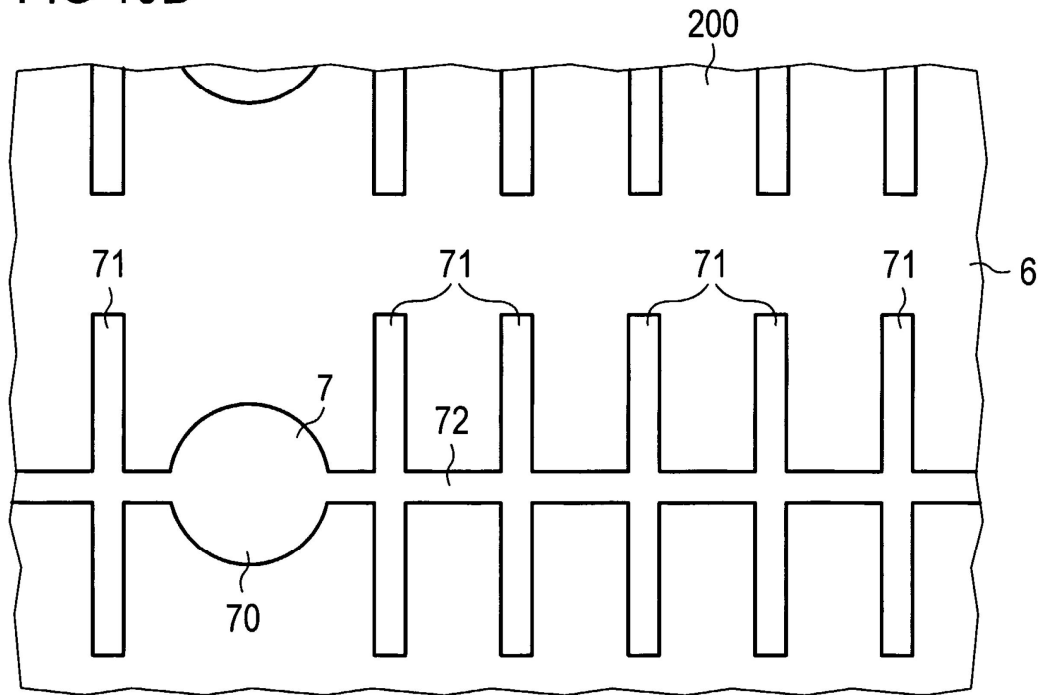


FIG 10E

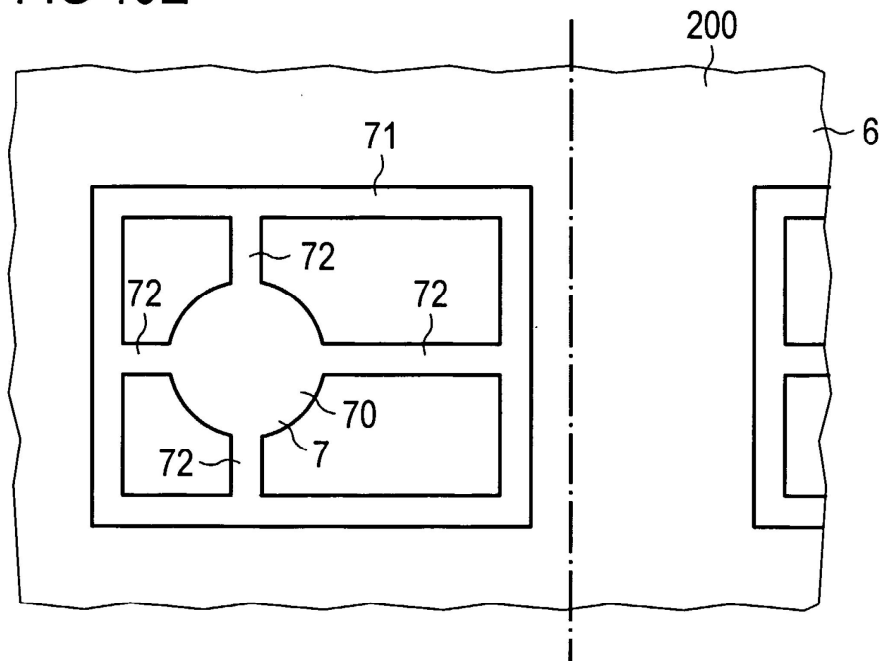


FIG 10F

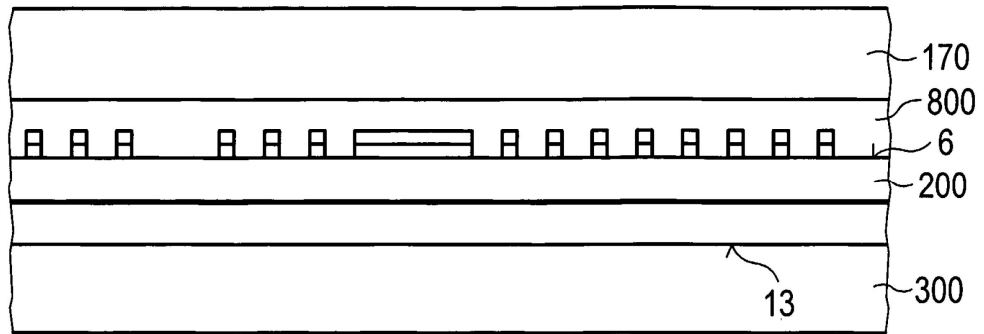


FIG 10G

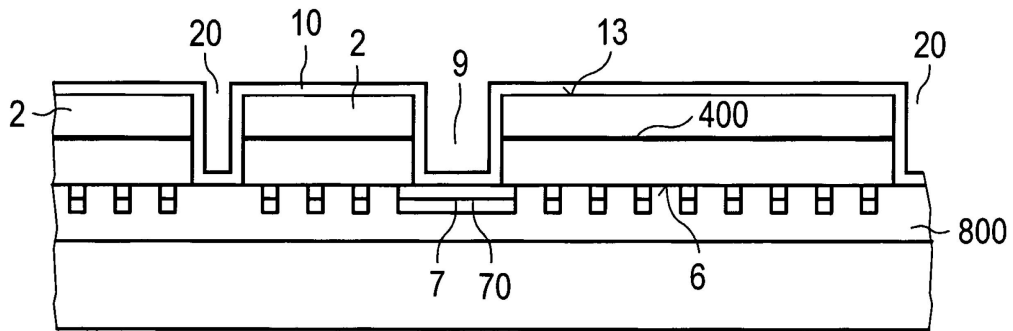


FIG 10H

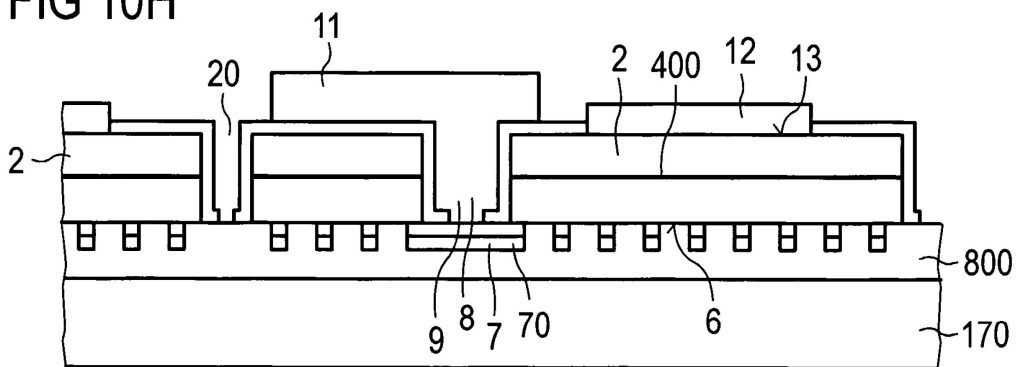
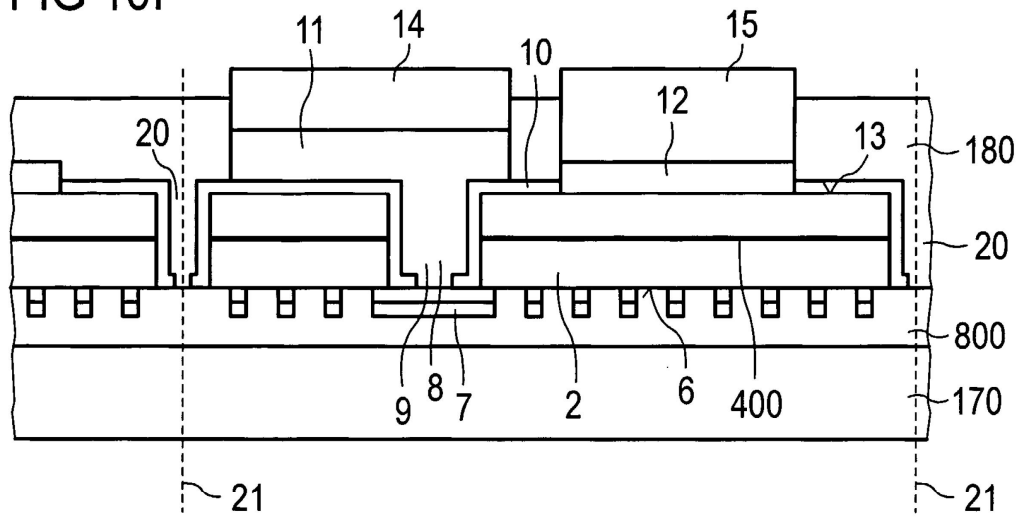


FIG 10I



17/20

FIG 10J

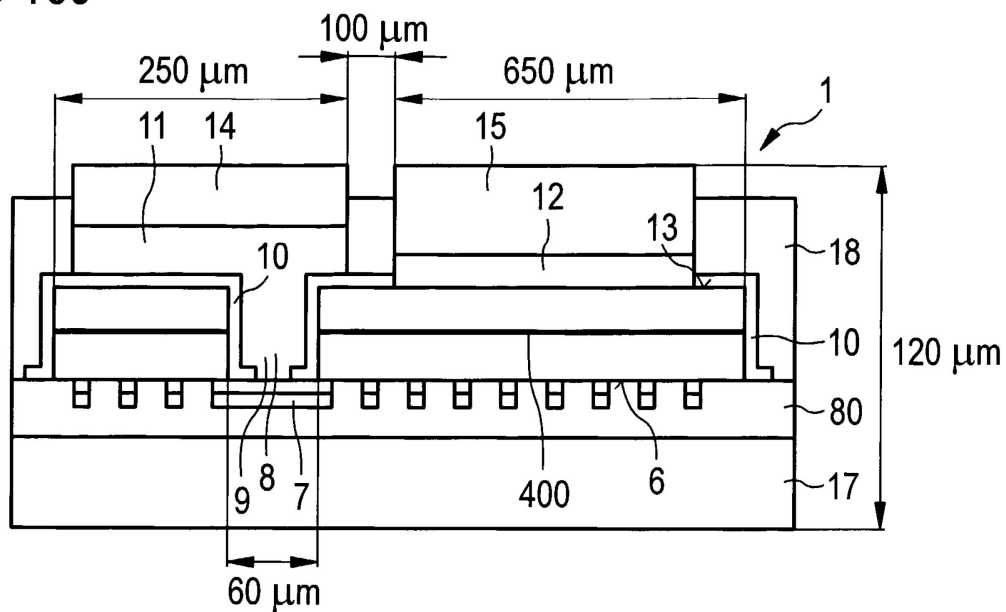


FIG 10K

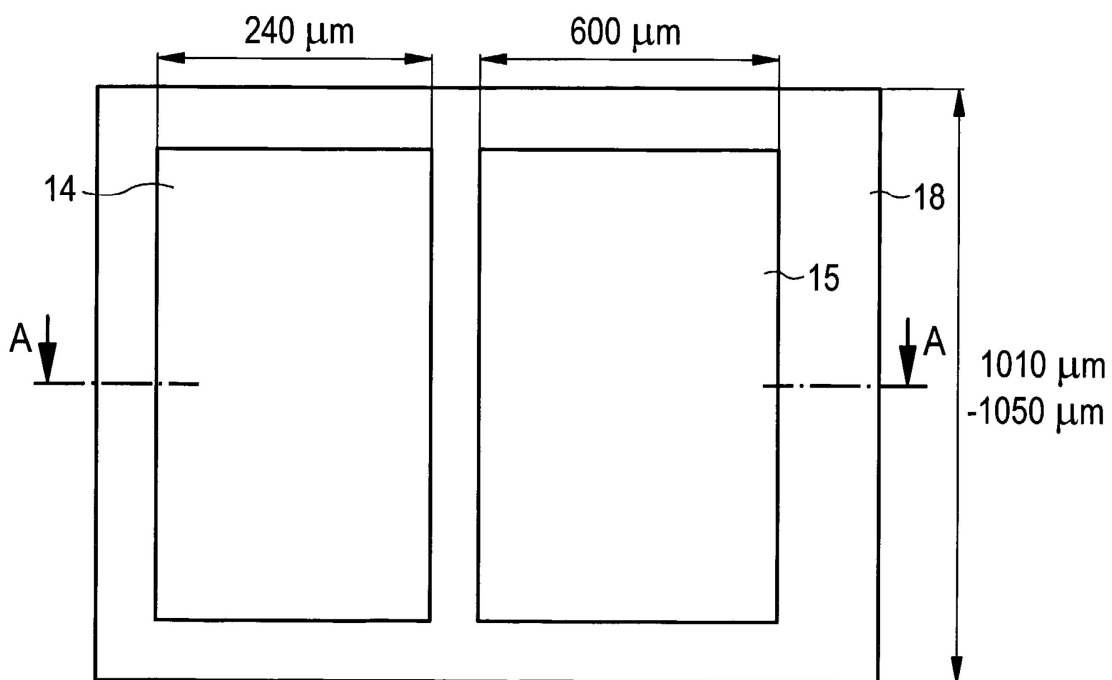


FIG 11A

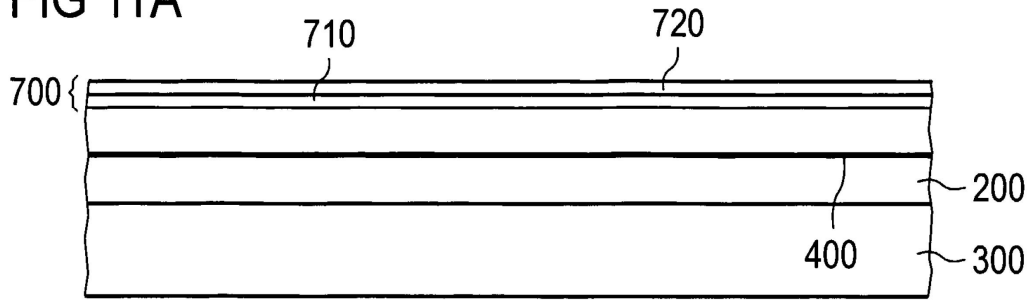


FIG 11B

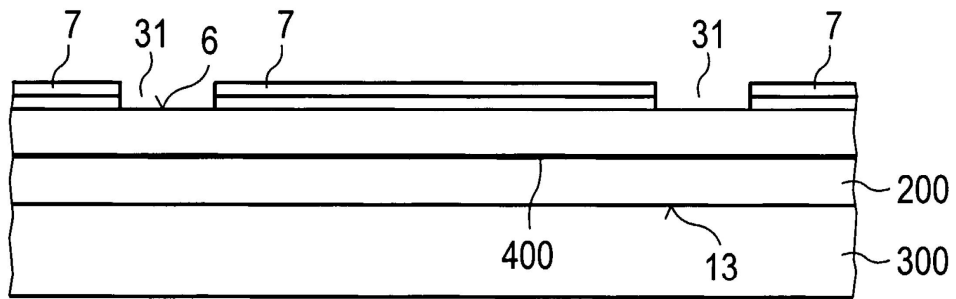
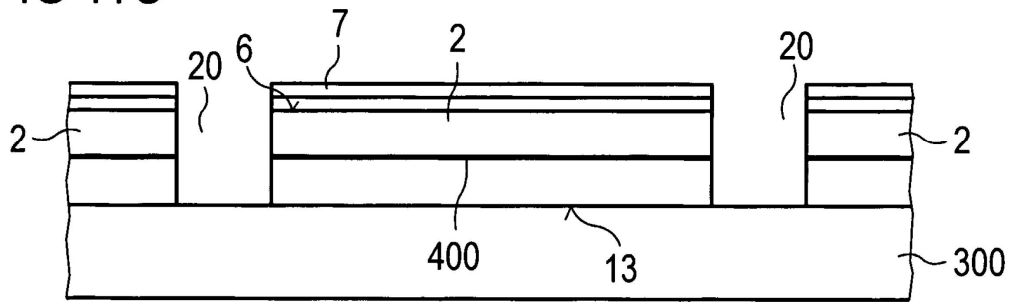


FIG 11C



20/20

FIG 11D

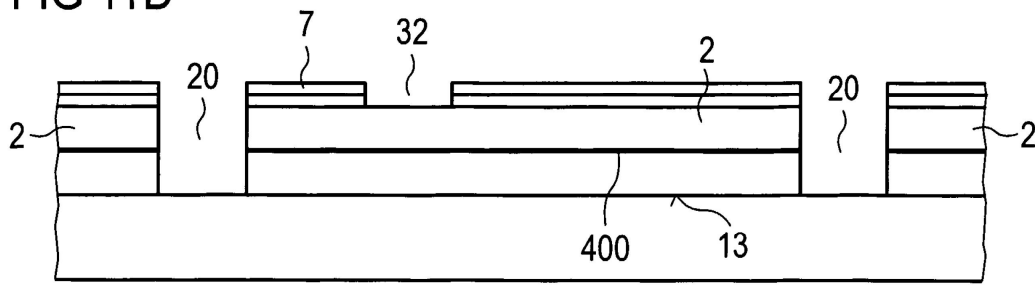


FIG 11E

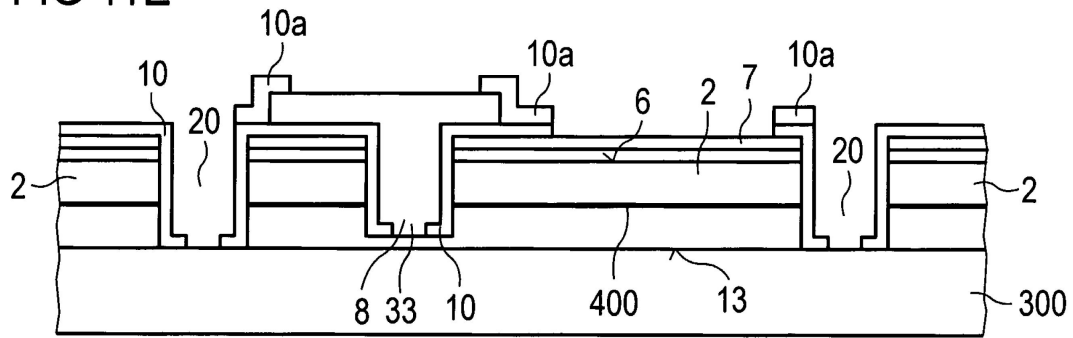


FIG 11F

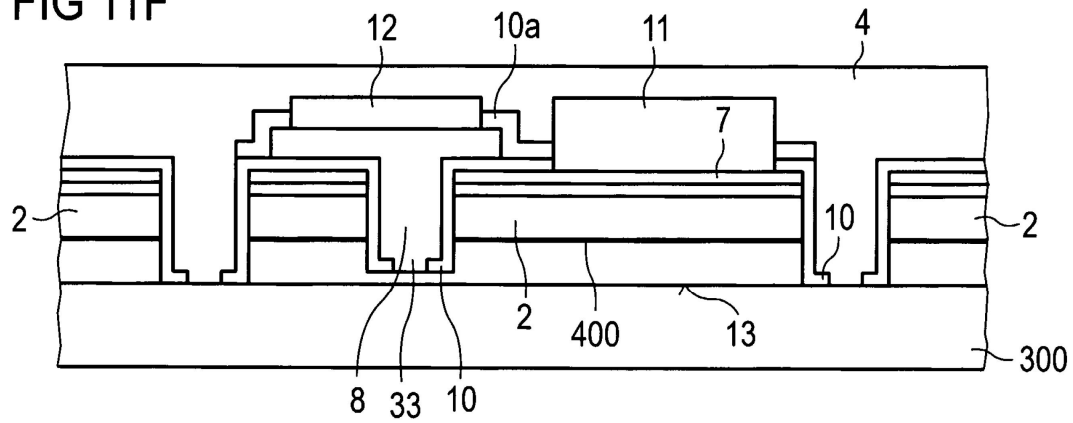
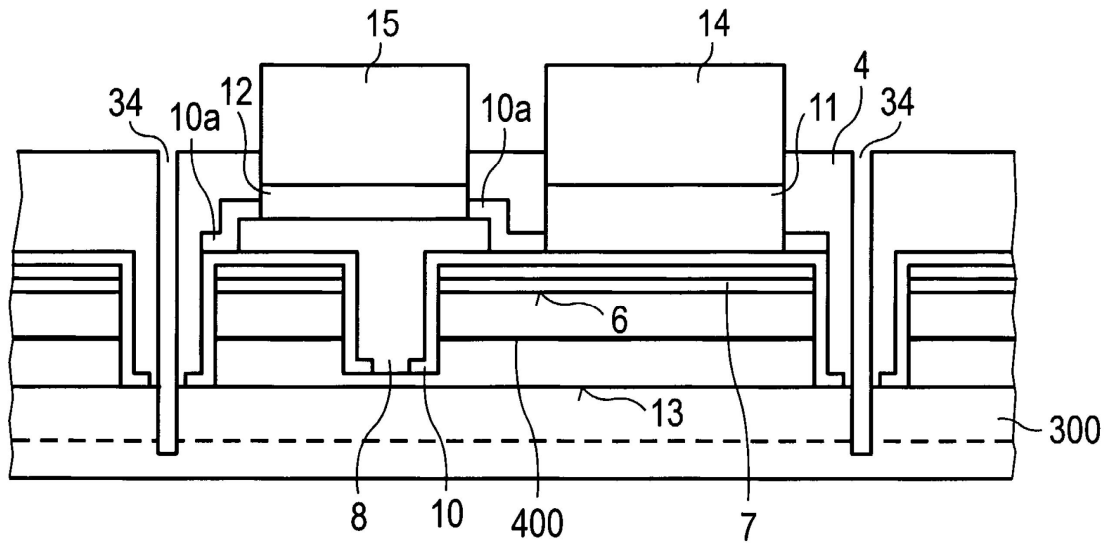


FIG 11G



Translator's Declaration

I, Kerstin M Roland, hereby declare:

That I possess advanced knowledge of the German and English languages. My qualifications are as follows:

- over 25 years as a German-English translator, focusing on technical and legal documents
- degree from the College of Interpreters and Translators of Wuerzburg, Germany, 1990
- Licensed by the Bavarian State Government of Germany as a Certified Translator and Interpreter for the English and German languages
- Accreditation by the American Translators Association for German-to-English translations

The attached translation is, to the best of my knowledge and belief, a true and accurate translation from German to English of the patent publication titled "Optoelektronisches Bauelement, Vorrichtung mit einer Mehrzahl optoelektronischer Bauelemente und Verfahren zur Herstellung eines optoelektronischen Bauelements (Optoelectronic Component, Device Comprising a Plurality of Optoelectronic Components, and Method for Producing an Optoelectronic Component) – WO-2005/081319". I understand that willful false statement and the like are punishable by fine or imprisonment, or both (18 U.S.C. 1001) and may jeopardize the validity of the application or any patent issuing thereon. I declare under penalty of perjury that all statements made herein of my own knowledge are true and all statements made on information and belief are believed to be true.

Date: April 18, 2018

Kerstin M. Roland