

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	21/3205		H 0 1 L 21/88	B
	21/768		21/90	R
				A

審査請求 未請求 請求項の数4 OL (全4頁)

(21) 出願番号 特願平7-76699

(22) 出願日 平成7年(1995)3月31日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 井上 貴子

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

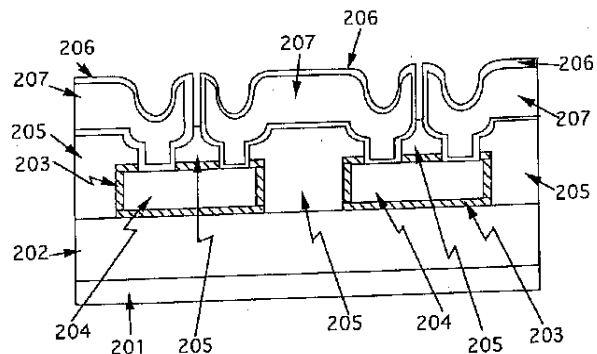
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 半導体装置及び半導体装置の製造方法

(57) 【要約】

【構成】多層配線半導体装置の配線構造において、金属配線の上部、下部及び側壁全体がバリアメタルにより覆われていることを特徴とする。半導体基板上に形成された第1の絶縁膜上に形成された、第1の金属配線層は第2の金属配線層により側壁、底辺、上辺覆われる形状であり、多層配線構造の半導体装置の第2層目配線以降も同様の形状であることを特徴とする半導体装置とその製造方法。

【効果】金属配線の信頼性、特にエレクトロマイグレーション耐性が飛躍的に向上する。高電流を印加した場合でも配線材料のアルミニウムなどの金属がTiNに接していない側壁などから移動して流れ出て、断線不良が起こることを防ぐ。また、第1金属配線層主成分は、アルミニウムの他、銅、金、銀、亜鉛、白金、鉄、また、第2金属配線層の主成分は、チタニウム、タングステン、モリブデン、チッ化チタン、チッ化タングステン、チッ化モリブデンであっても良い。



【特許請求の範囲】

【請求項1】半導体基板上に形成された第1の絶縁膜上に形成された、第1の金属配線層は第2の金属配線層により側壁、底辺、上辺覆われる形状であり、多層配線構造の半導体装置の第2層目配線以降も同様の形状であることを特徴とする半導体装置。

【請求項2】前記請求項1記載の半導体装置において、第1の主成分とする金属は、少なくともアルミニウム、銅、金、銀、亜鉛、白金、鉄であり、第2の主成分とする金属は、少なくともチタニウム、タングステン、モリブデン、チッ化チタン、チッ化タングステン、チッ化モリブデンであることを特徴とする半導体装置。

【請求項3】半導体装置の製造方法において、少なくとも、第1の絶縁膜を形成する工程と、TiNを形成する工程と、アルミニウムを形成する工程と、前記アルミニウムをパターンニングする工程と、再びTiNを形成する工程と、前記TiNをアルミニウムより大きく形成する工程とを含んでいることを特徴とする半導体装置の製造方法。

【請求項4】半導体装置の製造方法において、少なくとも、第1の絶縁膜を形成する工程と、TiNを形成する工程と、アルミニウムを形成する工程と、前記アルミニウムをパターンニングする工程と、再びTiNを厚く形成する工程と、前記TiNを異方性エッチする工程とを含んでいることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、多層配線構造を有する半導体装置の構造、あるいは半導体装置の製造方法に関するものである。

【0002】

【従来の技術】従来は、図3の様に、前記半導体基板上に形成された第1の絶縁膜上にバリアメタル、前記第1金属配線層、バリアメタルの順に形成され、フォトリソグラフィ、エッチング工程を経て所望のパターンに形成する。その後第1層間絶縁膜を形成する製造方法であった。構造は金属配線の下部及び上部のみがバリアメタルに接触しているが、側壁部にバリアメタルは形成されていないものであった。

【0003】

【発明が解決しようとする課題】しかしながら、配線の構造の多層化、微細化のなかで、従来の技術では十分に金属配線の信頼性を確保することは困難になってきた。従来技術の金属配線に信頼性試験を行うため、高電流を印加すると、Ti、TiNなどのバリアメタルに接していない金属配線の側壁部から金属配線の一部が移動して溶け出た様な形状になり、断線不良が生ずるという問題点を有する。

【0004】そこで本発明はかかる問題を解決するもので、その目的とするところは金属配線表面全体ををバリ

アメタルで覆う形状にすることにより、金属配線の信頼性向上を可能にするところにある。

【0005】

【課題を解決するための手段】本発明の半導体装置は、半導体基板上に形成された前記第1の絶縁膜上に形成された前記金属配線の側壁及び上辺、下辺のがバリアメタルに覆われていることを特徴とする。

【0006】

【実施例】図3は従来の半導体装置の断面図である。図2は、本発明の一実施例における半導体装置の断面図である。また図1(a)から(d)は、本発明の一実施例(請求項2)における製造方法での製造工程ごとの主要断面図である。図4(a)から(d)は本発明の一実施例(請求項3)における製造方法による製造工程毎の主要断面図である。なお、実施例の全図において、同一の機能を有するものには、同一の符号を付け、その繰り返しの説明は省略する。以下、図1(a)から(d)に従い、製造方法(請求項2)を順に説明していく。

【0007】(実施例1)第1の実施例を図1に従い説明する。まず、図1(a)の如く、半導体基板101上に化学的気相成長(CVD)法により二酸化シリコン膜からなる絶縁膜102を約500nm形成する。次いで図(b)の如くスパッタ法により厚さ40nm程度の第2金属配線層103と厚さ500nmの金属配線層(材質はアルミニウム、銅など)を形成する。次に図(c)の如くフォトレジストをマスク材として用いたフォトリソグラフィと、エッチング工程を施すことにより幅約1.2μmの第一配線層104を形成する。その後再度スパッタ法により第2金属配線層105を40nm程度全面に形成する。次に図(d)の如く前記第2金属配線層をフォトリソグラフィ、エッチング法により前記第1配線層の幅(約1.2μm)より大きく1.6μm程度に形成する。

【0008】以上で第2配線層まで形成したが、同様に第3配線層以降も形成する。

【0009】第3配線層まで形成した半導体装置の断面図を図2にあらわす。

【0010】まず、半導体基板201上に化学的気相成長(CVD)法により二酸化シリコン膜からなる絶縁膜202を約500nm形成する。次いでスパッタ法により厚さ40nm程度の第2金属配線層203と厚さ500nmの金属配線層(材質はアルミニウム、銅など)を形成し、フォトレジストをマスク材として用いたフォトリソグラフィと、エッチング工程を施すことにより幅約1.2μmの第一配線層204を形成する。その後再度スパッタ法により第2金属配線層を40nm程度全面に形成する。前記第2金属配線層をフォトリソグラフィ、エッチング法により前記第1配線層の幅(約1.2μm)より大きく1.6μm程度に形成する。次にCVD法により厚さ約800nmの二酸化シリコン膜からな

る層間絶縁膜205を形成する。前記第1層間絶縁膜を形成した後、フォトリソ、エッチング工程を経ることにより0.7 μ m程度のホールを形成する。その後、スパッタ法により第2金属配線層を40nm程度と、金属配線層500 μ m全面に形成し、フォトレジストをマスク材として用いたフォトリソグラフィと、エッチング工程を施すことにより第3金属配線層207を形成する。その後再度スパッタ法により第2金属配線層を40nm程度全面に形成する。前記バリアメタルをフォトリソグラフィ、エッチング法により前記第2配線層の幅より約0.4 μ m程度若干大きく形成する。

【0011】(実施例2)次に第2の実施例を図4に従い説明する。まず、図4(a)の如く、半導体基板401上に化学的気相成長(CVD)法により二酸化シリコン膜からなる絶縁膜402を約500nm形成する。次いで図(b)の如くスパッタ法により厚さ40nm程度の第2金属配線層403と厚さ500nmの第1金属配線層(材質はアルミニウム、銅など)404を形成し、再び第2金属配線層405を40nm形成する。フォトレジストをマスク材として用いたフォトリソグラフィと、エッチング工程を施すことにより幅約1.2 μ mの第1金属配線層404を形成する。その後再度スパッタ法により第2金属配線層を500nm程度全面に形成する。前記バリアメタルをエッチバック法によりより異方性エッチングする。

【0012】以上が前記第1金属配線層404の側壁、上部、下部など表面全体を前記第2金属配線層で覆うことを特徴とする製造方法である。

【0013】以上本発明者によってなされた発明を、前記実施例に基づき、具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において、変形し得ることは勿論である。例えば、3層以上の多層配線であっても良い。また、第1金属配線層主成分は、アルミニウムの他、銅、金、銀、亜鉛、白金、鉄でも同様の効果が得られる。また、第2金属配線層の主成分は、チタニウム、タングステン、モリブデン、チッ化チタン、チッ化タングステン、チッ化モリブデンであっても同様の効果が得られる。

【0014】

【発明の効果】以上述べた様に、本発明によれば第1金属配線層は側壁、底辺、上辺が第2金属配線層に覆われていることにより、金属配線層に高電流を印加しても第1金属配線層に使用されているアルミニウムなどが移動して第2金属配線層に接していない側壁から流れ出ることがなくなる。そのため金属配線層の信頼性、特にエレクトロマイグレーション耐性が飛躍的に向上し、特に金属配線の微細化、多層化に対応することが可能となる。

【図面の簡単な説明】

【図1】本発明の半導体装置の製造方法の一例を工程順に説明するための主要断面図である。

【図2】本発明の半導体装置の一実施例を示す主要断面図である。

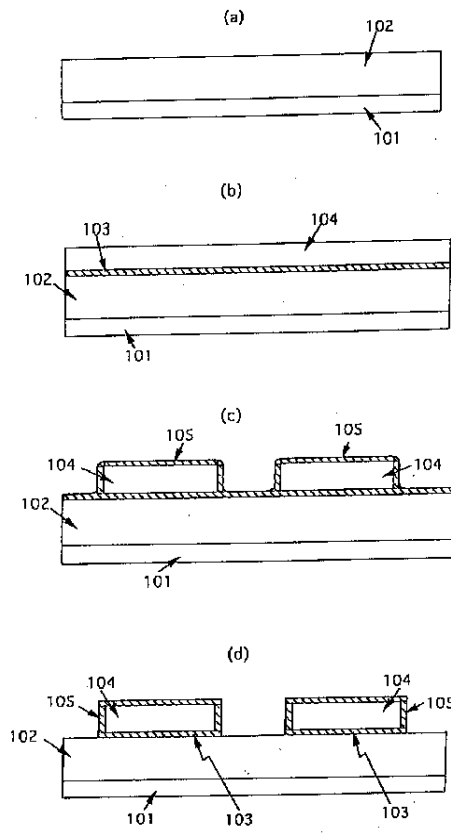
【図3】従来の半導体装置の一実施例を示す主要断面図である。

【図4】本発明の半導体装置の製造方法の一例を工程順に説明するための主要断面図である。

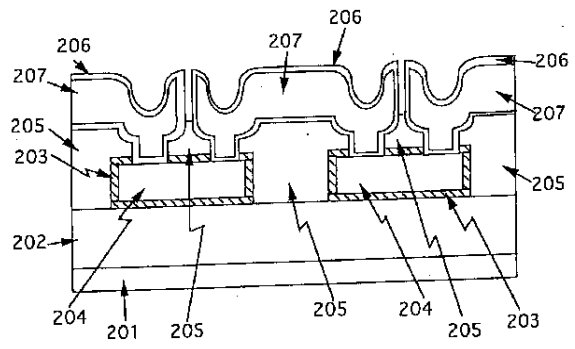
【符号の説明】

101	・・・半導体基板
102	・・・第1絶縁膜
103	・・・第2金属配線層
104	・・・第1金属配線層
105	・・・第2金属配線層
201	・・・半導体基板
202	・・・第1絶縁膜
203	・・・バリアメタル
204	・・・第1金属配線層
205	・・・第1層間絶縁膜
206	・・・第2金属配線層
207	・・・第3金属配線層
301	・・・半導体基板
302	・・・第1絶縁膜
303	・・・第2金属配線層
304	・・・第1金属配線層
305	・・・第1層間絶縁膜
306	・・・第2金属配線層
307	・・・第3金属配線層

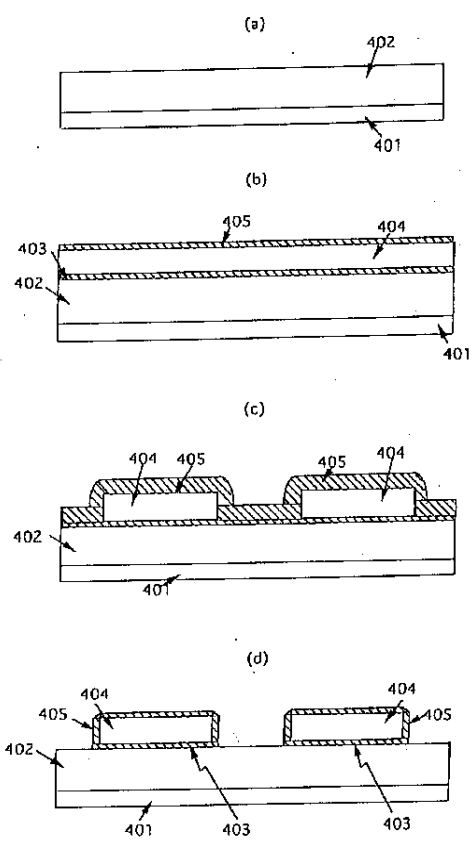
【図1】



【図2】



【図4】



【図3】

